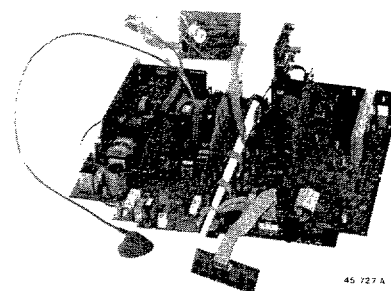


Service
Service
Service

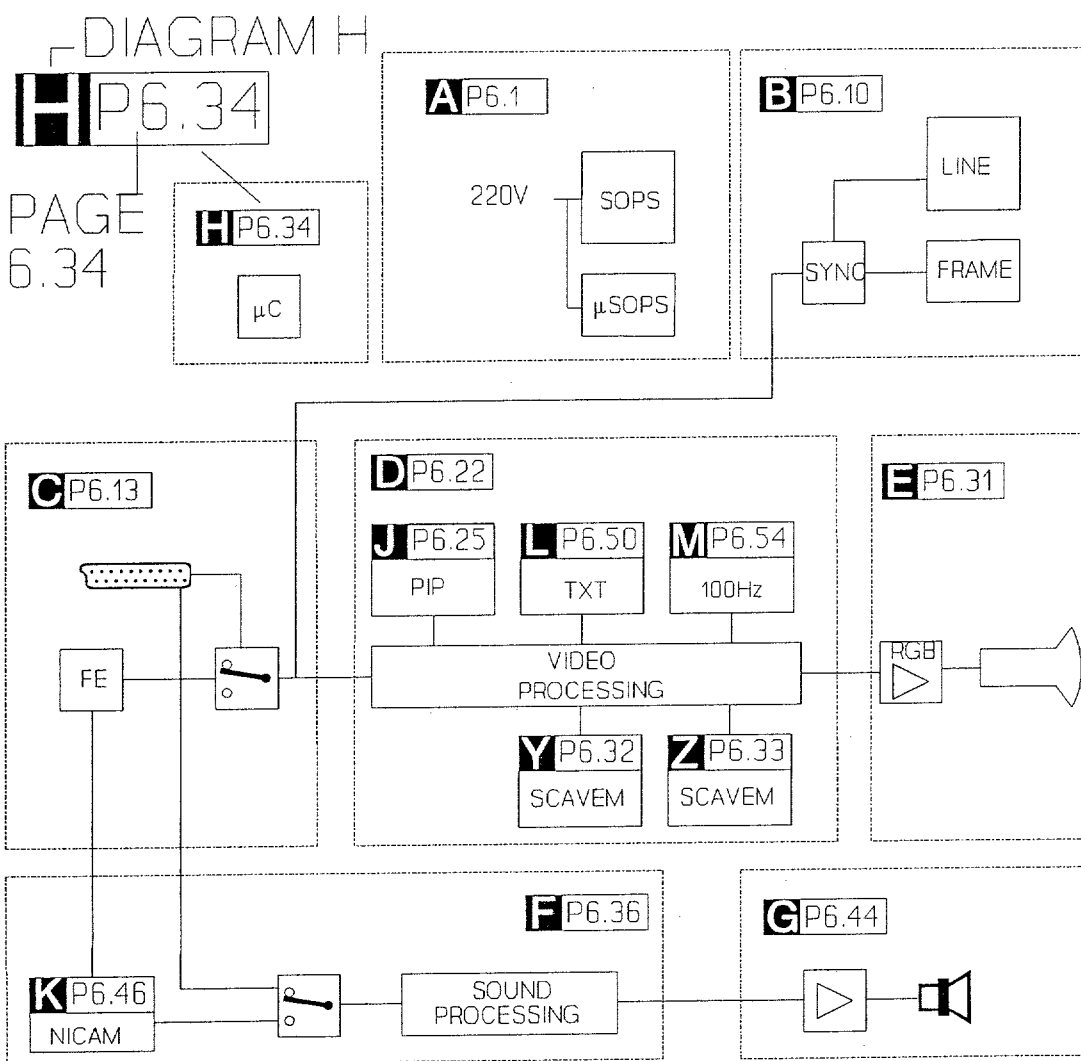


Service Manual

Inhaltsverzeichnis

Seite

1.	Blockschaltbild und technische Daten	1.2
2.	Anschlußmöglichkeiten	2.1
3.	Warnungen und Anmerkungen	3.1
4.	Mechanische Anweisungen	4.1
5.	Detailliertes Blockschaltbild	5.1
6.	Elektrische Schaltbilder und Schaltplatten-Anordnungen	
	Speisung (Schaltbild A)	6.1
	Raster- und Leitungsausgangsstufe (Schaltbild B)	6.10
	Tuner, Signalquellenwahl (Schaltbild C)	6.13
	Videosignal-Verarbeitung (Schaltbild D)	6.22
	PIP-Modul (Schaltbild J)	6.25
	Bildröhren-Schaltkarte (Schaltbild E)	6.30
	SCAVEM (Schaltbild Y)	6.32
	SCAVEM (Schaltbild Z)	6.33
	Bedienung (Schaltbild H)	6.34
	Tonsignal-Verarbeitung (Schaltbild F)	6.36
	Tonsignal-Endverstärker (Schaltbild E)	6.44
	NICAM-Modul (Schaltbild K)	6.46
	High-End Box (Schaltbild L)	6.50
	High-End Box (Schaltbild M)	6.54
7.	Elektrische Abgleicharbeiten	7.1
8.	Fehlermeldungen - Übersicht und Reparaturhinweise	8.1
9.	Übersicht Menüs	9.1
10.	Elektrische Stücklisten	10.1



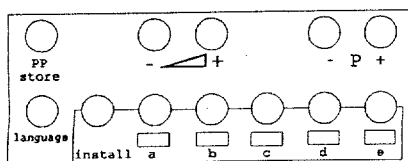
Technische daten

Netzspannung und -frequenz	: 220-240 V (± 10%)
	: 50-60 Hz (± 5%)
Antennen-Eingangsimpedanz	: 75 Ω - koaxial
Mindest-Antennenspannung	: 30 μV (VHF)/40 μV (UHF)
Max. Antennenspannung VHF/S/UHF	: 180 μV
Fangbereich Farbsynchronisation	: + 300 Hz/-300 Hz
Fangbereich Horizontalsynchronisation	: + 200 Hz/-300 Hz

Programme: PRO-PR59

VCR-Programme: PRO, 00, 50-59

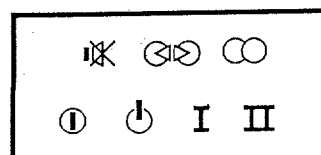
Bedienungsfunktionen am Fernsehgerät:



Anzeigen:

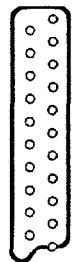
-On Screen Display (OSD) (Anzeige auf dem Bildschirm)

-LED:



1. Anschlußmöglichkeiten

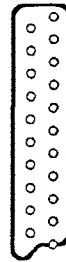
EXT1 (AUX)



- 1 - Audio $\oplus$ R (0,5V RMS $\leq$ 1k Ω)
- 2 - Audio $\ominus$ R (0,2 - 2V RMS $\geq$ 10k Ω)
- 3 - Audio $\oplus$ L (0,5V RMS $\leq$ 1k Ω)
- 4 - Audio $\ominus$ L
- 5 - Blau $\perp$
- 6 - Audio $\ominus$ L (0,2 - 2V RMS $\geq$ 10k Ω)
- 7 - Blau (0,7V_{pp}/75 Ω)
- 8 - FBAS $\ominus$ 0-2V: int.
Austastung 4,5-7V: ext 16:9
9,5-12V: ext 4:3
- 9 - Grün $\perp$
- 10 - -
- 11 - Grün (0,7V_{pp}/75 Ω)
- 12 - -
- 13 - Rot $\perp$
- 14 - -
- 15 - Rot (0,7V_{pp}/75 Ω)
- 16 - RGB-Austastung (0-0,4V: int. 1-3V
ext. 75 Ω)
- 17 - FBAS $\perp$
- 18 - FBAS $\perp$
- 19 - FBAS $\oplus$ (1V_{pp}/75 Ω)
- 20 - FBAS $\ominus$ (1V_{pp}/75 Ω)
- 21 - Abschirmung



EXT2 (VCR)



- 1 - Audio $\oplus$ R (0,5V RMS $\leq$ 1k Ω)
- 2 - Audio $\ominus$ R (0,2 - 2V RMS $\geq$ 10k Ω)
- 3 - Audio $\oplus$ L (0,5V RMS $\leq$ 1k Ω)
- 4 - Audio $\ominus$ L
- 5 - -
- 6 - Audio $\ominus$ L (0,2 - 2V RMS $\geq$ 10k Ω)
- 7 - -
- 8 - FBAS $\ominus$ 0-2V: int.
Austastung 4,5-7V: ext 16:9
9,5-12V: ext 4:3
- 9 - -
- 10 - -
- 11 - -
- 12 - -
- 13 - -
- 14 - -
- 15 - -
- 16 - -
- 17 - FBAS $\perp$
- 18 - FBAS $\perp$
- 19 - FBAS $\oplus$ (1V_{pp}/75 Ω)
- 20 - FBAS $\ominus$ (1V_{pp}/75 Ω)
- 21 - Abschirmung



EXT3 (vorderseite)

SVHS



- 1 - $\perp$
- 2 - $\perp$
- 3 - Y $\ominus$ (1V_{pp}; 75 Ω)
- 4 - C $\ominus$ (0,3V_{pp}; 75 Ω)

- $\odot$ CINCH Video $\ominus$ 300mV_{pp}/75 Ω
- $\odot$ CINCH Audio $\ominus$ L (0,5V RMS; $\geq$ 10k Ω)
- $\odot$ CINCH Audio $\ominus$ R (0,5V RMS; $\geq$ 10k Ω)



3.5mm 32-2000 Ω $\geq$ 10mW

Audio Ausgang

- $\odot$ CINCH Audio $\oplus$ L (0,5V RMS; $\leq$ 1k Ω)
- $\odot$ CINCH Audio $\oplus$ R (0,5V RMS; $\leq$ 1k Ω)



vorne : 2 x 16W / 8 Ω
hinten : 2 x 6W / 8 Ω

EXT2' (SVHS)

SVHS



- 1 - $\perp$
- 2 - $\perp$
- 3 - Y $\ominus$ (1V_{pp}; 75 Ω)
- 4 - C $\ominus$ (0,3V_{pp}; 75 Ω)

- $\odot$ CINCH Audio $\ominus$ L (0,5V RMS; $\geq$ 10k Ω)
- $\odot$ CINCH Audio $\ominus$ R (0,5V RMS; $\geq$ 10k Ω)

SVHS



- 1 - $\perp$
- 2 - $\perp$
- 3 - Y $\ominus$ (1V_{pp}; 75 Ω)
- 4 - C $\ominus$ (0,3V_{pp}; 75 Ω)

- $\odot$ CINCH Audio $\ominus$ L (0,5V RMS; $\leq$ 1k Ω)
- $\odot$ CINCH Audio $\ominus$ R (0,5V RMS; $\leq$ 1k Ω)

2. Anschließen der Geräte

Beim Anschließen einer SVHS-Signalquelle an EXT2' (SVHS) oder EXT3 (SVHS) wird das FBAS-Signal an diesen Eingängen ausgeschaltet. Um das FBAS-Signal von einem dieser Eingänge wiederzugeben, muß ers

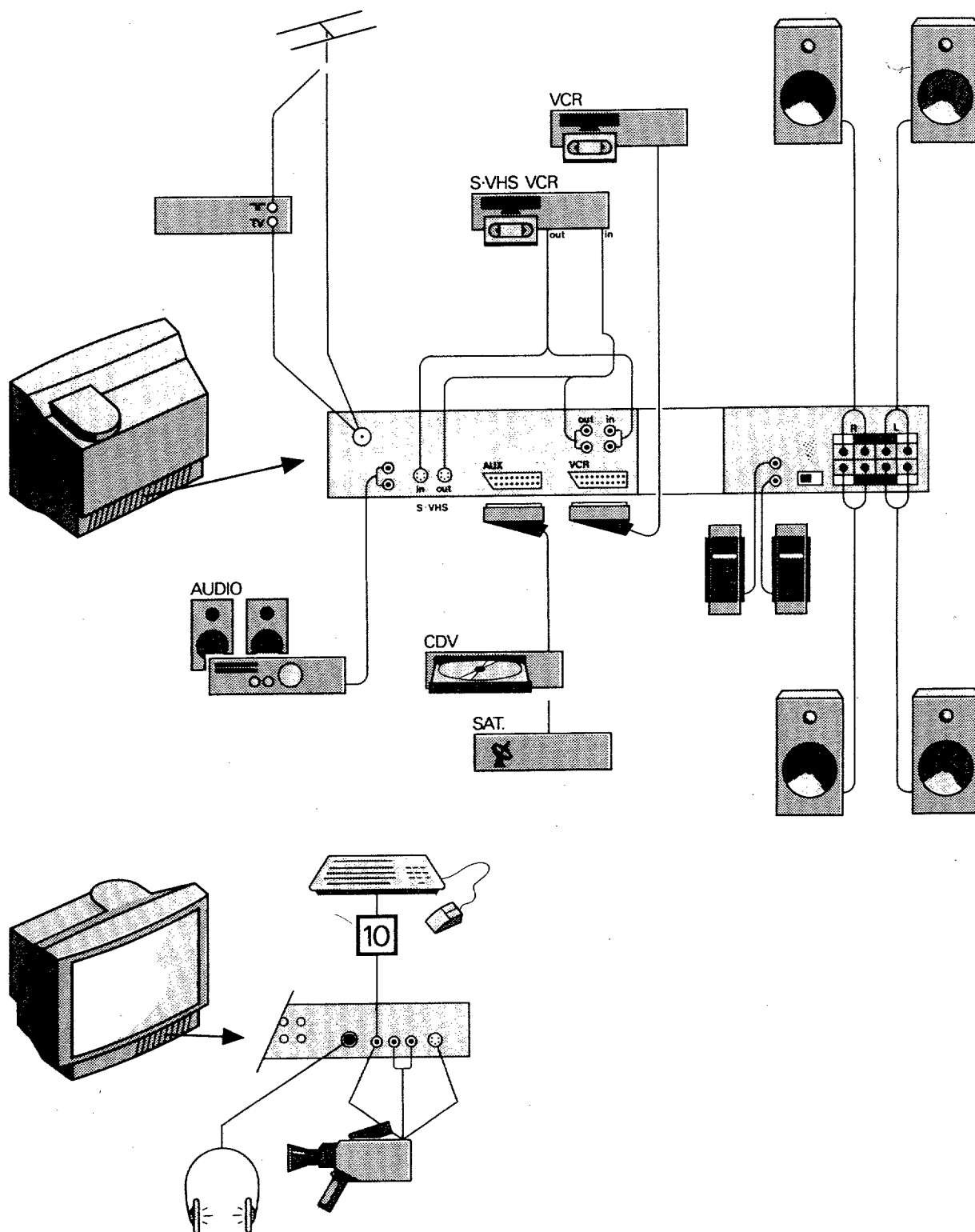


Fig. 2.1

Warnungen

1. Sicherheitsbestimmungen erfordern, daß das Gerät wieder in seinen ursprünglichen Zustand versetzt wird und daß Bauteile, die mit den ursprünglichen identisch sind, verwendet werden. Die Sicherheitsbauteile sind mit dem Symbol  gekennzeichnet.
2. Um Beschädigungen von ICs und Transistoren zu verhüten, muß jeder Hochspannungsüberschlag vermieden werden. Um eine Beschädigung der Bildröhre zu verhüten, muß zur Entladung der Bildröhre das in Abb. 1 angegebene Verfahren angewendet werden. Benutzen Sie einen Hochspannungstaster und ein Universal-Meßinstrument (Einstellung DC-V). Die Entladung muß erfolgen, bis der Zeigerausschlag des Instruments 0 V beträgt (nach ca. 30 s).
3. **ESD** 
Alle ICs und viele andere Halbleiter sind anfällig für elektrostatische Entladungen (ESD). Werden sie während der Reparatur nicht sorgfältig behandelt, so kann dies ihre Lebensdauer erheblich herabsetzen. Sorgen Sie dafür, daß Sie während der Reparatur über eine Pulsband mit Widerstand mit dem gleichen Potential verbunden sind, wie die Masse des Geräts. Bauteile und Hilfsmittel müssen ebenfalls auf diesem Potential gehalten werden.
4. Das zu reparierende Gerät stets über einen Trenntransformator an die Netzspannung anschließen.
5. Vorsicht bei Messungen im Hochspannungsteil sowie an der Bildröhre!
6. Module oder andere Bauteile niemals bei eingeschaltetem Gerät auswechseln!
7. Es ist Vorschrift, während des Auswechselns der Bildröhre eine Schutzbrille zu tragen.
8. Für Abgleicharbeiten Kunststoff- anstelle von Metallwerkzeugen benutzen!
Dadurch werden mögliche Kurzschlüsse oder das Instabil-Werden bestimmter Schaltungen vermieden.
9. Nach einer Reparatur müssen die Kabel und Drähte wieder in den hierfür vorgesehenen Kabelklemmen befestigt werden.
10. Die Kühlbleche sind nicht mit Masse verbunden und dürfen auch nicht mit Masse verbunden werden. Um Meßfehler zu vermeiden, dürfen die Kühlbleche auch nicht als Referenzpunkt für Messungen benutzt werden (das Kühlblech der Tonendstufen ist z.B. mit -11 Volt verbunden).
11. Die 140-Volt-Speisespannung wird bei diesem Gerät nicht über eine Verbindung an der Ablenkunit zum Zeilentransformator geleitet. Beim Lösen des Kabels der Ablenkschaltung bleibt das +140-Volt-Netzteil belastet. Zum Entlasten des +140-Volt-Netzteils empfiehlt es sich, die Spule 5511 zu lösen.
12. Die verwendeten Flat Square Bildröhre bildet zusammen mit der Ablenkeinheit und der eventuell vorhandenen Multipoleinheit ein Ganzes. Die Ablenk- und die Multipoleinheit wurden im Werk optimal eingestellt und sollten daher bei Reparaturen nicht nachgeregelt werden.

Anmerkungen

CHASSIS FL1.2

3.1

4.

1. Die Gleichspannungen und Oszillogramme müssen gegenüber der Tuner-Erde () oder der heißen Erde () gemessen werden, wenn dies angegeben ist.
2. Die in den Schaltbildern angegebenen Gleichspannungen und Oszillogramme müssen im **Service Default Modus** (siehe Kapitel 8) mit einem Farbbalkensignal und Stereoton (L: 3 kHz, R: 1 kHz, wenn nichts anderes angegeben ist) und einer Bildträgerwelle von 475,25 MHz gemessen werden.
3. Die Oszillogramme und Gleichspannungen wurden dort, wo dies nötig ist, mit () und ohne Antennensignal () gemessen. Spannungen im Speiseteil wurden sowohl im normalen Betrieb () als auch in Bereitschaft () gemessen. Diese Werte sind mit den entsprechenden Symbolen bezeichnet.
4. Die Schaltkarte der Bildröhre enthält gedruckte Funkenbrücken. Alle Funkenbrücken liegen zwischen einer Elektrode der Bildröhre und der Graphitschicht.
5. Die Halbleiter, die im Prinzipschaltbild und in den Stücklisten angegeben sind, sind für jede Position vollständig austauschbar mit den Halbleitern im Gerät, unbeschadet der Typenangabe auf diesen Halbleitern.
6. Die für die Module (board-to-board) verwendeten Steckverbinder sind vergoldet und dürfen nur gegen die gleichen Steckverbinder ausgewechselt werden.
7. Bei Fehlersuchen bzw. Reparaturen am PIP-Modul können die Schaltung und die Bauteile durch Verwendung von Verlängerungskarten besser zugänglich gemacht werden.
5 fach: 4822 395 30261
10 fach: 4822 395 30257

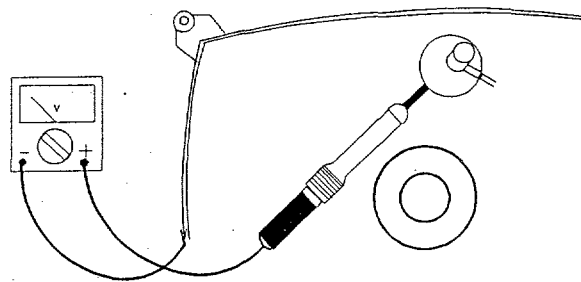


Fig 3.1

1. Das Abnehmen der Rückwand (Abb. 4.2)
 Klappe A von der Rückwand abnehmen.
 Stecker B (L36) vom Sub-Woofer abnehmen.
 Die Befestigungsschrauben C von der Rückwand entfernen.
 Rückwand mit dem in diese eingebauten Sub-Woofer abnehmen.
 Die Wiederanbringung der Rückwand geschieht in umgekehrter Reihenfolge.
2. Service-Position für das Messen von Testpunkten (Abb. 4.3)
 Chassis-Platinen durch Druck auf die Verriegelungen D ausrasten.
 Beide Chassisplatinen gleichzeitig so weit nach hinten ziehen, daß alle Meßpunkte zugänglich werden.
3. Serviceposition für Reparaturen (Abb. 4.4)
 LED-Anzeige E (siehe Abb. 4.3) von der Großsignal-Schaltkarte entfernen.
 Beide Schaltkarten hinten hochziehen und mit den an der Unterseite der Kleinsignalschaltkarte befindlichen Bügeln F in einem Winkel von 90° aneinander befestigen.

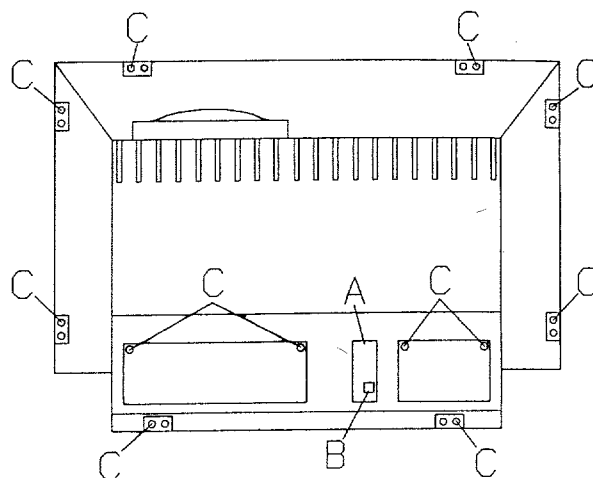


Fig 4.1

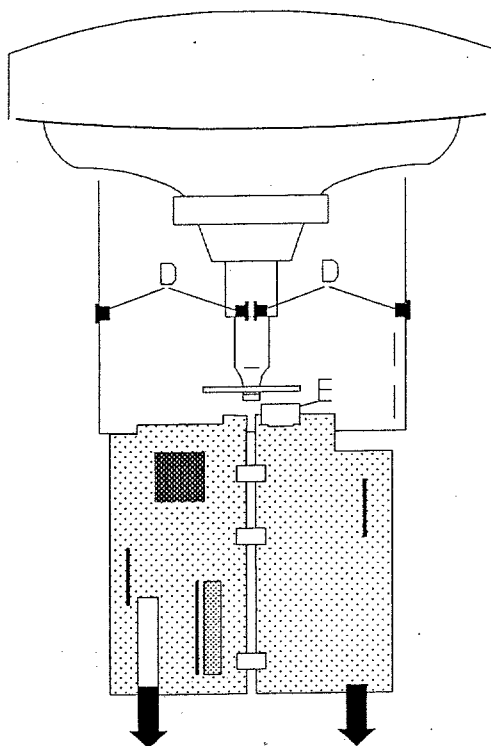


Fig 4.2

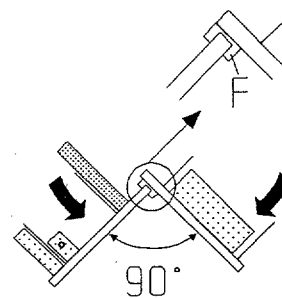
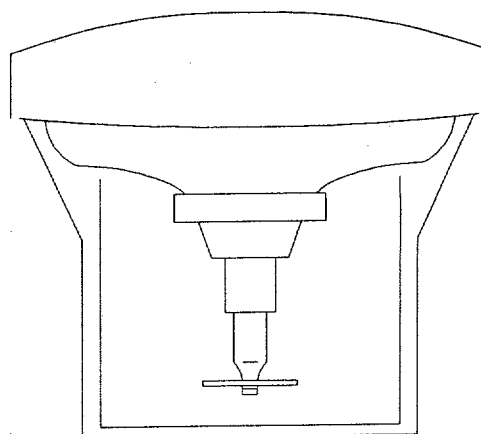


Fig 4.3

Wenn nichts an
verwendete Sp

220 - 24

- * Aufheizz
- * Anmerku
- * Taster Ri
- * Spannung
- * Tuner-Ma
- als Mass

1. Elektris Grossig

Anmerkung: Sä
bei abweichend
vorgenommen.

- 1.1 +141V-S
Netzspann
Voltmeter
R3371 an
Speisespa

- 1.2 Fokussier
Diese wird
(oberes P

- 1.3 Vg2-Einst
Ein Anten
Höchstwe
Nennwert
auf Raster
IC7705 b:
Gleichspa
7.2) gege
Anschließ
Spannung:
(links unte
V einstelle

- 1.4 Dynamisch
Diese wird
unten am I
Den Abglei
wiederhole

- 1.5 Horizontals
Punkt 5-IC
Ein Antenn
abstimmen
das Bild ge
Die Kurzsch

- 1.6 Horizontalz
Diese wird

- 1.7 Bildbreite
Diese wird

- 1.8 Vertikalzen
Diese wird

Wenn nichts anderes angegeben ist, beträgt die verwendete Speisespannung:

220 - 240 V $\pm$ 10%; 50 - 60 Hz $\pm$ 5%

- * Aufheizzeit $\approx$ 10 Minuten
- * Anmerkung: Für alle Messungen gilt:
Taster Ri $\geq$ 1M Ω ; Ci $\leq$ 10pF
- * Spannungen und Oszillogramme wurden gegenüber Tuner-Masse gemessen. Niemals die Kühlplatten als Masse benutzen!

1. Elektrische Abgleicharbeiten auf der Grosssignal-schaltkarte

Anmerkung: Sämtliche Bildeinstellungen werden, außer bei abweichender Angabe, in der Betriebsart 16/9 vorgenommen.

1.1 +141V-Speisespannung

Netzspannung vom Netz getrennt zuführen. Ein Voltmeter an C2238 anschließen. Mit Hilfe von R3371 am SOPS DRIVE CIRCUIT (Abb. 7.1) die Speisespannung auf +141V $\pm$ 0,5V einstellen.

1.2 Fokussierung

Diese wird mit dem Fokussier-Potentiometer (oberes Poti am DAF-Transformator) eingestellt.

1.3 Vg2-Einstellung

Ein Antennensignal zuführen. Kontrast auf den Höchstwert, Helligkeit und Sättigung auf den Nennwert einstellen. Mit einem Oszilloskop, das auf Rasterfrequenz eingestellt ist, an Kontakt 9 von IC7705 bzw. IC7706 und IC7707 das Gleichspannungsniveau des Meßimpulses (Abb. 7.2) gegenüber Masse messen. Anschließend den höchsten gemessenen Spannungspegel mit Hilfe des Vg2-Potentiometers (links unten am DAF-Transformator) auf 150 V $\pm$ 2 V einstellen.

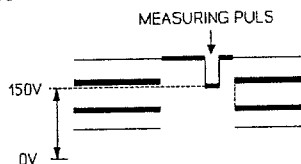


Fig. 7.1

1.4 Dynamische Fokussierung

Diese wird mit Hilfe des Potentiometers rechts unten am DAF-Transformator eingestellt. Den Abgleich des Vg2 und der Fokussierung wiederholen.

1.5 Horizontalsynchronisation

Punkt 5-IC7400 mit Punkt 9-IC7400 kurzschließen. Ein Antennensignal zuführen und Empfänger abstimmen. Potentiometer R3406 einstellen, bis das Bild gerade steht. Die Kurzschlußbrücke entfernen.

1.6 Horizontalzentrierung

Diese wird mit Potentiometer R3513 eingestellt.

1.7 Bildbreite

Diese wird mit Potentiometer R3607 eingestellt.

1.8 Vertikalzentrierung

Diese wird mit Potentiometer R3567 eingestellt.

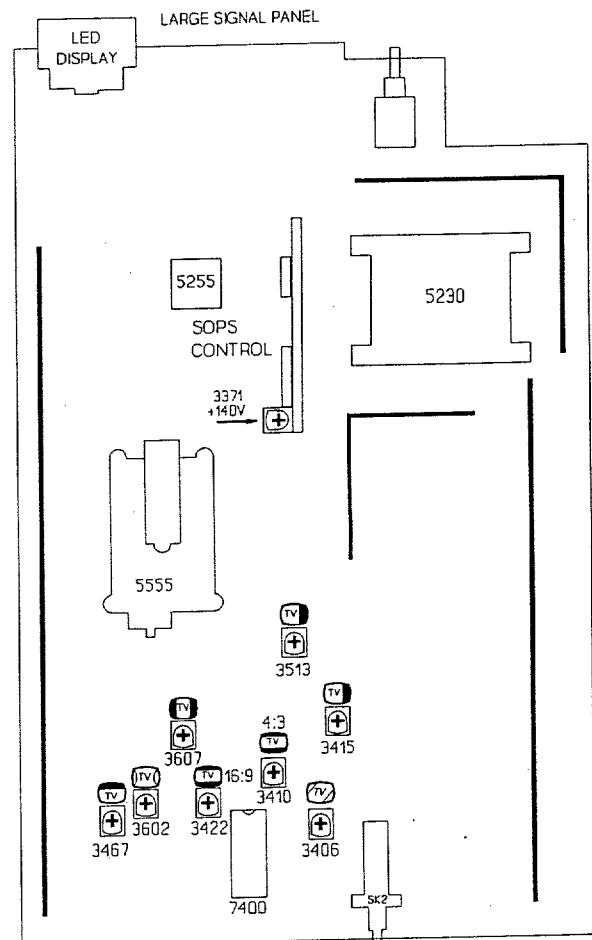
1.9 Bildhöhe

Movie expand AUS: wird mit Potentiometer R3410 eingestellt.

Movie expand EIN: wird mit Potentiometer R3422 eingestellt.

1.10 Ost/West-Korrektur

Movie expand EIN: wird mit Potentiometer R3602 eingestellt.



2 Elektrische Abgleicharbeiten auf der Kleinsignalschaltkarte

2.1 Stereo-Tonkanaltrennung

Ein Signalgenerator mit einem 2-Trägerwellen-Stereosignal (Stellung "Stereo") anschließen. Für den rechten Kanal 1kHz wählen und den Ton für den linken Kanal abschalten.

Ein Oszilloskop an Kontakt 3 von Euro-Steckerbuchse EXT1 anschließen. Die Amplitude des Signals mit R3602 auf der Kleinsignalschaltkarte auf den kleinsten Wert einstellen.

2.2 4,43MHz Chroma-Unterdrückungsschaltung

Ein Farbbalkensignal zuführen. Ein Oszilloskop an Punkt 17 von IC7324 anschließen und L5305 auf die kleinste Amplitude des Chrominanzsignals abgleichen.

2.3a Einstellungen für PAL-Geräte (TDA4510)

a-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM5326) an Pin 20 des Euro-AV-Anschlusses (EXT1) anschließen und die Frequenz auf 4,43 MHz einstellen. Das Gerät auf EXT1 schalten. Ein Oszilloskop an Pin 9-IC7364 anschließen.

5345 auf die maximale Amplitude einstellen.

b-2 Der Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkenmuster zuführen. Pin 11-IC7364 (TDA4510) mit Masse verbinden. 2380 so einstellen, daß die Farbe auf dem Bildschirm praktisch zum Stillstand kommt. Die Verbindung entfernen.

2.3b Einstellungen für PAL/SECAM-Geräte (TDA4650)

b-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM5326) an Pin 20 des Euro-AV-Anschlusses (EXT1) anschließen und die Frequenz auf 4,286 MHz/0,2 V_{ss} einstellen. Das Gerät auf EXT1 schalten. Pin 27-IC7365 mit Pin 13-IC7365 (+12 V) verbinden. Ein Oszilloskop an Pin 15-IC7365 anschließen. 5345 auf die maximale Amplitude einstellen. Die Verbindung entfernen.

b-2 4,50MHz NTSC-Tonunterdrückung

Einen Generator an Punkt 20 von Euro-Steckerbuchse EXT1 anschließen und eine Frequenz von 4,50MHz und 200mV_{eff} einstellen. Punkt 26-IC7365 mit Punkt 13-IC7365 kurzschließen.

Ein Oszilloskop an Punkt 15 von IC7365 anschließen. L5346 auf kleinste Amplitude abgleichen. Kurzschlußbrücke entfernen.

b-3 6,50MHz SECAM DK-Tonunterdrückung

Einen Sinusgenerator an Punkt 20 von Euro-Steckerbuchse EXT1 anschließen und eine Frequenz von 6,50MHz und 200mV_{eff} einstellen. Punkt 26-IC7365 mit Punkt 13-IC7365 kurzschließen.

Ein Oszilloskop an Punkt 15 von IC7365 anschließen. L5346 auf kleinste Amplitude abgleichen. Die Kurzschlußbrücke entfernen.

b-4 Der 8,87 MHz Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkenmuster zuführen. Pin 17-IC7365 (TDA4650) mit Masse verbinden. 2380 so

einstellen, daß die Farbe auf dem Bildschirm praktisch zum Stillstand kommt. Die Verbindung entfernen.

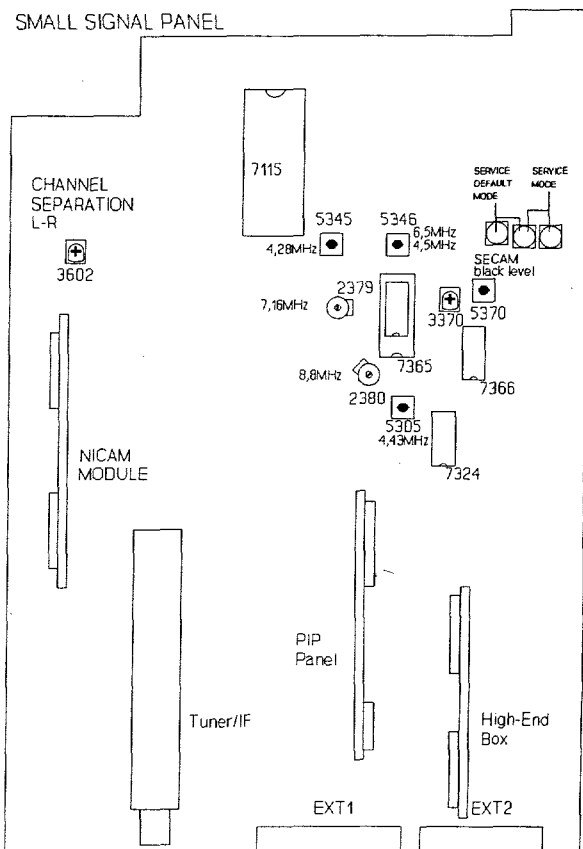
b-5 Der Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkenmuster zuführen. Pin 17-IC7365 (TDA4650) mit Masse verbinden. 2379 so einstellen, daß die Farbe auf dem Bildschirm praktisch zum Stillstand kommt. Die Verbindung entfernen.

b-6 SECAM-Demodulatoren für PAL/SECAM-Geräte

Einen Bildmustergenerator anschließen und ein SECAM-Schwarzmuster zuführen. Ein Oszilloskop an Pin 3-IC7365 anschließen. L5370 auf die minimale Amplitude einstellen.

Das Oszilloskop an Pin 1-IC7365 anschließen. 3370 auf die minimale Amplitude einstellen.



3. Elektrischer Abgleich auf die High-End Box

3.1 Synchronisation

Pin 5 von IC 7203 mit Masse verbinden. R3228 so einstellen, daß das Bild gerade steht.
Die Kurzschlußverbindung entfernen.

3.2 13,5-MHz-Oszillator

Mit einem Oszilloskop gleichzeitig die Signale an Pin 1 von IC 7205 und an Pin 5 von IC 7203 messen (Fig. 7.2). Die Spule L5100 so einstellen, daß die ansteigende Flanke des Signals an Pin 1 von IC 7205 **7,62 μ s** nach der abfallenden Flanke vom Sync-Impuls im Videosignal (Pin 5 von IC 7203) auftritt.

3.3 27-MHz-Oszillator

Ein PAL/SECAM-Signal zuführen. Pin 28 von IC 7204 mit Masse verbinden. Die Frequenz an Pin 6 von IC 7207 messen. Die Frequenz mit L5101 auf 27 MHz $\pm$ 50 kHz einstellen.

3.4 10.125-MHz-Oszillator

Compress einschalten.
Die Signale an Pin 1 von IC7205 und an Pin 5 von IC7203 gleichzeitig mit einem Oszilloskop messen (Fig. 7.2). Spule L5110 so einstellen, daß die steigende Signalfanke an Pin 1 von IC7205 gegenüber der negativen Signalfanke des Synchronisationsimpulses im Videosignal (Pin 5 von IC7203) um $7,62 \mu\text{Sek}$ verzögert wird.

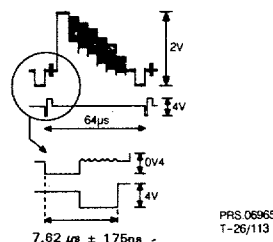
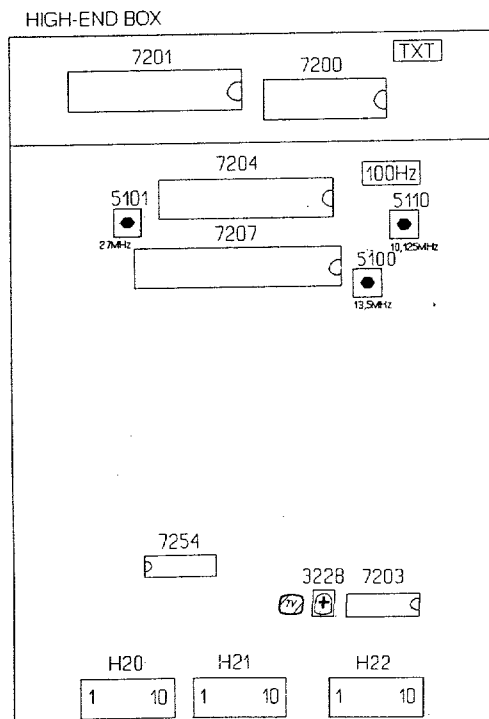


Fig. 7.2



4 Elektrische Abgleicharbeiten an der NICAM-Decoder-schaltkarte

4.1 Der NICAM-Demodulator

Ein Antennen- oder Generatorsignal zuführen, das ein NICAM-Tonsignal enthält. Den X-Eingang des Oszilloskops an Kontakt 19-IC7110 anschließen. Den Y-Eingang des Oszilloskops an Kontakt 20-IC7110 anschließen. Das Oszilloskop auf X-Y stellen. Die Empfindlichkeit des Oszilloskops auf 1V/Teilung Wechsellspannung einstellen. Die X- und die Y-Position so einstellen, daß das Kreuzmuster sich in der Mitte des Oszilloskopbildes befindet. C2117 auf ein gerades Kreuzmuster einstellen (siehe Fig. 7.3).

4.2 Der "Sample"-Taktoszillator

Ein Antennen- oder Generatorsignal zuführen, das ein NICAM-Tonsignal enthält. Das Oszilloskop an Kontakt 9-IC7150 anschließen. Die Empfindlichkeit des Oszilloskops auf 1V/Teilung und die Zeitbasis auf 2µs/Teilung einstellen. C2155 so einstellen, daß eine symmetrische Rechteckschwingung sichtbar wird.

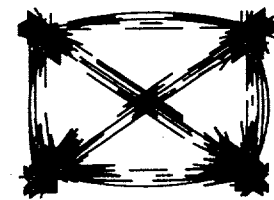
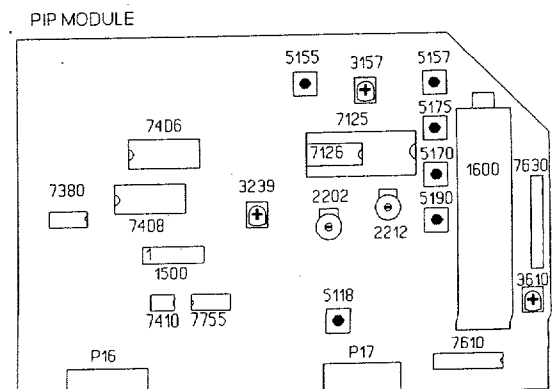
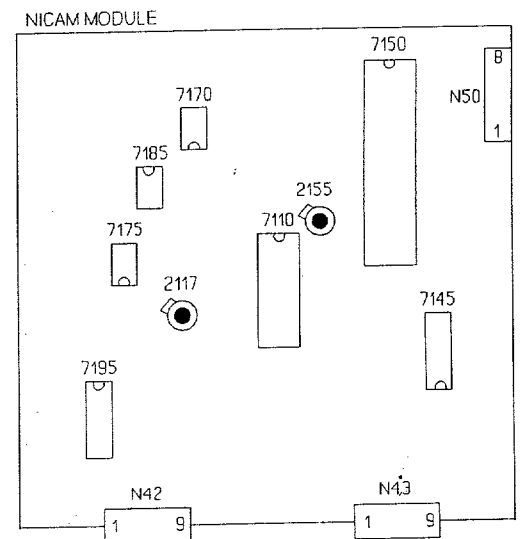


Fig. 7.3

MDA.01468
T28/826



5 Elektrische Abgleicharbeiten auf der PIP-Schaltkarte

Vor jedem Abgleich muß dafür gesorgt werden, daß ein PIP (Bild-im-Bild) mit Farbbalken auf dem Bildschirm sichtbar ist, und das Gerät muß seine Betriebstemperatur (nach ≈ 20 min) erreicht haben.

5.1 Horizontalsynchronisation

Ein Antennen- oder Generatorsignal zuführen. Kontakt 28-IC7125 mit Kontakt 13-IC7125 kurzschließen. Kontakt 5-IC7755 mit Masse kurzschließen. Die Frequenz an Kontakt 17-IC7755 messen und mit R2339 auf $15.625\text{Hz} \pm 25\text{Hz}$ abgleichen.

Die Kurzschlußbrücken entfernen.

5.2 Abgleich PLL-Schaltung

Einen Farbmustergenerator anschließen und am FBAS-Eingang ein PAL-Farbbalkensignal einspeisen.

5.2.1 Abgleich des PLL-Oszillators

Movie expand	aus
Hauptbild	16:9
PIP-Bild	16:9

umschalten. Mit Hilfe von L5101 auf der PLL-Platine den Gleichspannungspegel an Pin 5 von 1500 auf 2,5 V einstellen.

5.2.2 Abgleich des Arbeitszyklus

Movie expand	aus
Hauptbild	16:9
PIP-Bild	4:3

Ein Oszilloskop an Pin 11 von IC7408 (SDA9088) anschließen.

Mit Hilfe von R3130 auf der PLL-Platine die Zeit T auf 13 nS einstellen (siehe Abb. 7.4).

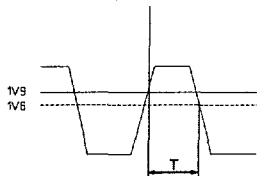


Fig. 7.4

5.3 AGC

Wenn das PIP-Bild eines starken lokalen Senders verzerrt wiedergegeben wird, muß 3160 so eingestellt werden, daß es unverzerrt dargestellt wird.

5.4a Einstellung für PAL-Geräte (TDA4510)

a-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM 5326) an Pin 10 von P17 anschließen und die Frequenz auf 4,43 MHz $\pm 0,2$ V_{ee} einstellen. Ein Oszilloskop an Pin 9-IC7126 anschließen. 5118 auf die maximale Amplitude einstellen.

a-2 Der Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkensignal einspeisen. Pin 11-IC7126 (TDA4510) mit Masse verbinden. 2202 so einstellen, daß die Farbe des PIP-Bildes praktisch zum Stillstand kommt. Die Verbindung entfernen.

a-3 Verzögerungsleitung

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkensignal zuführen. Den X-Eingang des

Oszilloskops an Pin 1-IC7126 (TDA4510) anschließen. Den Y-Eingang des Oszilloskops an Pin 2-IC7126 (TDA4510) anschließen. Das Oszilloskop auf die X-Y-Position stellen.

5155 und 5157 so einstellen, daß die Vektoren auf einer Linie liegen (Punkte, die am weitesten vom Ursprung entfernt sind). Den Bildmustergenerator auf "DEM" stellen.

R3157 so einstellen, daß sich die Vektoren im Ursprung decken.

5.2b Einstellung für PIP-Module mit TDA4554

b-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM 5326) an Pin 10 von P17 anschließen und die Frequenz auf 4,286 MHz $\pm 0,2$ V_{ee} einstellen. Pin 27-IC7125 mit Pin 13-IC7125 verbinden. Ein Oszilloskop an Pin 15-IC7125 anschließen.

5118 auf die maximale Amplitude einstellen.

Die Verbindung entfernen.

b-2 Der PAL-Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkensignal einspeisen. Pin 17-IC7125 (TDA4554) mit Masse verbinden.

2202 so einstellen, daß die Farbe des PIP-Bildes praktisch zum Stillstand kommt.

Die Verbindung entfernen.

b-3 Der NTSC-Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein NTSC-M-Farbbalkensignal einspeisen. Pin 17-IC7125 mit Masse verbinden. 2202 so einstellen, daß die Farbe des PIP-Bildes praktisch zum Stillstand kommt.

Die Verbindung entfernen.

b-4 Verzögerungsleitung

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkensignal zuführen. Den X-Eingang des Oszilloskops an Pin 1-IC7125 (TDA4554) anschließen. Den Y-Eingang des Oszilloskops an Pin 3-IC7125 (TDA4554) anschließen. Das Oszilloskop auf die X-Y-Position stellen.

5155 und 5157 so einstellen, daß die Vektoren auf einer Linie liegen (Punkte, die am weitesten vom Ursprung entfernt sind). Den Bildmustergenerator auf "DEM" stellen.

R3157 so einstellen, daß sich die Vektoren im Ursprung decken.

b-5 SECAM-Identifizierung

Einen Bildmustergenerator anschließen und ein SECAM-Farbbildsignal zuführen.

Pin 27-IC7125 mit Pin 13-IC7125 verbinden.

Ein Oszilloskop an Pin 21-IC7125 anschließen. 5190 auf einen maximalen Gleichstrompegel einstellen.

Die Verbindung entfernen.

b-6 SECAM-Demodulatoren

Einen Bildmustergenerator anschließen und ein SECAM-Signal ohne Inhalt (schwarz) zuführen. Pin 27-IC7125 mit Pin 13-IC7125 verbinden. Ein Oszilloskop an Pin 1-IC7125 anschließen. Mit 5175 den Gleichstrompegel während des Hinlaufs entsprechend dem Gleichstrompegel während des Rücklaufs einstellen. 5170 ebenso einstellen, aber jetzt an Pin 3-IC7125 messen.

Die Verbindung entfernen.

6

Durch
Klein
(siehe
Im S
ange

SER
a
b
c
d

Hier
integ
auf
gew
Gerä
Serv

1

2

Opti
Die i
Funk
dann

Opti
Die i
Funk
dann

Opti
CS40

6 Einstellungen im Service-Menü

Durch kurzes Verbinden der Pins S23 und S24 auf der Kleinsignal-Leiterplatte das Service-Menü einschalten (siehe Kapitel 9).

Im Service-Betrieb wird das nachstehende Menü angezeigt.

SERVICE JJ-MM-DD

- a Option 1 xxx
- b Option 2 xxx
- c Grün xxx
- d Blau xxx

Hierbei ist "JJ-MM-DD" das Freigabe-Datum der im Gerät integrierten Software. Mit den Menü-Tasten a, b, c und d auf der Fernbedienung kann die gewünschte Einstellung gewählt werden. Durch Drücken der Taste "PP store" am Gerät werden die eingestellten Werte gespeichert und der Service-Betrieb verlassen.

1 Weißabgleich

Einen Bildmustergenerator anschließen und ein weißes Bild wählen.

- c (grün) oder d (blau) wählen
- Mit Taste P +/- die Werte für Grün ("GREEN") und Blau ("BLUE") so einstellen, daß der gewünschte Weißabgleich erreicht wird.
- Den eingestellten Wert durch Drücken der Taste "PP store" am Gerät speichern.

2 Optionen

Die in diesem Gerät verwendete Bedienungseinheit ist für alle bei diesem Gerät möglichen Funktionen ausgelegt. Für eine einwandfreie Funktion müssen der Bedienungseinheit jedoch die Funktionen des Gerätes bekannt gegeben werden. Dies geschieht durch zwei sogenannte Optionscodes.

Jeder Funktion wird eine Zahl zugewiesen. Die möglichen Funktionen und die ihnen zugeordneten Zahlen sind in der nebenstehenden Tabelle angegeben.

Optionscode 1

Die in der Tabelle angegebenen Zahlen der vorhandenen Funktionen müssen addiert werden. Die Summe stellt dann die Zahl für den Optionscode 1 dar.

Ein Gerät hat zum Beispiel:

Funktion	Zahl
Front-End FQ618/ME/IF	2
Ein PIP-Modul	8
Ein NICAM-Modul	64
	--- +
Optionscode 1 wird	74

Optionscode 2

Die in der Tabelle angegebenen Zahlen der vorhandenen Funktionen müssen addiert werden. Die Summe stellt dann die Zahl für den Optionscode 2 dar.

Ein Gerät hat zum Beispiel:

Funktion	Zahl
100 Hz High-end box	4
Skandinavische Sprachen	8
	--- +
Optionscode 2 wird	12

CS40548 D

Die Optionscodes werden folgendermaßen eingestellt:

- a: Option 1 oder b: Option 2 wählen.
- Mit Taste P +/- die gewünschte Zahl einstellen.
- Den gewählten Wert durch Drücken der Taste "PP store" am Gerät speichern.

Bei diesen Optionscodes handelt es sich um Software-Anpassungen. Wenn das Gerät für diese Funktionen nachgerüstet werden muß, sind auch die entsprechenden Hardware-Anpassungen vorzunehmen.

Optionscode 1	
Zahl	Funktion
0	Front-End = FE816/IF Hiermit kann PAL BG oder PAL BG und SECAM BG empfangen werden.
1	Front-End = FE844 Hiermit kann nur das UHF-Band empfangen werden.
2	Front-End = FE816/ME/IF Hiermit kann SECAM L empfangen werden, jedoch nicht SECAM L' (meistens ist jetzt auch NTSC-M Empfang möglich).
4	Front-End = FE816/MF/IF Hiermit kann sowohl SECAM L als auch SECAM L' empfangen werden (meistens ist jetzt über den Euro-AV-Anschluß auch NTSC M Wiedergabe möglich).
8	PIP-Modul vorhanden Hiermit können PIP-Bilder (Bild im Bild) wiedergegeben werden.
16	NTSC-M Empfang möglich Dies ist normalerweise in Kombination mit dem Front-End FE816/ME/IF oder FE816/MF/IF immer der Fall.
32	SECAM DK Modul vorhanden In diesem Fall können auch mit dem System SECAM DK übertragene Sendungen empfangen werden.
64	NICAM-Modul vorhanden In diesem Fall kann der digitale Ton von NICAM Sendungen empfangen werden. Hierbei hinsichtlich der Zahl 16 bei Optionscode 2 darauf achten, welches IC an Position 7145 (PCF8574 oder PCF8574A) verwendet wird.
128	Zweites Front-End für PIP vorhanden Wenn dieses zweite Front-End vorhanden ist, kann ein zweiter Sender im PIP-Bild wiedergegeben werden. Die PIP-Funktion (Zahl 8) bleibt gültig. Da zum NICAM-Modul an Position 7145 jetzt wahrscheinlich IC-PCF8574A hinzugefügt wird, gilt bei Optionscode 2 jetzt die Zahl 16.

Optionscode 2	
Zahl	Funktion
4	100 Hz High-end Box vorhanden Dies ist immer der Fall.
8	Skandinavische Sprachen Hiermit können skandinavische Sprachen für die Bedienungsmenüs gewählt werden.
16	NICAM mit PCF8574A Wenn auf der NICAM-Leiterplatte an Position 7145 PCF8574A verwendet wird statt PCF8574. Dies ist der Fall bei Geräten mit einem zweiten Front-End für PIP.

1 Der Service-Default-Betrieb

Der FL1.2 kann auf Service-Default-Betrieb gestellt werden. In dieser Betriebsart wird das Gerät auf bestimmte, zuvor definierte Werte eingestellt.

1.1 Definition der Einstellungen

Die Parameter für den definierten Zustand des Gerätes werden folgendermaßen eingestellt:

- Alle Bild- und Tonregler stehen in Mittelstellung (mit Ausnahme des Lautstärkereglers, der auf leise gestellt ist)
- abgestimmt auf 475,25 MHz
- System:
 - *PAL/SECAM BG bei Multi Europa
 - *PAL I bei UK
 - *SECAM L bei Multi Französisch

1.2 Ein- und Ausschalten

Der Service-Default-Betrieb wird eingeschaltet, indem die Pins S24 und S25 auf der Kleinsignal-Leiterplatte kurz miteinander verbunden werden.

Der Service-Default-Betrieb kann nur ausgeschaltet werden, indem das Gerät auf Bereitschaft geschaltet wird. Wenn das Gerät mit dem Netzschalter oder durch Herausziehen des Netzsteckers ausgeschaltet und anschließend wieder eingeschaltet wird, bleibt der Service-Default-Betrieb weiterhin aktiv.

Wenn das Gerät nach dem Einschalten direkt auf Bereitschaft schaltet, nicht bedient werden kann und sich auch nicht auf Service-Default-Betrieb schalten läßt, ist wahrscheinlich die Kindersicherung aktiviert.

Zum Deaktivieren der Kindersicherung sind folgende Befehle über die Fernbedienung einzugeben (siehe auch Kapitel 9).

<MENÜ>-<BLAU>-<ROT>-<MENÜ>+>-<MENÜ> AUS>

1.3 Fehlermeldungen

Um anzugeben, daß das Gerät auf Service-Default-Betrieb geschaltet ist, wird auf dem Bildschirm folgendes angezeigt:

SERVICE 00 00 05 06 05

Die 5 Zahlen hinter dem Wort SERVICE stehen für die 5 zuletzt festgestellten Fehlermeldungen. Die rechte Zahl ist hierbei die letzte Fehlermeldung, die linke Zahl die fünftletzte Fehlermeldung.

Da es hiermit möglich ist, Fehlermeldungen im nachhinein zu betrachten, können intermittierende Fehler aufgespürt werden.

Beim Verlassen des Service-Default-Betriebs werden die Fehlermeldungen aus dem Speicher gelöscht.

1.4 Bedienung

Im Service-Default-Betrieb akzeptiert das Gerät alle Bedienungsbefehle. Nach Ausschalten und Einschalten wird das Gerät jedoch wieder auf die definierten Einstellungen zurückschalten.

2. Software-Schutz

Wenn festgestellt wird, daß das Front-End keine I²C Rückmeldung mehr gibt oder sowohl IC 7430, IC 7600 als auch IC 7680 keine Rückmeldung mehr geben, schaltet das Gerät auf Schutzbetrieb, da dann davon ausgegangen wird, daß die +5-Volt- oder die +13-Volt-Versorgungsspannung fehlt. Durch den Software-Schutz wird eine Fehlermeldung (LEDs sb.. m.. st.. , Code99) erzeugt und das Gerät auf Bereitschaft geschaltet. Um jetzt den Fehler suchen zu können, muß das Gerät auf Service-Default-Betrieb geschaltet werden. Der Software-Schutz wird dann ausgeschaltet.

3. Ersetzen des EEPROMs IC 7137

Wenn während der Reparatur das EEPROM ersetzt werden muß, stellt der Mikroprozessor fest, daß das neue EEPROM leer ist. Danach erscheint eine Fehlermeldung (Nr. 21).

Wenn jetzt der Service-Betrieb (siehe Kapitel 7) aktiviert wird, lädt der Mikroprozessor das EEPROM mit einer Reihe von Standard-Werten für den Weißabgleich und die anderen linearen Einstellungen. Alle diese Werte müssen jedoch kontrolliert und eventuell nachgestellt werden.

Außerdem müssen alle Optionen eingestellt werden, die Programme installiert werden und die persönliche Vorzugseinstellung definiert werden.

Fehler
I²C Block

ERF

COO

↓

01

02

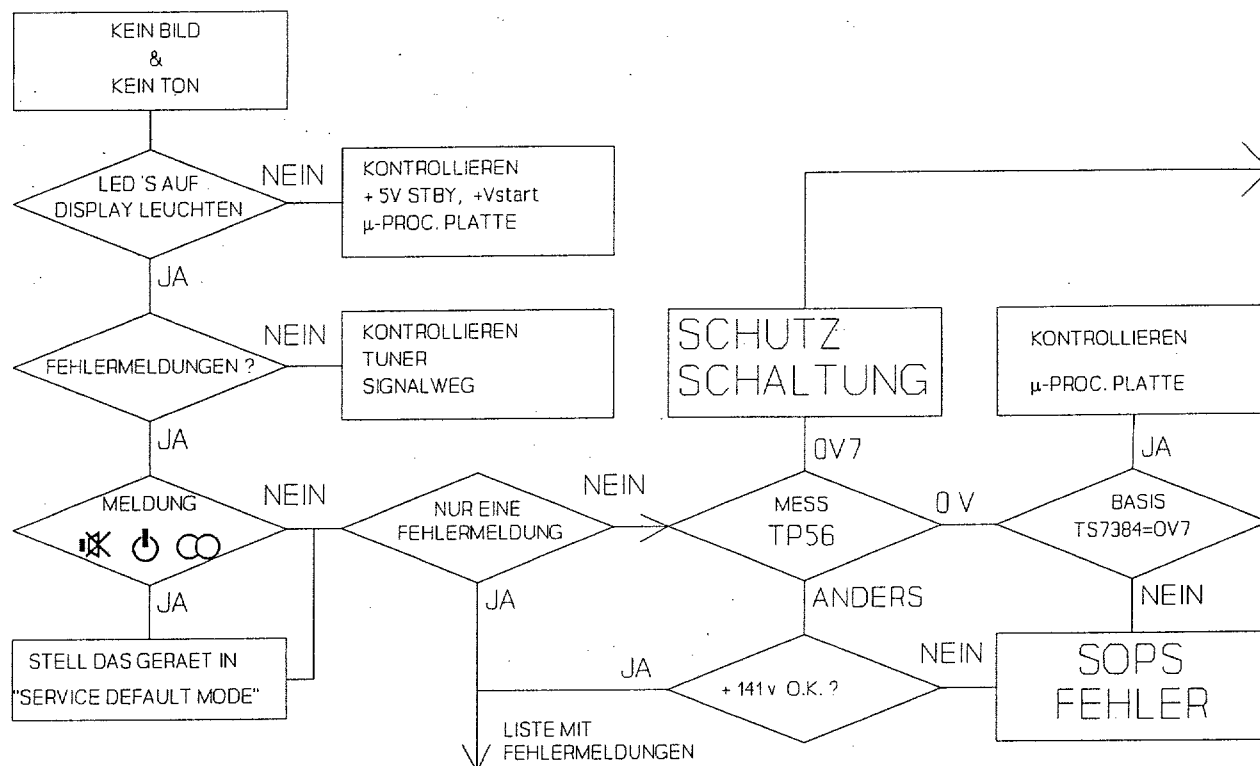
04

05

06

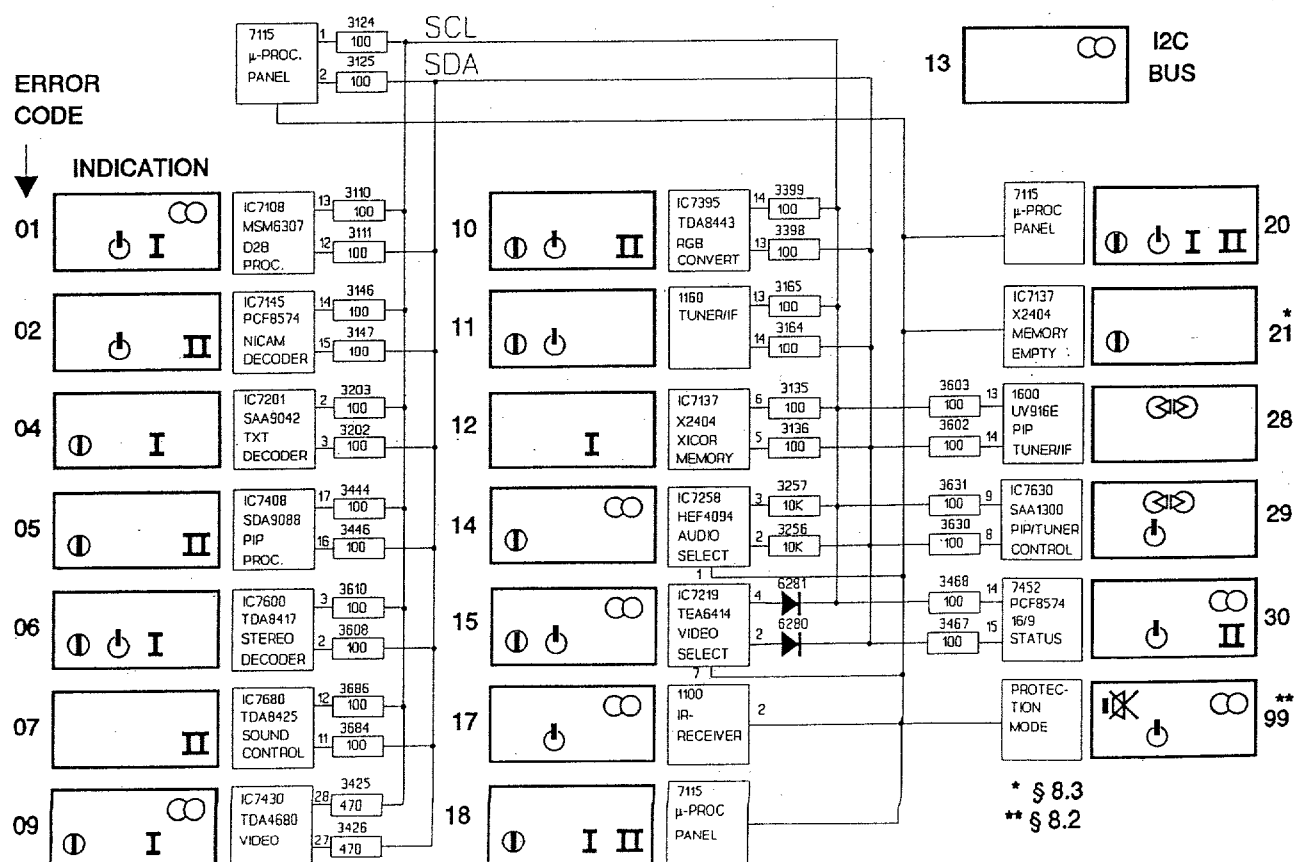
07

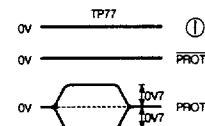
09



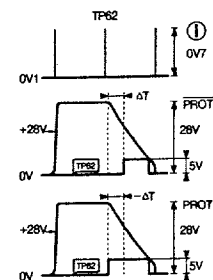
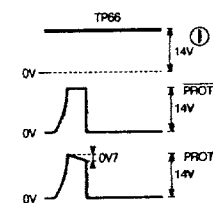
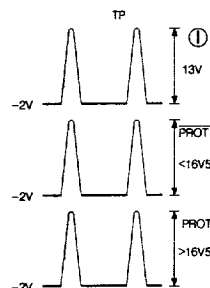
Fehlermeldungen Übersicht

I²C Blockschaltbild

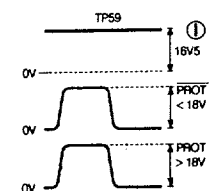




EHT



+V



4. Wartungsarbeiten an SMDs (Surface Mounted Devices)

4.1 Allgemeine Hinweise zu Umgang und Lagerung

- Durch Oxidation an den Anschlüssen der SMDs kann es zu fehlerhaften Lötverbindungen kommen. Die Lötflächen daher nicht mit bloßen Händen berühren.
- Wegen Oxidationsgefahr die Bauteile nicht in Räumen lagern, in denen Schwefel- oder Chlorgas, direkte Sonneneinstrahlung, hohe Temperaturen oder hohe Luftfeuchtigkeit auftreten. Der Kapazitäts- und/oder Widerstandswert der SMDs könnte dadurch beeinflusst werden.
- Unsachgemäße Behandlung von SMD-Leiterplatten kann zu Schäden an den Bauelementen und Leiterplatten führen. SMD-Leiterplatten dürfen nicht gebogen werden. Leiterplatten können unter dem Einfluß extremer Temperaturunterschiede schrumpfen oder sich ausdehnen. Bauelemente und/oder Lötverbindungen können durch infolgedessen auftretende Spannungen beschädigt werden. Die SMDs dürfen zur Reinigung niemals abgewischt oder geschauert werden. Dadurch kann sich der Wert des Bauelements ändern. Die SMD-Leiterplatte nicht über die Arbeitsfläche schieben.

4.2 Entfernen von SMDs

- Den Lötzinn an den Anschlüssen des SMDs 2 bis 3 Sekunden lang erhitzen. Kleine Bauelemente können mit Hilfe von Sauglitzendraht und geringer horizontaler Krafteinwirkung mit dem LötKolben entfernt werden. Die genannten Bauelemente können auch mit Hilfe eines Entlötgerätes (siehe Abb. 8.1A) entfernt werden, oder:
- Die Lötverbindungen des SMDs mit einem LötKolben erhitzen und mit einer Pinzette das Bauelement vorsichtig entfernen (siehe Abb. 8.1B).
- Überschüssigen Lötzinn an den Lötflächen mit Hilfe von Sauglitzendraht oder einem Entlötgerät entfernen (siehe Abb. 8.1C).

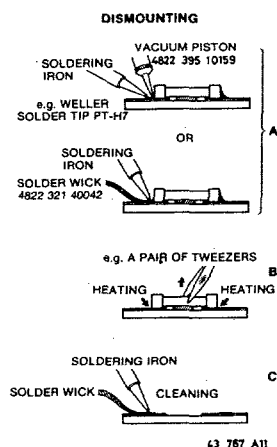


Fig. 8.1

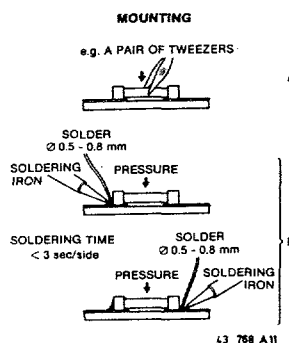


Fig. 8.2

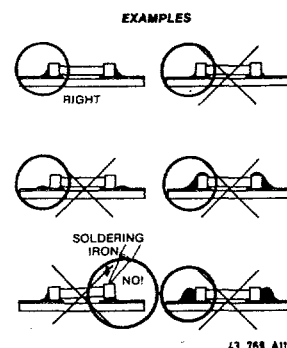


Fig. 8.3

Achtung beim Entlöten:

- Bei der Verwendung eines LötKolbens nicht zu stark auf die Lötstelle drücken. Vorsicht beim Entlöten!
- Die SMDs nicht mit Hilfe einer Pinzette losbrechen.
- Der zu verwendende LötKolben (ca. 30 Watt) sollte möglichst mit einer Temperaturregelung ausgestattet sein (Temperatur des LötKolbens: 225 - 250 °C).
- Einmal entfernte SMDs dürfen nicht wiederverwendet werden.

4.3 Montieren von SMDs

- Das Bauelement mit Hilfe einer Pinzette auf der Lötfläche plazieren und auf einer Seite anlöten. Darauf achten, daß das Bauelement genau positioniert auf den Lötflächen liegt (siehe Abb. 8.2A).
- Anschließend die Anschlüsse des Bauelements festlöten (siehe Abb. 8.3B).

Hinweise zur Montage

- Die zu lötenden Anschlüsse der SMDs niemals direkt mit dem LötKolben berühren. Der Lötvorgang sollte so kurz wie möglich sein. Darauf achten, daß die Anschlüsse der SMDs nicht beschädigt werden.
- Beim Löten muß das Bauelement stets Kontakt zur Leiterplatte haben.
- Der zu verwendende LötKolben (ca. 30 Watt) sollte möglichst mit einer Temperaturregelung ausgestattet sein (Temperatur des LötKolbens: 225 - 250 °C).
- Niemals außerhalb der Lötfläche löten.
- (Harzhaltige) Lötflußmittel dürfen verwendet werden; diese dürfen jedoch keine Säuren enthalten.
- Die Bauelemente nach dem Löten langsam ausreichend abkühlen lassen.
- Die Lotmenge muß der Größe der Lötfläche entsprechen. Bei einer zu großen Menge könnte das Bauelement reißen oder die Lötflächen könnten sich von der Leiterplatte lösen (siehe Abb. 8.3).

HAUPTMENUE

"MENU" AN DER
FERNBEDIENUNG DRUECKEN

HAUPTMENUE

a	Bild
b	Ton
c	Aufn.-Quellenwahl
d	Sonderfunktionen
e	Programmliste
waehle : a-e off	

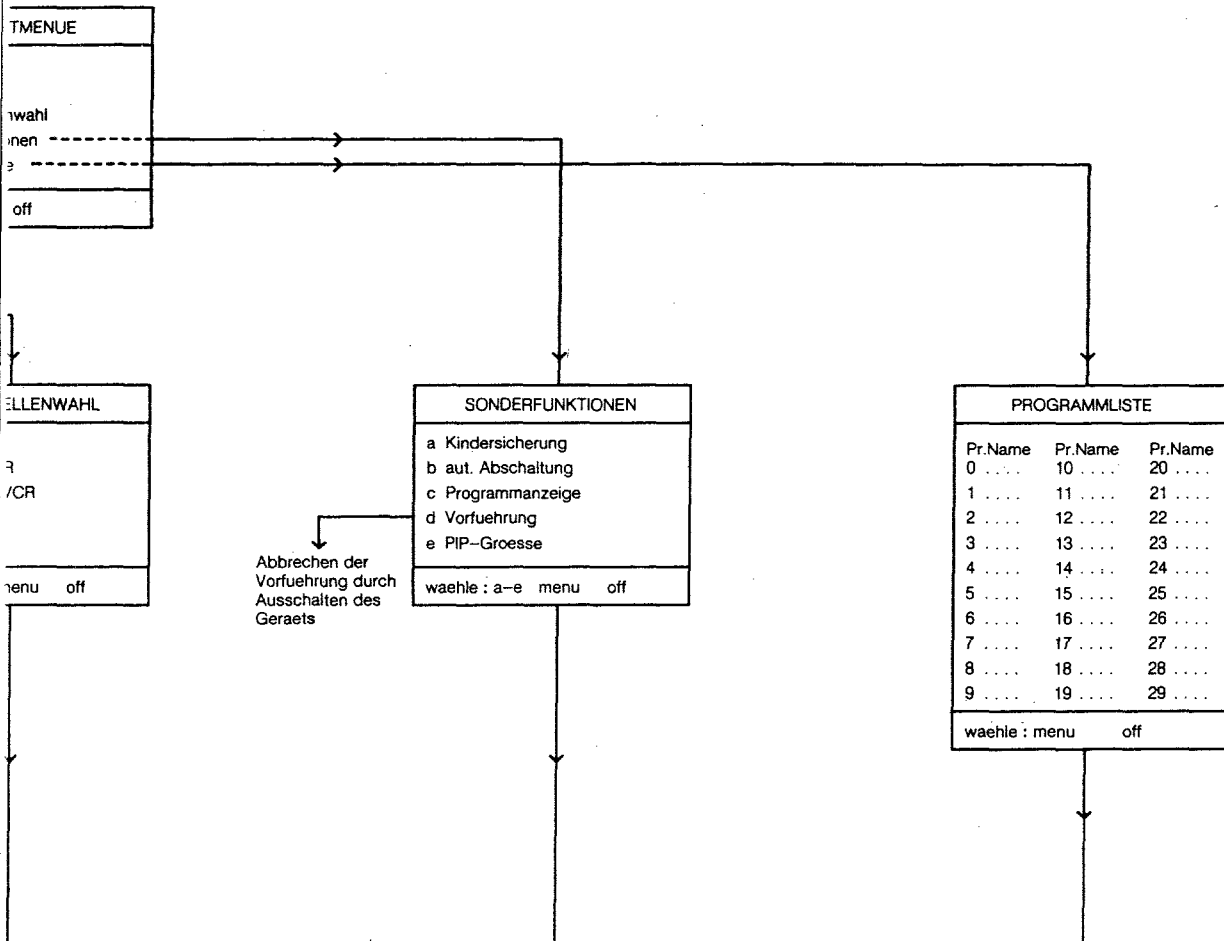
BILD	
a	Helligkeit
b	Saettigung
c	Kontrast
d	Schaerfe
waehle : a-d menu off	

TON	
a	Balance
b	Hoehen
c	Tiefen
d	Sprache Ein/Aus
e	Ton mode stereo
waehle : a-e menu off	

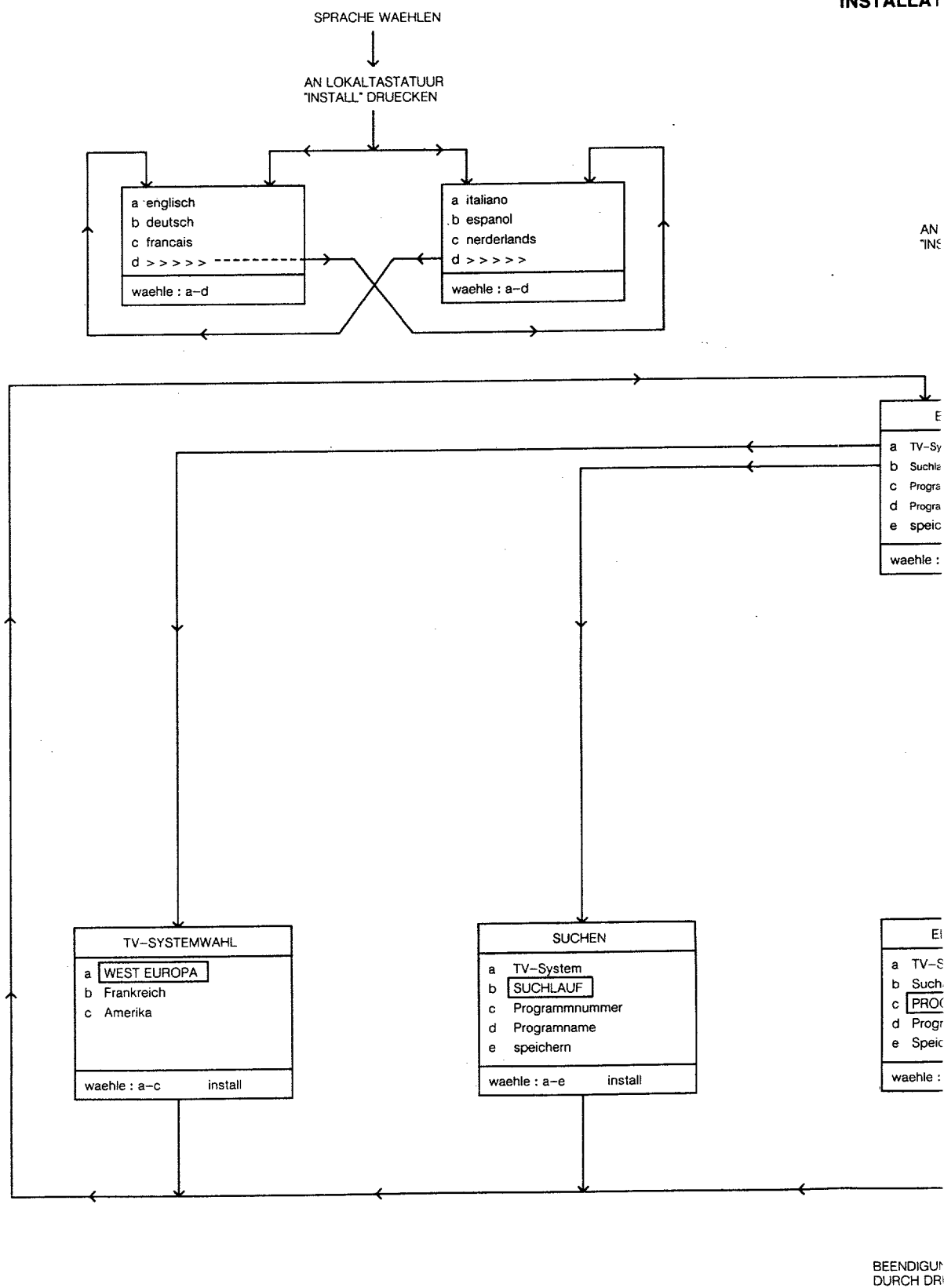
AUFN.-QUELLENWAHL	
a	TV zum VCR
b	AUX zum VCR
c	FRONT zum VCR
waehle : a-c menu off	

MIT "MENU" ZURUECK
ZUM HAUPTMENUE

TMENUE

AN DER
JNG DRUECKENU* ZURUECK
OPTMENUEMDA.02821
T-26/112

INSTALLAT



Service
Service
Service

Circuit Description

Contents

1. Introduction
2. Control
3. The tuner/IF
4. The audio path
5. The video path
6. Synchronisation and deflection
7. Power supply
8. Picture in Picture

Contents

1.1 Block diagram

1. Introduction

One of the problems still currently experienced with television receivers is surface flicker. Surface flicker is caused because the repetition frequency of television receivers (50 Hz) with large bright surfaces (in particular when seen out of the corner of the eye) is visible to the human eye. The effect is a problem particularly with larger screen sizes (and thus also with larger brightness surfaces).

The solution to this problem is to increase the frame frequency. Although an increase to, for example, 60 Hz is sufficient to make the effect invisible, in practice it is simpler to double the frame frequency. The 100 Hz receiver thus produced reproduces each picture twice in the time it takes the 50 Hz receiver to reproduce the original picture.

The FL1.1 is the first mass-produced 100 Hz receiver. With the FL1.2 Philips is taking another step towards higher definition television: the 16/9 (wide screen) TV receiver.

Chassis FL1.1 is suitable for the control of a 21", 25", 28" or 33" 100 Hz picture tube; chassis FL1.2 is intended for the control of a 36" 16:9 100 Hz picture tube. Units with a FL1.2 chassis are only produced in the symmetric version with separate mid-range and treble speakers.

When reading this description you will come across a number of circuits which have already been covered in the description of FL1.0 (4822 727 18238).

Of course, ample attention is paid to the new circuit parts.

In this description the circuits of chassis FL1.2 are described. Any differences with chassis FL1.1 are indicated where applicable.

For the diagrams and PCB layouts, see the service manual FL1.1 AA or FL1.2 AA.

2 Control

Contents

- 2.1 Control menus
- 2.2 Service default mode
- 2.3 Error messages

The control of sets having a FL1.1/FL1.2 chassis consists of a control panel which houses a microprocessor, an external ROM IC (with system software), an external RAM IC and a few LATCH ICs for the control of inputs and outputs.

This control panel is connected to the chassis via a 40-pin socket (on the small signal PC board). After the set is switched on with the mains switch (hardware reset), a test programme is started before the control programme. During the test programme all internal and external RAMs are tested as well as all circuits connected via the I²C bus.

If a fault is detected, it will be indicated by a combination of LEDs which light up on the control panel.

In the case of an error message the LEDs flash to indicate the difference with normal use.

The inputs and outputs may be used for: RC5 reception, keyboard sensing, stand-by, anti-plop, crispening, status signals, etc.

The control in the FL1.1/FL1.2 has been designed in such a way that the functions which are used daily are directly accessible, and the functions which are used less frequently can be operated via a menu. A menu is a table with a number of options (max. 5 per table) that can be displayed on the screen.

The desired option can be selected by means of the coloured keys (red = a, green = b, yellow = c, blue = d, white = e) on the remote control and then adjusted or activated with the + or - keys of the menu part.

Several menu screens are normally needed for the operation of one function.

On the local keyboard, volume +/- and programme +/- are the only functions that are directly accessible.

On the remote control unit the following functions are directly accessible: volume +/-, programme +/-, -/-- digit entry, mute, personal preference (PP), stand-by, OSD on/off and furthermore all PIP and teletext functions and a selection of VCR functions.

2.1 Control menus

For the functions that are used less frequently the FL1.0 has 4 menu inputs of which only the main menu is accessible via the remote control.

The 4 menus are:

- 1) the language menu,
- 2) the installation menu,
- 3) the main menu,
- 4) the service menu.

For the operation of the language-, installation- and main menu see the direction for use or the diagrams in the service manual.

The service menu

This menu is used in the factory to store the characteristic data of a set (multi B/G, only UHF, PIP, NICAM, etc.). The service menu is switched on by connecting pins S23 and S24 on the small-signal panel briefly with each other. In the Service Mode the following menu appears in the picture:

SERVICE "YY-MM-DD"		
a	Option 1	026
b	Option 2	016
c	Green	040
d	Bleu	039

In this menu "YY-MM-DD" is the release date of the software which is present in the set. The desired adjustment can be selected with the aid of menu keys a, b or c on the remote control.

When the "PP store" key on the local keyboard is pressed, the adjusted values are stored in the memory and the Service Mode is left.

If the service menu does not appear on the screen, the parental mode may have been activated (it must not be activated).

By pressing the <STORE PP> key on the local control panel the data are stored and the menu screen disappears.

2.2 Service default mode

This mode has been designed for measuring or test purposes and is activated by interconnecting briefly the pins S24 and S25 (on the small signal PC board) in the set.

If this does not bring you in the service default mode, the parental mode may have been activated (it must not be activated).

When this mode is activated, the set will be tuned automatically to a frequency of 475.25 MHz (system I for UK, system L for the French-multi and system B/G for all other multi sets). All linear functions for picture and sound are set to mid-position (except for volume, which is set to low). However, as the set can still be operated normally, these settings may be changed.

SERVICE				
00	<--	00	<--	05 <-- 06 <-- 05

Upon activation, not only the word "SERVICE" is displayed, but also 5 two-digit numbers which indicate the last 5 error messages detected by the control.

These last 5 error messages are stored in a shift register. The five numbers may be identical, caused by an intermittent fault.

If the menu is exited by means of the <STAND-BY> key, the buffer containing these 5 last error messages will be cleared.

1.1 Block diagram

Figure 1.1 shows the block diagram of this FL1.2 television receiver. For each block see the section in this description which describes the circuits used.

The input signals are supplied via the antenna connection (terrestrial) or via the euroconnector (scart) connections. In the front-end (channel selector/intermediate-frequency combination) the high-frequency antenna signals are demodulated and converted into CVBS audio signals. The sound demodulation also takes place here. The sound signals go to the stereo decoder, after which they are supplied to the source selector switch. NICAM sound demodulation takes place on units with NICAM.

After the source selector switches, the audio signals go to the audio signal processing unit (IC/bass/treble/balance, etc.), before continuing to the sound output amplifiers and surround sound output amplifier.

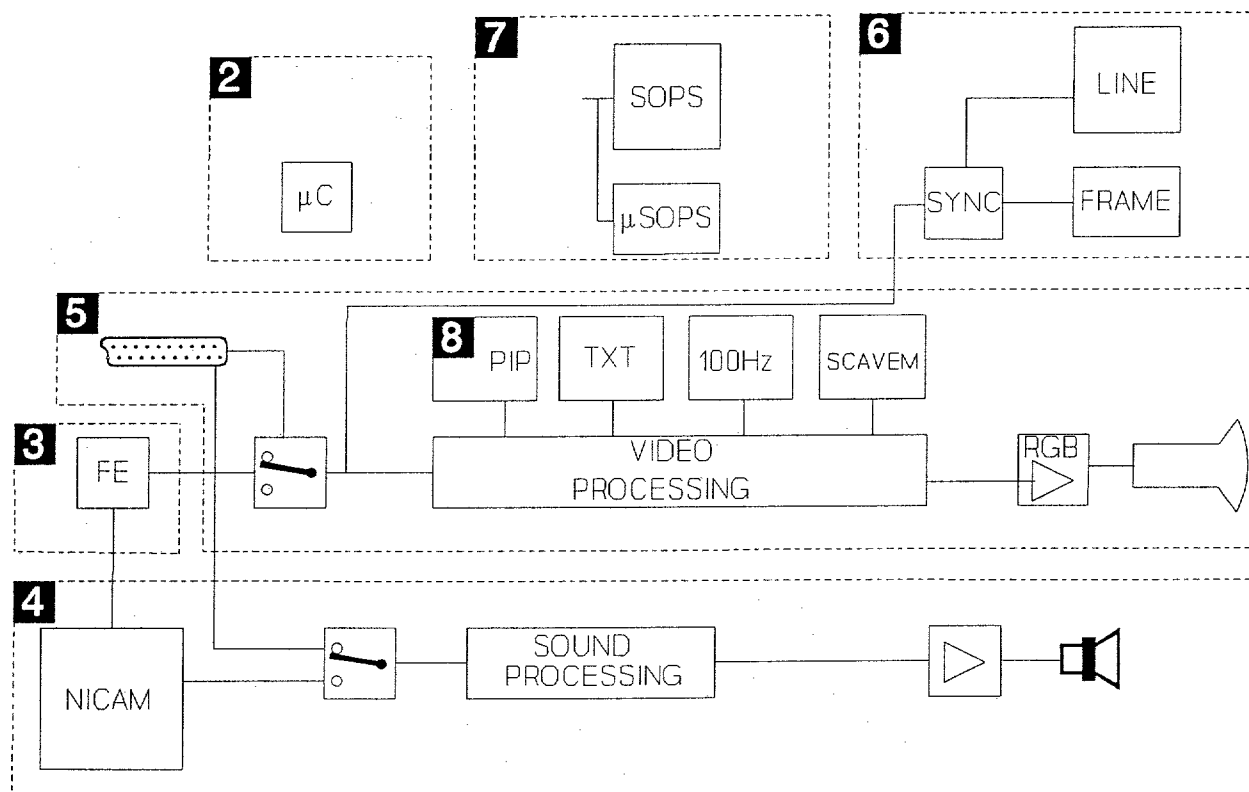


Fig. 1.1

vision
ption

ction
ns. In
y

The
l signals
ed to the
akes

go to
e, etc.),
surround



The video signal selected continues to the video signal processing unit. Here the PIP picture is generated, Teletext acquisition takes place, 100 Hz signal processing and (for chassis FL1.2) extra SCAVEM. SCAVEM stands for scan velocity modulation; here the white to black transitions of the picture are accelerated, which results in a sharper picture. The RGB output signals go to the picture tube via the RGB amplifiers on the picture tube panel.

The operating unit controls the whole system. Operating commands may be given via the local keyboard or via the remote control. The various circuits of the unit are controlled via the I²C bus.

Just as with other FL1 units, the main power supply is of the SOPS type. Here also the complete primary and secondary control circuit is on a separate module. The standby supply voltage is supplied by a separate transformer (μ SOPS).

The DAF panel is in the line frequency part (in chassis FL1.2). DAF is an abbreviation for dynamic astigmatic focusing; here the focusing voltage is adjusted continuously, so that the picture is always in focus even in the corners.

The -(R-Y) and -(B-Y) output signals of the delay lines are sent to the high-end box. The CVBS/Y signal, coming from the video source selector switch, is sent to the high-end box via a sharpness circuit, a switchable chroma bandstop filter and the adjustable delay line in IC-7324.

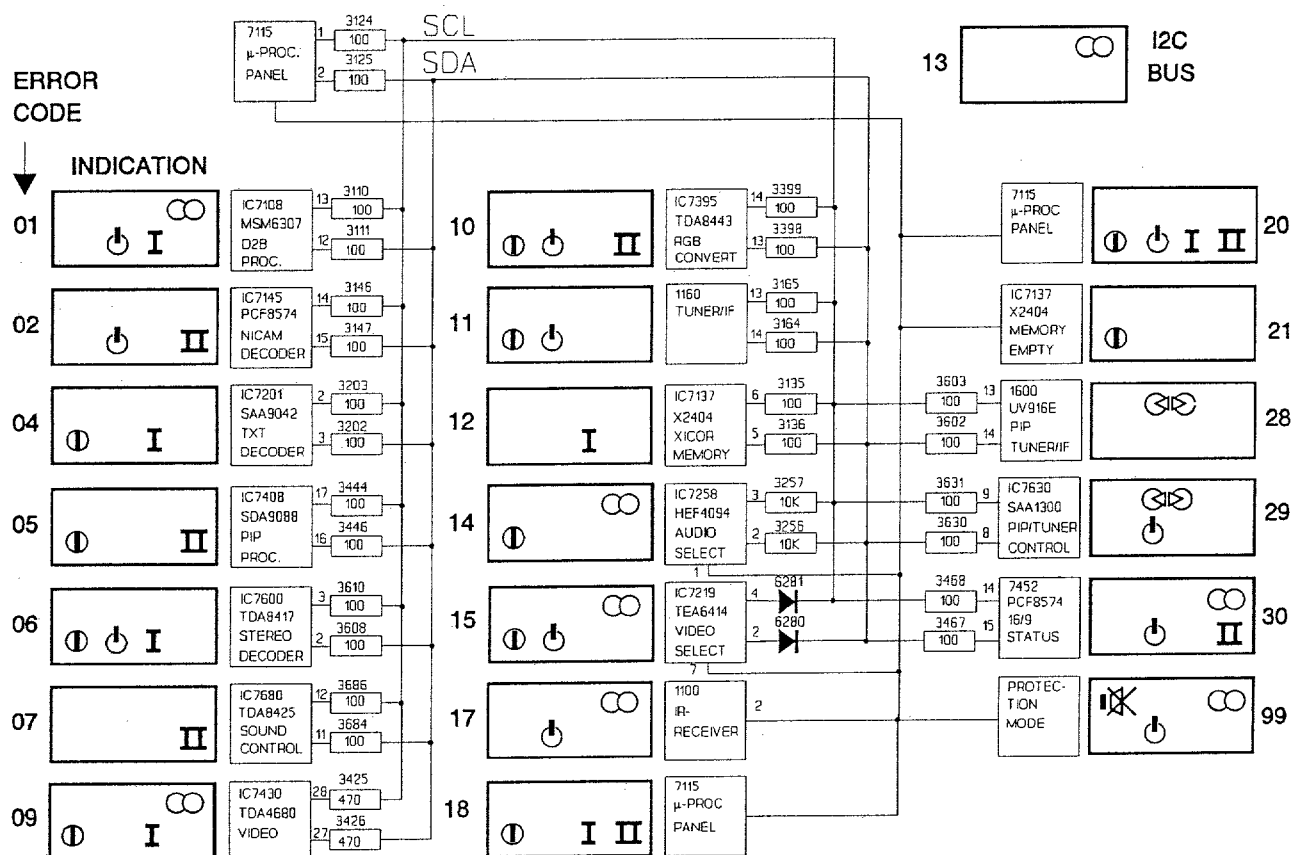
In the high-end box these signals are converted into video signals with a frame frequency of 100 Hz. The Y signal produced and the colour difference signals are finally supplied to IC7430 (TDA4680), the video controller, which converts the signals supplied into RGB signals. There are also separate RGB inputs for RGB signals from EXT 1 or PIP and for TXT signals. In addition, the brightness, contrast and colour saturation control, and also a cut-off point stabilisation take place in the video control IC. The sharpness of the brightness transitions is also improved by the SCAVEM panel using the Y signal.

EXT3 SVHS

The luminance signal is supplied to pin 1 of IC7219. The chrominance signal is supplied to pin 20 of IC7219. A CVBS signal is formed with TS7244 and TS7243 from the SVHS chrominance and luminance signals for the PIP module.

2.3 Error messages

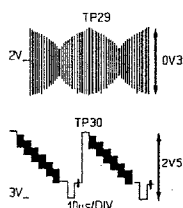
The following error messages are indicated by means of a combination of flashing LEDs and, in the "service default mode", by means of numbers.



Contents

- 3.1 The tuner part
- 3.2 The IF circuitry

FQ844 PAL I
 FQ816/IF PAL BG
 SECAM BG
 FQ816ME/IF PAL BG
 SECAM BGL
 NTSC M
 FQ816MF/IF PAL BGI
 SECAM BGLL'



3. The tuner / IF combination

In FL1.1/FL1.2 4 possible tuner/IF (= intermediate frequency) combinations can be used depending of the system execution of the set. In this description the most extended version (FQ-816ME/IF) will be described.

The tuner/IF combination (front-end) consists of 2 parts, the tuner part and an IF part.

The block diagram is drawn in Fig.3.1

In the block diagram of the front-end (U1160) the following functions can be recognized.

- The tuner part
- The video IF circuit
- The sound IF circuit

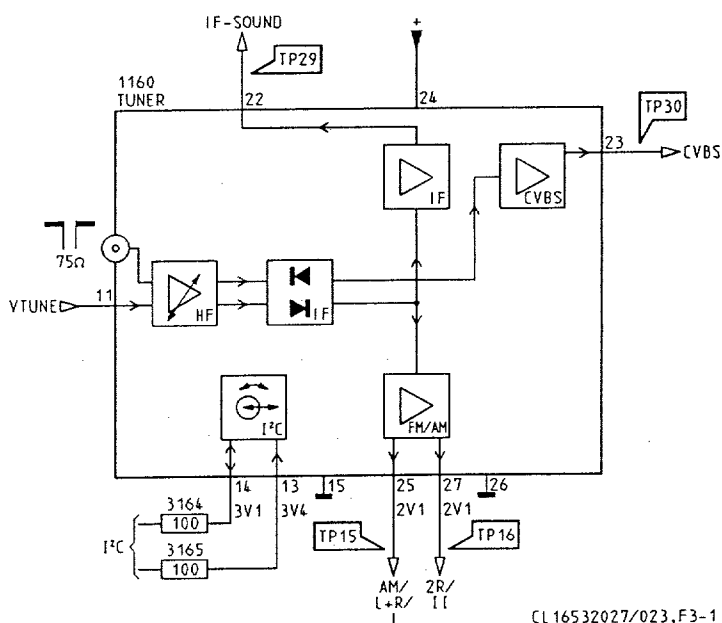
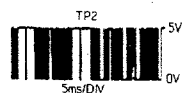


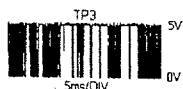
Fig. 3.1

I²C data signals

SDA (TP2)



SCL (TP3)



Voltage on pin 11 of the front-end during searching.
 0V-->33V

3.1 The tuner part

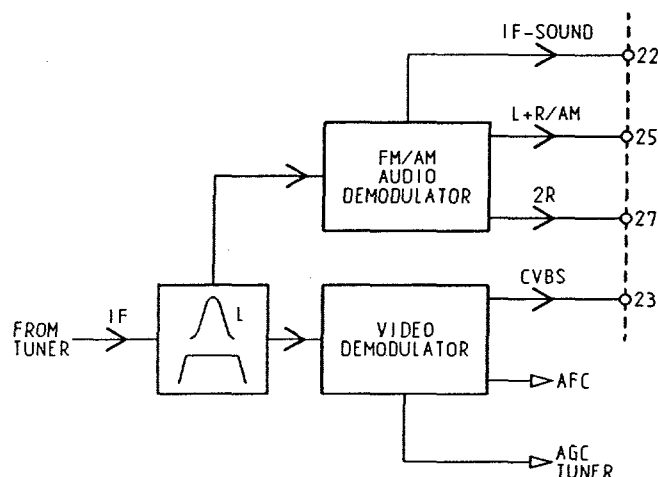
The tuner used in this front-end is almost identical to the UV816 (used in chassis D16, G110, G90B etc.). This tuner is able to receive the VHF1, VHF3, UHF, S- channels but also the Hyperband, divided, internally, over 3 bands (low band, mid band and high band), see fig 3.2.

The desired band selection and tuning frequency from the control system are passed on to the channel selector via the I²C bus, pins 13 and 14. The channel selector includes a PLL (Phase Locked Loop) circuit which provides the tuning.

The tuning voltage is derived directly from the + 141V, main supply voltage. If one measures at pin 11 of the front-end a voltage between 0 and 33 V is present. This is dependent of the frequency. When searching is activated the voltage at pin 11 increases.

3.2 The IF circuitry

The IF signal (see fig 3.2) from the tuner part of the front-end enters first the audio demodulator and video demodulator.



CL16532027/023,F3-2

Fig. 3.2

In the audio demodulator first the IF spectrum is converted back to a frequency of 4.5, 5.5, 5.74 MHz etc, dependent of the received system. This signal is also available on pin 22 (TP 29) of the front-end where it will be used for demodulation in case of NICAM and SECAM D/K. The NICAM demodulation takes place on the NICAM module. SECAM D/K modulation takes place on the small signal panel.

AM sound demodulation, FM 4.5, 5.5 and 5.74 MHz demodulation takes also place in this audio demodulator. The low frequency, still matrixed, AM / L + R signal (TP 15) leaves the front-end at pin 25 and the 2R signal (TP 16) leaves the front-end at pin 27.

In the video demodulator the IF video spectrum at 38.9 MHz is demodulated. The CVBS output is fed directly to the output pin 23, (TP30).

The information on pin 23 (CVBS out) is also used to mute the sound in case of no CVBS.

Video recognition takes place "normal" via the synchronisation IC, IC7400, see chapter 6.

4 The sound path

The following sound signals may be presented from the front end (chapter 3):

- LF AM demodulated sound (SECAM L/L')
- LF FM demodulated (matrixed) sound
- IF signal with 5.85MHz (PAL B/G) or 6.552MHz (PAL I) NICAM sound.

Stereo decoder TDA8417 and control amplifier TDA8425 have been inserted for sound processing. Two separate circuits have been added for source and record selection and a NICAM module has been added for the countries where digital sound (NICAM) is transmitted. These circuits as well as the headphone amplifier are situated on the small signal PC board.

The output amplifiers are housed on the large signal PC board.

4.1 Sound processing

(Figure 4.1) see page 4.13

Stereo decoder

The two FM demodulated LF signals 2R (TP16) and L+R (TP15), originating from the TUNER/IF combination (Front-end), are supplied to stereo decoder IC7600 (TDA8417). The status (MONO, DUAL LANGUAGE or STEREO) is determined in the stereo decoder. Depending on the status, the control microcomputer sets the de-matrix circuit in the correct position via the I²C bus.

With dual language broadcasts the language selected is sent on to the source/record selector circuits and to euro-connector 1.

AM sound

With SECAM L/L' broadcasts the AM demodulated LF sound is fed to pin 9 of the stereo decoder (IC7600).

For SECAM L/L' this sound source is selected via the I²C bus.

NICAM

If a NICAM module is present, the IF signal with digital sound (TP29) coming from the front-end is fed to the NICAM module (U1600).

On the NICAM module the digital sound is bypassed and converted into an analog signal.

If no digital sound is present in the IF signal, this will be detected on the NICAM module and the system will switch over to analog (FM) sound. The analog sound comes from the stereo decoder.

In this case the sound signals to euroconnector 1 come via a buffer (IC7193) from the NICAM module outputs.

Source/record selection

The sound signals (TP19 and TP20) travel to the SOURCESELECT circuit (IC7620, HEF4052) and to the RECORDSELECT circuit (IC7622, HEF4052).

There a choice is made between the sound signal from the stereo decoder (or NICAM module) or from one of the EXTERNAL sound sources (EXT1, EXT2 or EXT3).

Control amplifier

Headp

The sound source selected in IC7620 is fed via a buffer circuit (IC7630, LF353) to the AGC amplifier (IC7680, TDA8425).

In the AGC amplifier the BASS, TREBLE, VOLUME, BALANCE, SPATIAL and PSEUDO functions and the MONO/STEREO switch are controlled via the I²C bus.

The sound signals (TP8 and TP9) continue on their way to the sound output amplifiers, which are located on the large signal PC board.

A separate amplifier takes care of the sound for the headphones. This amplifier is located on the small signal PC board.

Mute

From the CVBS signal originating from the front-end a mute voltage is made, which is supplied to pin 18 (mute input) of the stereo decoder (see Fig. 4.2.).

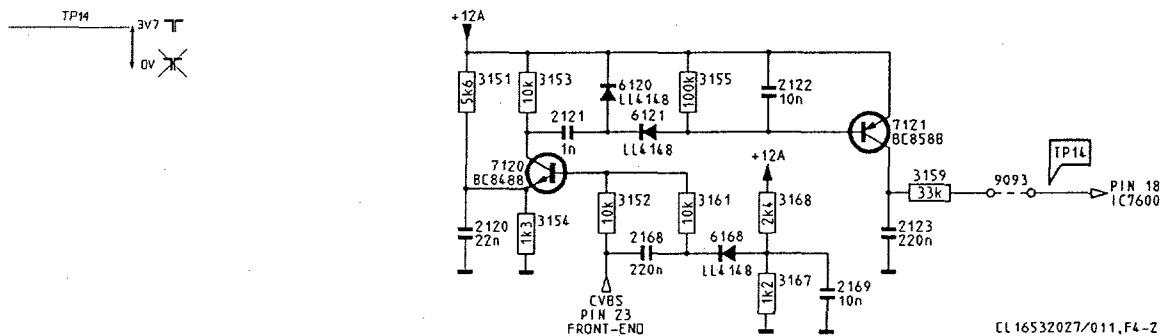


Fig. 4.2

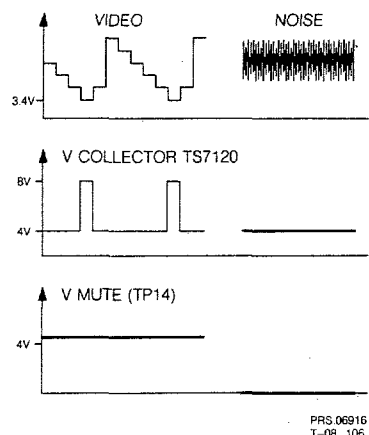
If video present:

The CVBS signal is supplied to the mute circuit. This circuit removes the sync pulses from the CVBS signal and rectifies them to a DC voltage of 5V (TP14).

Now sound is present at outputs 11 through 14 of the stereo decoder.

No video present:

If no video is present, no sync pulses are detected. The output voltage then is 0V (TP14) and the sound is muted at all outputs (11 through 14 of the stereo decoder).



PRS 06916
T-08 106

Headphone amplifier

This amplifier consists of two parts: an amplifier (IC7704) and a current amplifier (TS7706, TS7708). (see Fig. 4.3)

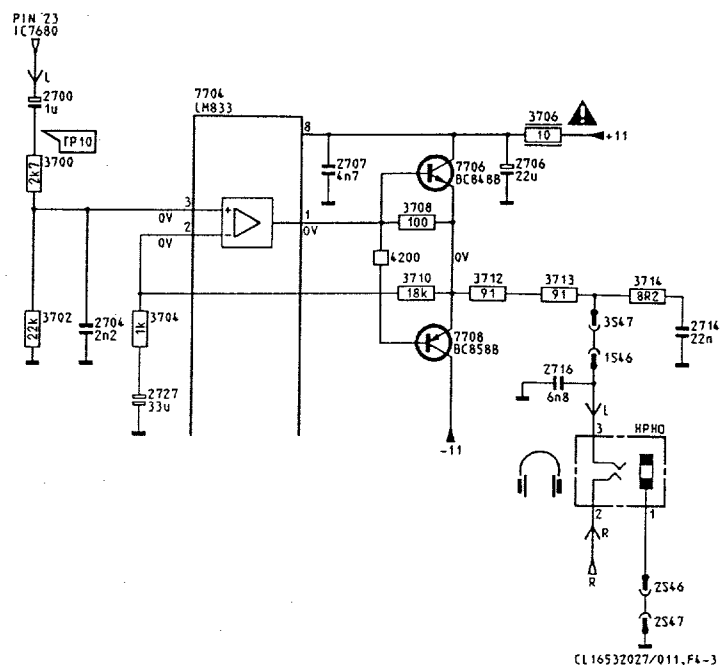
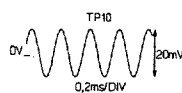


Fig. 4.3

The voltage gain is determined by feedback circuit R3710, R3704 and C2727. The gain factor for the low frequencies is smaller because of the presence of C2727 in the feedback circuit. The amplified sound signal then goes via the emitter follower, built up of transistors TS7706 and TS7708, to the headphones.

With small signals the current flows via R3708, R3712 to the headphones to prevent distortion and oscillation.

When the mute button on the remote control is pressed, the sound on the headphones is not affected.

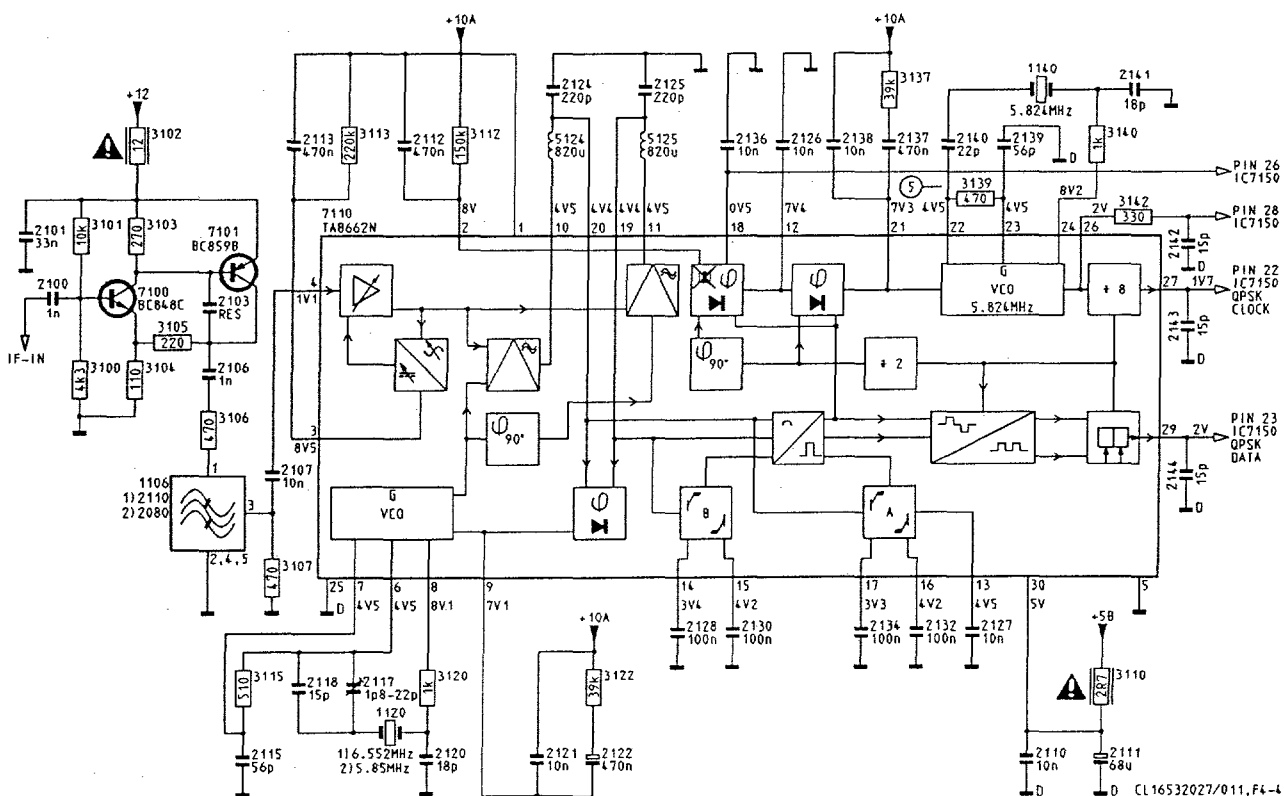
4.2 The NICAM sound path

The NICAM IF signal is supplied to the NICAM input bandpass filter (1106) (see Fig. 4.4). This filter has a response frequency of 5.85 MHz for PAL BG or 6.552 MHz for PAL I. The NICAM phase-modulated sound signal remaining after filtering (PM sound) goes to pin 4 of the QPSK demodulator TA8662N.

The QPSK demodulator



This circuit (see fig. 4.4) converts the phase-modulated carrier wave into a serial bit stream which again complies with the NICAM format. The filtered phase-modulated signal is supplied to the AGC circuit. The output signal of the AGC circuit is supplied to the QPSK demodulator. The output signals of this demodulator are taken to the outside via pins 10 and 11. These signals are filtered by the low-pass filters L5124/C2124 and L5125/C2125. Via pins 20 and 19 the filtered data signals are supplied to the phase detector of the internal oscillator. The type of crystal in the reference circuit depends on the system and is 6.552 MHz for PAL I and 5.85 MHz for PAL BG.



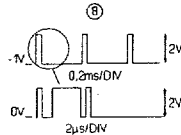
The NICAM decoder (CF70123)

Service tip

Using the colour pattern generator PM5515TN, PM5518TN or PM5518TNI, the QPSK demodulator and the NICAM decoder can be tested.

When test signal DATA1 is used, a pulse train can be measured at pin 29 of the QPSK demodulator. In this situation the NICAM decoder will also give a pulse train at pin 8 (ERFL). The DATA2 test signal is used to test the NICAM decoder. In this situation a 32 kHz pulse train can be measured at the I²S bus.

The DATA3 test signal gives an unmodulated NICAM sound carrier wave which is used for settings.



The NICAM decoder ensures that the serial digital information, coded according to the NICAM system, is converted again into 14-bit words which can be processed directly by a D/A converter (see fig. 4.5).

The data signal comes in at pin 23 and is read in using the clock signal at pin 22. (The data signal of the QPSK demodulator is locked to the clock signal). The read-in signal is first descrambled. The descrambled data are taken to the outside via pin 7. The data signal at pin 7 is read in again directly at pin 15. The NICAM decoded signal is then converted into a signal according to the I²S format. This signal comes via pins 3, 4 and 33 from the NICAM decoder IC and goes via a digital filter, IC7165 (SAA7220), to the DAC IC7170 (TDA 1543). The NICAM control bits are present at pins 35 to 38. These control bits indicate what kind of signal is present (MONO/STEREO/2 LANGUAGES). These control bits are sent to the microprocessor via the I/C Expander (IC7145) and the I²C bus.

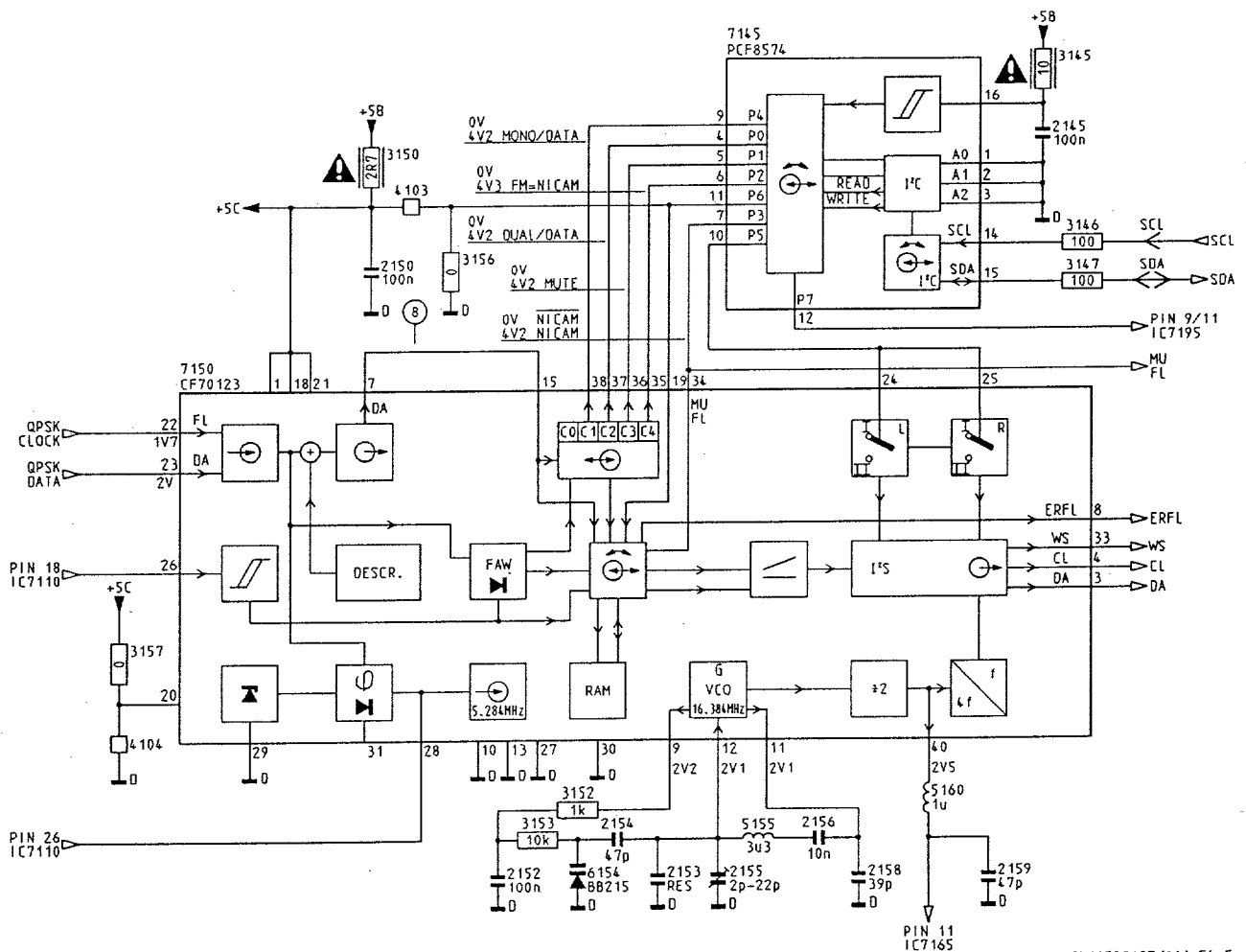


Fig. 4.5

CL16532027/011,F4-5

The digital filter (SAA7220)

The I²S signal comes in at pins 1, 2 and 3 (see Fig. 4.6). This is divided into a left and right signal.

The ar

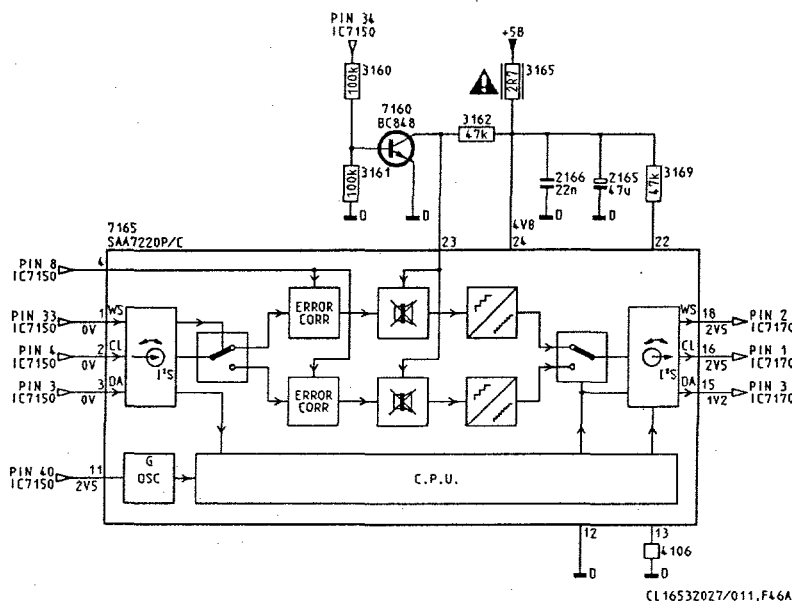


Fig. 4.6

If the Error flag (pin 4) indicates that a faulty sample is coming in, this is replaced by another sample which is between the previous and the next good sample. The signal can then be suppressed by a low level at pin 23 (mute). This is done by pin 34 of IC7150 which then makes transistor TS7160 conduct. The digital filter then converts the 32 kHz samples into 128 kHz samples. The advantage of this is that the analogue filter may have a lower order, which means that the frequency response is not affected as much. The output signal is converted into a signal according to the I²S format and is taken to the A/D converter via pins 15, 16 and 18.

The D/A converter (TDA1543)

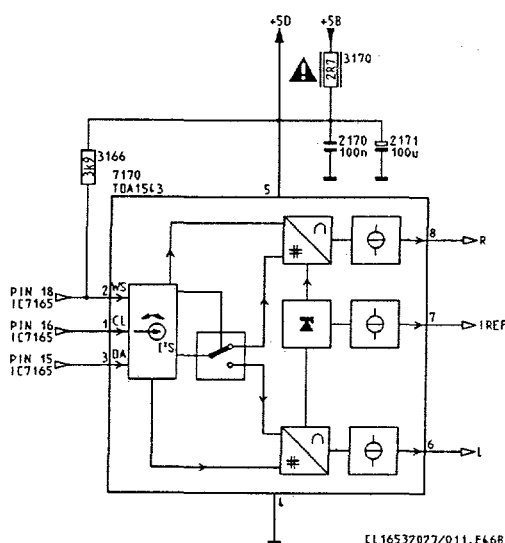


Fig. 4.7

IC7170 (see fig. 4.7) contains an I²S interface and two D/A converters.

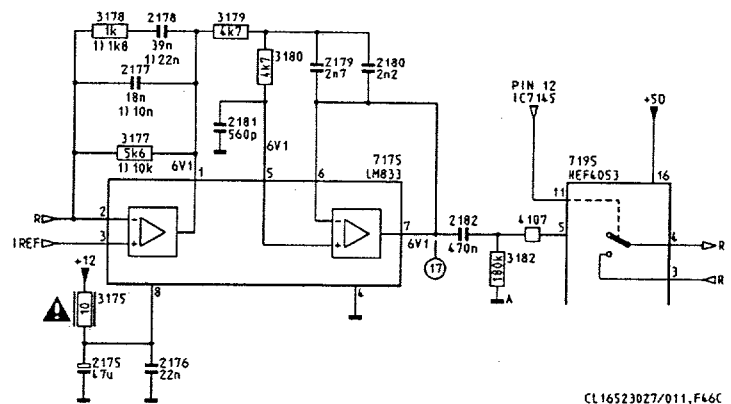
The I²S interface takes the data from the left and right channel from the I²S signal and sends them to their respective D/A converters. These convert the samples supplied into an equivalent current at output pins 6 (left) and 8 (right). With this current a reference current is also added internally which also goes to the outside via pin 7. This reference current raises the zero level of the output signals, which improves the dynamic range. With the signal from pin 7 this current can be compensated again in the analogue filters.

6). This

The analogue filters



The output signals at pins 6 and 8 of the DAC (see fig. 4.8) are sent to two selective amplifier circuits.



CL16523027/011, F46C

Fig. 4.8

A selective amplifier circuit consists of an operational amplifier (IC7175 or IC7185) and several passive components. The current at pin 2 (-input) is converted into an output voltage. The value of this current is however offset with regard to the actual value because a current is added to it in the D/A converter. By supplying a direct current (from pin 7 of IC7170) at the + input (pin 3) of the operational amplifier, the offset is lifted. The L.F. sound signal is now available at pins 7 of IC7175 (right) and IC7185 (left), and from there goes to the FM sound/NICAM sound selection circuit in IC7195.

4.3 Sound output amplifiers

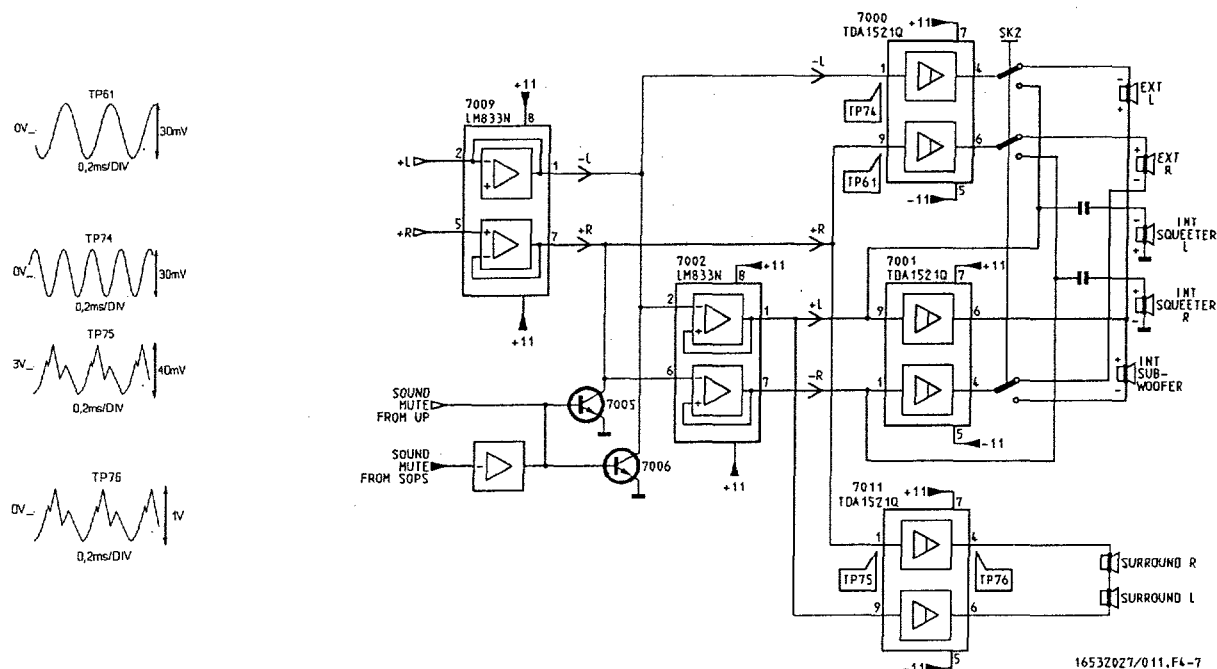


Fig. 4.9

The sound signals coming from the AGC amplifier (IC7680) are sent to a preamplifier (IC7009), where the L-signal is inverted. The R-signal is not inverted. Consequently, there is -L and +R at the output of IC7009.

These signals are supplied to the output amplifier IC7000 and a second preamplifier IC7002. IC7002 inverts both signals, so that L and -R are present at the outputs of these amplifiers. These signals are supplied to the output amplifier IC7001.

With SK2 it is possible to select between external squeeters (mid range and treble) and external full range loudspeakers. If the squeeters are selected, one SUBWOOFER (central bass system) is connected in the unit between -R and L of IC7001. This subwoofer reproduces signals up to approximately 500 Hz.

The squeeters are connected via capacitors between the -L output and earth and +R output and earth of the output amplifier IC7000.

If external loudspeakers are selected, then external FULL RANGE (low, mid and high) loudspeakers must be connected. The left loudspeaker is connected between the -L output of IC7000 and the +L output of IC7001. The right loudspeaker is connected between the +R output of IC7000 and the -R output of IC7001.

The +R output signal of IC7009 and the +L output signal of IC7002 are sent to the surround sound output amplifier IC7011. The surround sound loudspeakers are connected between the +L output and the +R output of IC7011. With stereo transmission the surround sound loudspeakers thus indicate the difference between L and R. With mono transmission (L and R equal) the surround sound loudspeakers produce no signal.

The main output amplifier

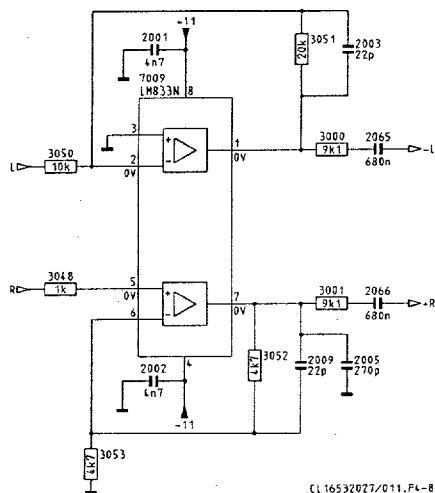
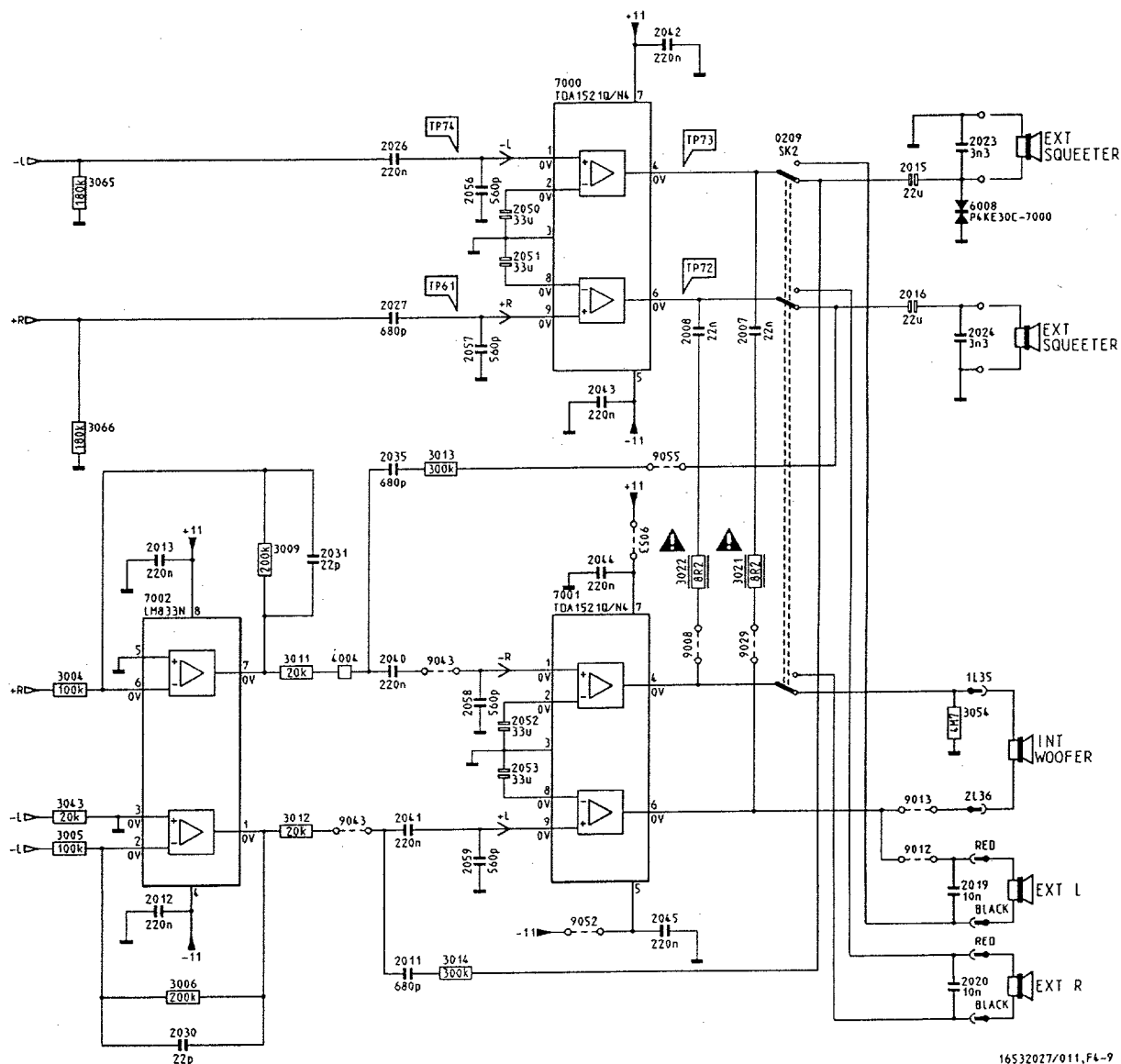
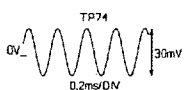
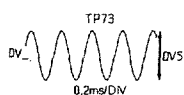
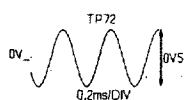
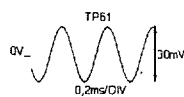


Fig. 4.10

IC7009 contains two opamps. The L signal from the control amplifier (IC7680) is controlled at the -input of one opamp. The R signal is controlled at the +input of the other opamp. In order to prevent oscillations the amplification of both opamps is doubled. The amplification is determined by R3050, R3051 and R3052, R3053 (see Fig. 4.10). Thus -2L and +2R come out of the preamplifier (IC7009). The output amplifiers in IC7000 have an input impedance of approximately 10k. The -2L and +R signals are reduced again to -L and +R by the series resistors R3000 and R3001 and taking into account the input impedance of the output amplifiers. These signals are also connected with the output amplifier IC7000 and a second preamplifier IC7002 (see Fig. 4.11). IC7002 also has 2 opamps, whose amplification is determined by R3006, R3005 and R3009 and R3004.





The amplification is also multiplied by 2. Both opamps are controlled at the -input. There is thus a +2L and -2R signal from IC7002. Via R3012, C2041 and R3011, C2040 the +2L and -2R signals are also reduced once more to +L and -R signals (input impedances of IC7001), which are sent to the output amplifiers in IC7001.

The AC amplification of IC7000 and IC7001 is determined internally and is 34x.

The outputs of the output amplifier IC7001, pin 4 for -R and pin 6 for +L, are connected via SK2 (in the bottom position) to the internal subwoofer (see Fig. 4.7).

Via SK2 and R3014, C2011 and R3013, C2035, the outputs of IC7000 are fed back to the inputs of IC7001.

Consequently, a frequency-dependent feedback is obtained. C2011, R3014 and C2035, R3013 allow single signals through from 500 Hz. Thus single signals up to 500 Hz remain at the input of IC7001, which means that the subwoofer only reproduces the low frequencies up to 500 Hz.

The squeeters are connected via capacitors between +R (pin 6, IC7000) and earth and -L (pin 4, IC7000) and earth. The L squeeter is connected in the opposite direction so that the +L signal is still reproduced (otherwise the squeeters would be connected in opposite phase). The frequency of the squeeters ranges from approximately 500 Hz to 15 kHz. The squeeters also produce the stereo effect, because stereo is primarily audible in this frequency range.

If the external loudspeakers are switched on (SK2 in the top position), they are connected between IC7000 and IC7001 (Fig. 4.8).

This means that the left loudspeaker is connected between -L and +L and the right loudspeaker between +R and -R. In this way the capacity with regard to the squeeters is doubled.

The surround sound amplifier

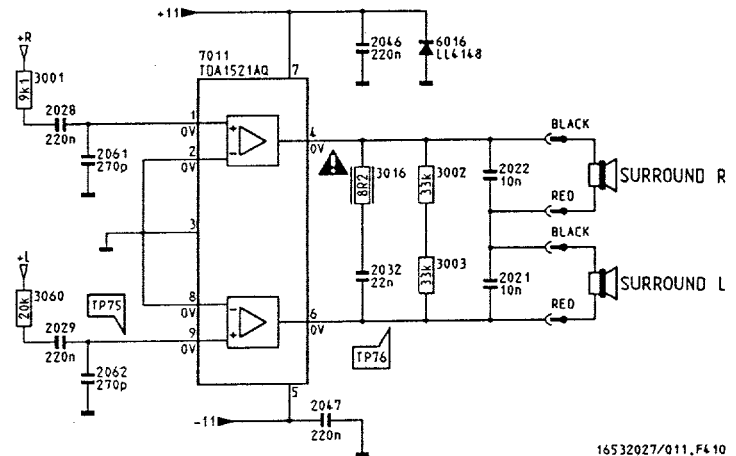
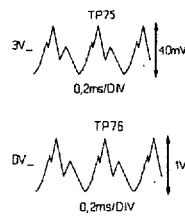


Fig. 4.12

The +L signal from the preamplifier IC7002 is supplied to the surround sound output amplifier IC7011 via R3060 and C2029 (see Fig. 4.12).

The +R signal from the preamplifier IC7009 is supplied to the surround sound output amplifier IC7011 via R3001 and C2028.

The amplification of IC7011 is determined internally and is also 34x. The surround sound loudspeakers are connected in series between pin 4 (+R) of IC7011 and pin 6 (+L) of IC7011. In this way the surround sound loudspeakers indicate the difference between L and R.

Sound suppression

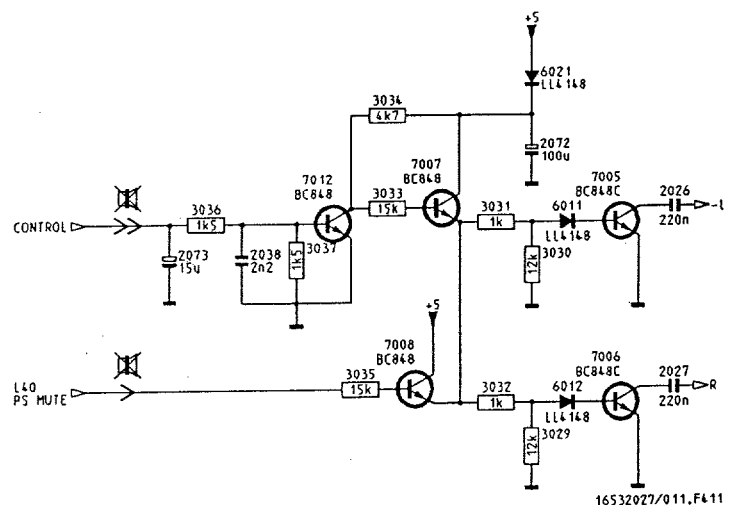


Fig. 4.13

The sound will be suppressed during switching on and off and also when the MUTE button on the remote control is operated (see Fig. 4.13).

If the MUTE function is pressed on the remote control, the microcomputer of the operation will make the base of TS7008 high. This causes TS7005 and TS7006 to conduct and the sound is switched off.

Mute button

switching the unit off

If TS7006 and TS7005 conduct, the signal at the output of IC7009 is short circuited. The base of TS7012 is high with the SOPS power supply and low if the SOPS power supply is switched off.

If the base of TS7012 is high, then TS7012 conducts.

TS7007 is thus blocked, as are TS7005 and TS7006.

If the base of TS7012 is low (SOPS supply switched off), TS7007, TS7006 and TS7005 conduct. This switches off the sound.

switching the unit on

When starting up the microcomputer of the operation will make the base of TS7008 high approximately 250 ms high. This causes TS7005 and TS7006 to conduct and the sound is suppressed. As long as the SOPS power supply has still not started up completely, after these 250 ms the sound will remain switched off by TS7012.

protection

An asymmetric deviation of the +11V and the -11V supply voltage produces a positive or negative potential at point A (see Fig. 4.14).

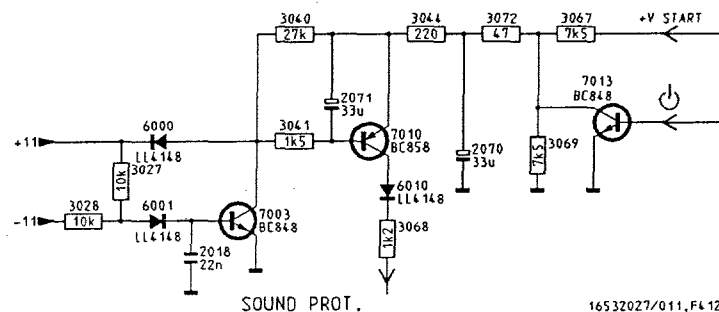


Fig. 4.14

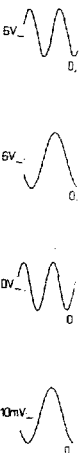
If the voltage at point A is greater than 0.6V (D6001) + 0.6V (be-TS7003) = 1.2V, TS7003 will start to conduct and thus also TS7010, which means that the SOPS supply will be switched to protection (see § 7.1).

If the voltage at point A is less than -1.2V, TS7004 and TS7010 will conduct.

If the +11V and the -11V are short circuited with one another, D6000 conducts, with the result that TS7010 starts to conduct and the supply is switched to protection.

The supply voltage of the protection circuit comes from +V start, which comes from the μ -SOPS. This means that the supply voltage (+V start) is still present during standby mode. In order to switch the protection circuit off during standby, transistor TS7013 is added. TS7013 is made to conduct during standby via TS7385 by the microcomputer of the operation. TS7013 now short circuits to earth and the protection circuit is switched off.

Fig. 4.



o
ter of
he

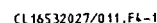


Figure 10 displays 12 oscilloscope waveforms for the 74180 16-bit parity generator. The waveforms are arranged in a 3x4 grid, showing the output signals at various test points (TP8, TP9, TP10, TP11, TP12, TP13, TP15, TP16, TP17, TP18, TP19, TP20, TP22, TP29) under different input conditions. Each waveform includes a scale bar for voltage and a time scale of 0.2ms/DIV.

- TP8:** Waveform showing a periodic signal with a peak-to-peak voltage of 5V and a time scale of 0.2ms/DIV.
- TP9:** Waveform showing a periodic signal with a peak-to-peak voltage of 6V and a time scale of 0.2ms/DIV.
- TP10:** Waveform showing a periodic signal with a peak-to-peak voltage of 20mV and a time scale of 0.2ms/DIV.
- TP11:** Waveform showing a periodic signal with a peak-to-peak voltage of 20mV and a time scale of 0.2ms/DIV.
- TP12:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V6 and a time scale of 0.2ms/DIV.
- TP13:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V6 and a time scale of 0.2ms/DIV.
- TP15:** Waveform showing a periodic signal with a peak-to-peak voltage of 0V7 and a time scale of 0.2ms/DIV.
- TP16:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V and a time scale of 0.2ms/DIV.
- TP17:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V6 and a time scale of 0.2ms/DIV.
- TP18:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V5 and a time scale of 0.2ms/DIV.
- TP19:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V6 and a time scale of 0.2ms/DIV.
- TP20:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V6 and a time scale of 0.2ms/DIV.
- TP22:** Waveform showing a periodic signal with a peak-to-peak voltage of 1V6 and a time scale of 0.2ms/DIV.
- TP29:** Waveform showing a periodic signal with a peak-to-peak voltage of 0V3 and a time scale of 0.2ms/DIV.

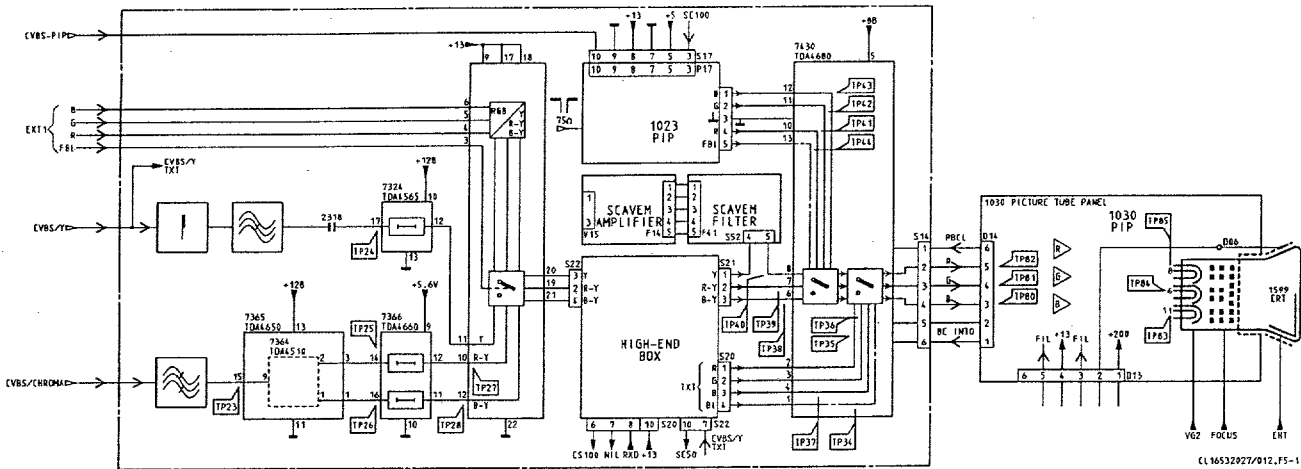
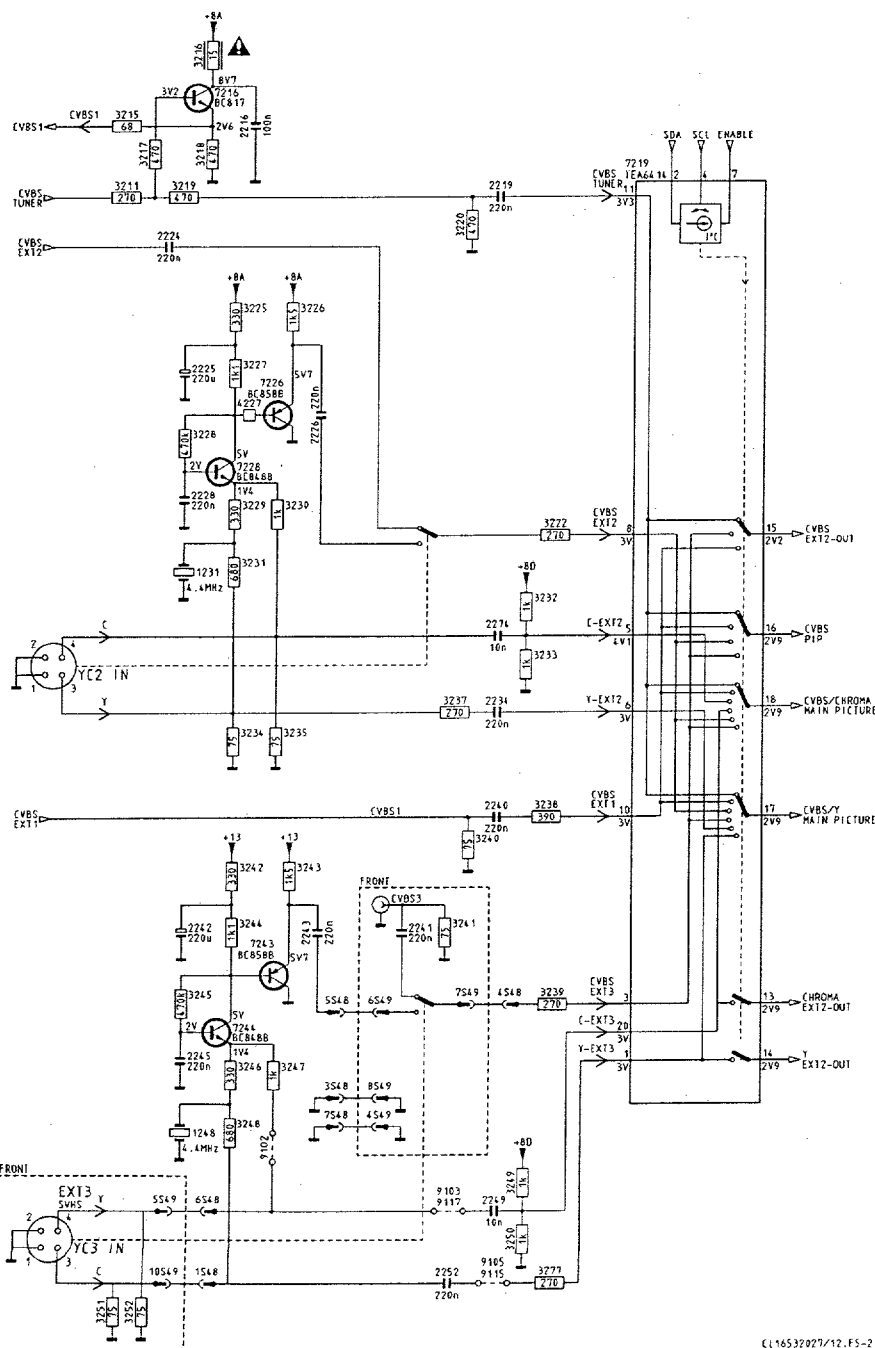


Fig. 5.1



Content:

5.1 Sou
5.2 The
5.3 The
5.4 The
5.5 The
5.6 SCA
5.7 Vide
5.8 RGB

Block

IC7364

= I

IC7365

= I

CTI = c
imp

Contents

- 5.1 Source selection
- 5.2 The luminance path
- 5.3 The chroma path
- 5.4 The RGB matrix
- 5.5 The high end box
- 5.6 SCAVEM
- 5.7 Video controller
- 5.8 RGB amplifiers

Block diagram

IC7364 = TDA4510
= PAL
IC7365 = TDA4650
= PAL/SECAM/NTSC

CTI = colour transient
improvement

CHAPTER 5 THE VIDEO PATH

The CVBS/CHROMA signal coming from the video source selector is fed via an input filter to IC7364 (or IC7365), see fig 5.1.

The demodulator in the TDA4510/TDA4650 demodulates the signals and has the $-(R-Y)$ and $-(B-Y)$ signals as output. The colour difference signals are sent to IC7366 (TDA4660), the baseband delay line.

The $-(R-Y)$ and $-(B-Y)$ output signals from the delay lines are fed to IC7324 (TDA4565), the CTI-IC. The CVBS/Y signal coming from the video source selector is fed via a sharpness circuit and a switchable chroma trap to a programmable delay line incorporated in the CTI-IC.

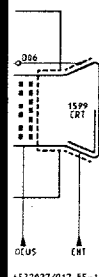
The delayed Y signal and colour difference signals are finally fed to IC7430 (TDA4680), the video control IC, which converts the colour difference signals into RGB signals. The video control IC has also separate RGB inputs for RGB from EXT 1 or PIP and for TXT signals. Brightness, contrast and colour saturation control as well as cut-off stabilization also take place in the video control IC.

5.1 Source selection (Fig 5.2)

The video signal required for the main picture (chrominance and luminance), the external 2 output and the PIP picture is selected in input selection IC7219 (TEA6414).

Here the video signals may originate from:

- The front end
The CVBS signal is supplied to pin 11 of IC7219 (TP30).
- Euroconnector 1
The CVBS signal is supplied to pin 10 of IC7219. The CVBS status information (pin 8) of this euroconnector is fed to the microprocessor. The output of EXT-1 (pin 19) always receives the CVBS signal from the front end (TP30).
- Euroconnector 2
The CVBS signal is supplied from this euroconnector to pin 8 of IC7219. The output of EXT-2 (pin 19) receives an output signal that is selected by the selector switch (IC7219).
- The SVHS input
Luminance is supplied to pin 6 of IC7219. Chrominance is supplied to pin 5 of IC7219. A CVBS signal is formed from the SVHS chrominance and luminance signals for the PIP module with TS7228 and TS7226.
- Ext-3 (The front CVBS connection)
This signal is supplied to pin 3 of IC7219.



Sharpness circuit

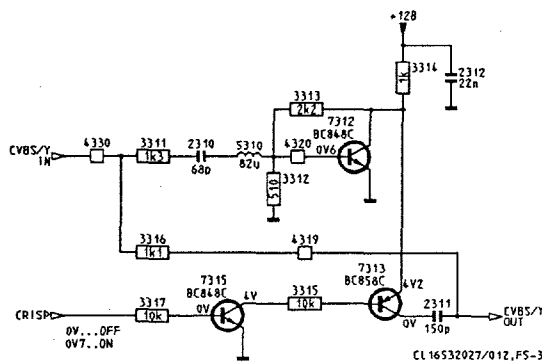
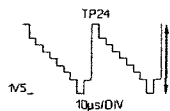


Fig. 5.3

C2310 and L5310 form a band-pass filter tuned to approx 2 MHz. The 2 MHz component leaving this filter is amplified by TS7312.

If sharpness is switched on (crisp = high), TS7313 will conduct via TS7315 and the direct signal and the 2 MHz component will be added together.

Fig. 5.4



There is no need for a chroma trap during SVHS signals.

[illegible]

Fig. 5.5

If sharpness is switched on there will be less delay in the luminance line. Via TS7326 the voltage of pin 15 decreases to 0V and the delay will be adapted.

5.3. The chroma path

The CVBS/chroma signal is fed to a chroma band-pass filter. Two cases can be distinguished: PAL chroma band-pass filter in case of a PAL chroma decoder (TDA4510) and a Multi-standard chroma band-pass filter in case of a multi-standard chroma decoder (TDA4650).

PAL chroma band-pass filter

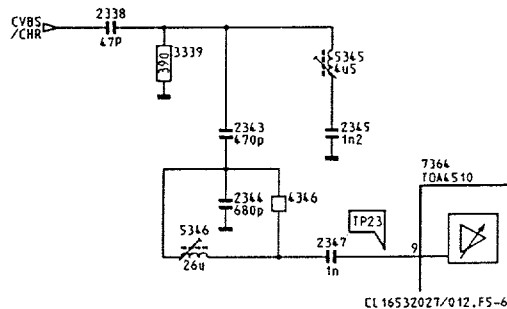


Fig. 5.6

Multi chroma band-pass filter

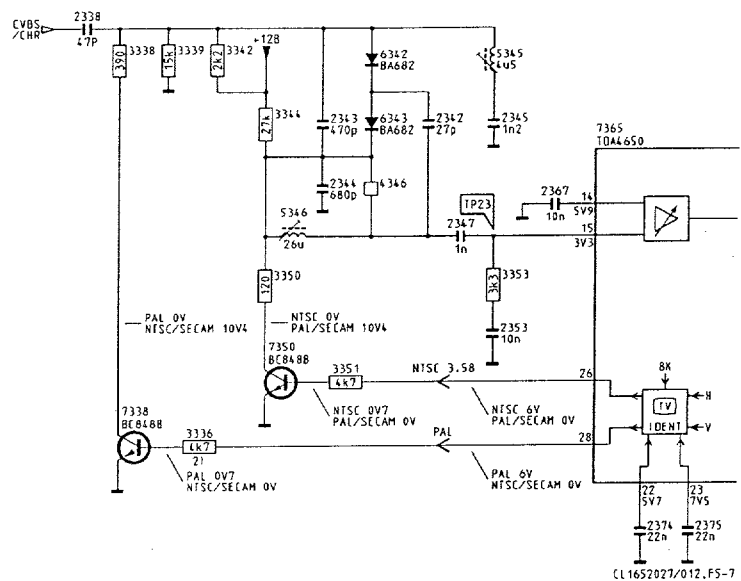
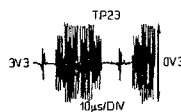


Fig. 5.7

PAL

Here, TS7338 is driven into conduction and TS7350 is cut off. C2338 and R3338 form a high-pass filter. L5345 and C2345 form a suction circuit at 2.2 MHz. The parallel circuit L5346 and C2346 forms a high-pass filter tuned to 5.5 MHz. The total once again results in a band-pass filter tuned to 4.4 MHz.

SECAM

Here, both TS7338 and TS7350 are cut off. The 2.2 MHz and 5.5 MHz band-pass filters result in an inverted bell-shape curve with its maximum at approx. 4.3 MHz.

NTSC 3.58

Here, only TS7350 is conducting. As a result, D6342 and D6343 are also conducting, causing C2342 to be in parallel with C2346 and L5346. C2343, which forms a voltage divider with C2344, is short-circuited. The band-stop filter formed by parallel circuit L5346, C2346 and C2342 is tuned to 4.5 MHz. The total results in a band-pass filter tuned to 3.6 MHz.

PAL chromadecoder

Multi chroma decoder

Servicing hint:
by applying 12V to one of these four pins, the switches are put in the desired positions. This can be used to facilitate fault-finding. The identification circuit changes over the necessary circuits inside the IC.

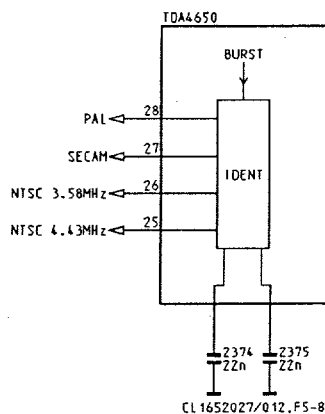


Fig. 5.8

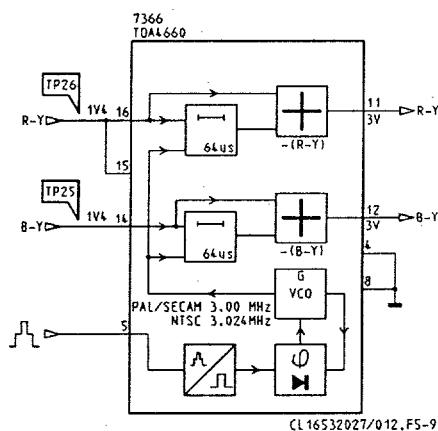
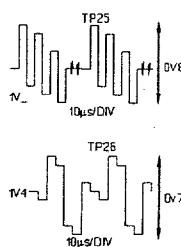


Fig. 5.9



The PAL chroma signal is presented to pin 9 (TP23) of TDA4510 (fig 5.6). This signal is demodulated and decoded into baseband B-Y and R-Y signals, which are available at pins 2 and 1 (fig 5.1).

The multi-standard chroma signal (PAL, SECAM or NTSC 3.58) is presented to pin 15 (TP23) of TDA4650. The systems are recognized by the colour burst or the identification signals (in case of SECAM) on the back porch of the CVBS signal.

The identification circuit in TDA4650 (Fig. 5.8) recognizes these signals and renders one of the 4 output pins high. In this way the chroma input filter is changed over.

The B-Y and R-Y signals coming from the colour decoder, see fig 5.9, are fed to the baseband delay lines in TDA4660 (IC7366). The direct signals and the ones delayed one line duration are added together.

The corrected B-Y and R-Y signals appear at pins 12 and 11 of TDA4660.

5.4 The RGB matrix (and source selection)

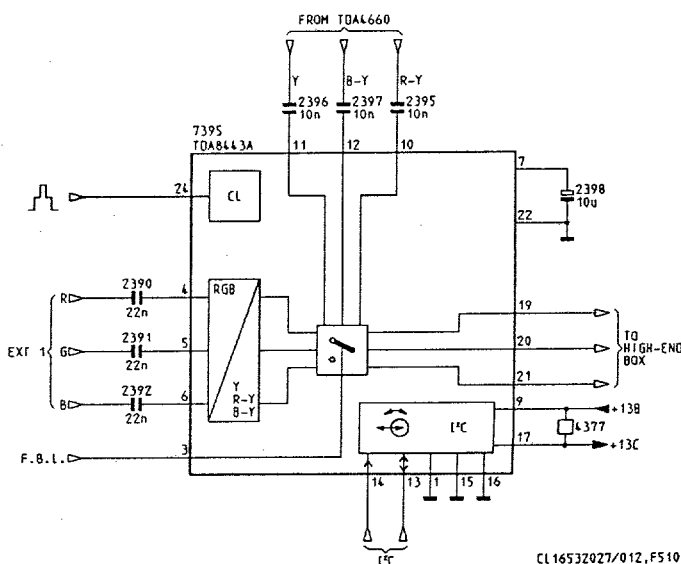


Fig. 5.10

In IC7395 the R,G,B signals coming from Euroconnector EXT 1 are converted into R-Y, B-Y and Y signals. Then, using the RGB status (pin 3) a choice is made between these signals formed from R,G,B and the signals coming from the chrominance and luminance processing. The selected signals are supplied to the high-end box via pins 19, 20 and 21.

5.5 The high-end box

The principle of time compression

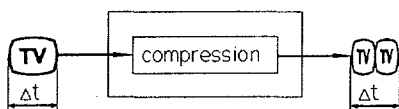


Fig. 5.11

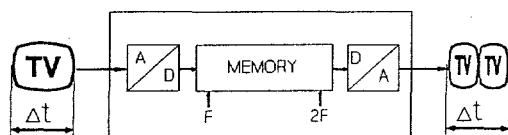


Fig. 5.12

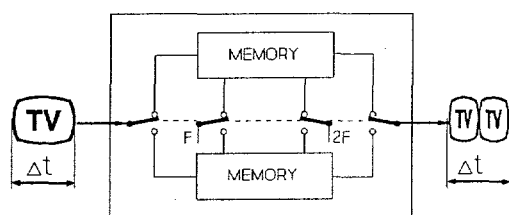


Fig. 5.13

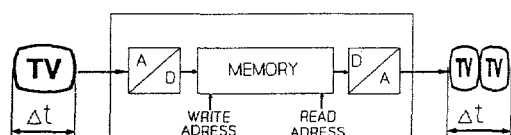


Fig. 5.14

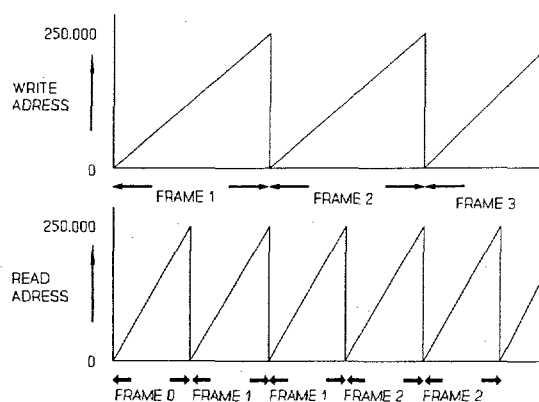


Fig. 5.15

As in a 100 Hz colour television receiver each picture must be written twice, in the same time span as a single picture with a 50 Hz receiver the video information must be doubled and compressed in time (fig. 5.11).

In practice this time compression is frequently carried out as follows (fig. 5.12).

The incoming video signal is digitised by an analogue-to-digital converter. Using a write clock signal with frequency F , the digitised picture information is then written to the memory.

Then with a read clock signal of frequency $2F$ the digitised picture information is read twice from the memory. As the reading out twice takes place twice as quickly, it takes just as long as writing once. The read-out signal is then made analogue again with a digital-to-analogue converter.

In order to obtain continuous time compression two memories are frequently used (fig. 5.13), where writing to memory I and reading from memory II ($2x$) is always alternated with reading from memory I ($2x$) and writing to memory II. Signal compression in the high-end box.

Time compression in the 100 Hz conversion box of chassis FL1

is always carried out on a complete frame. As when using the previously described method two complete frame memories (total approximately 10 Mbit) are required in that case, in order to save memory use is made of another method in the FL1 conversion box (fig. 5.14).

Here one memory block is used which can contain a complete frame, where writing and reading can take place at the same time. Writing takes place here on a write address to be given and reading on a read address to be given.

The read and write addresses are controlled as shown in fig. 5.15. As shown in fig. 5.15, one frame is still being read out when the following is already written. Halfway through the writing of a frame the reading of that frame starts for the first time. Just before the following frame is written, the reading of the previous frame starts again.

For precise conversion of a complete frame each time the memory addressing signals must be coordinated precisely. This is done using the line and frame synchronisation signals. In order to reproduce picture signals compressed in time, the corresponding synchronisation signals must also be accelerated. As with these signals the phase and frequency are important, they are not generated with a memory but by software. Because the line and frame synchronisation signals are required for both memory addressing and synchronisation conversion, the frame and line synchronisation production and the read and write signal generation can be easily combined.

The total block diagram looks as follows.

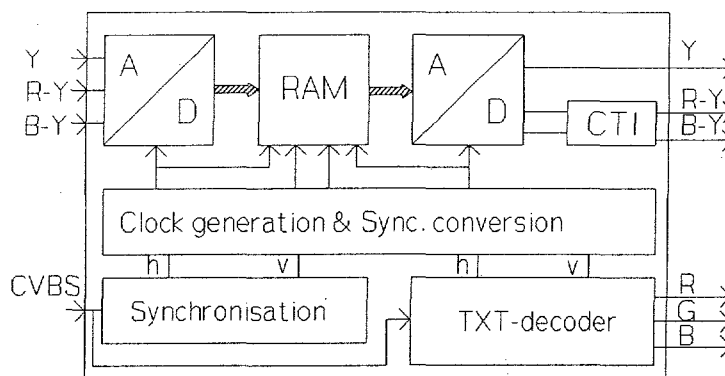


Fig. 5.16

The following parts can be distinguished here:

IC7203 (TDA2579) supplies the synchronisation of the input signal of the high-end box for the operation (transmitter recognition and coincidence), the teletext decoder and the 100 Hz conversion control.

in which the incoming Y, R-Y and B-Y signals are digitised, converted into signals with a frame frequency of 100 Hz and then made analogue again. This is done using clock signals from the clock generation section.

The clock generation synchronisation conversion section in which the clock signals for the digital video processing section are generated using the incoming frame and line synchronisation signals, and in which the 100 Hz/31250 Hz frame and line synchronisation signals are also produced.

in which the teletext information which is sent together with the transmitter signal is decoded and teletext pages are generated for reproduction on the screen.

with which the colour transitions are improved. Because these transitions are also affected by the doubling of the frame and line frequency, this improvement cannot be made on the 50 Hz signal side.

Synchronisation

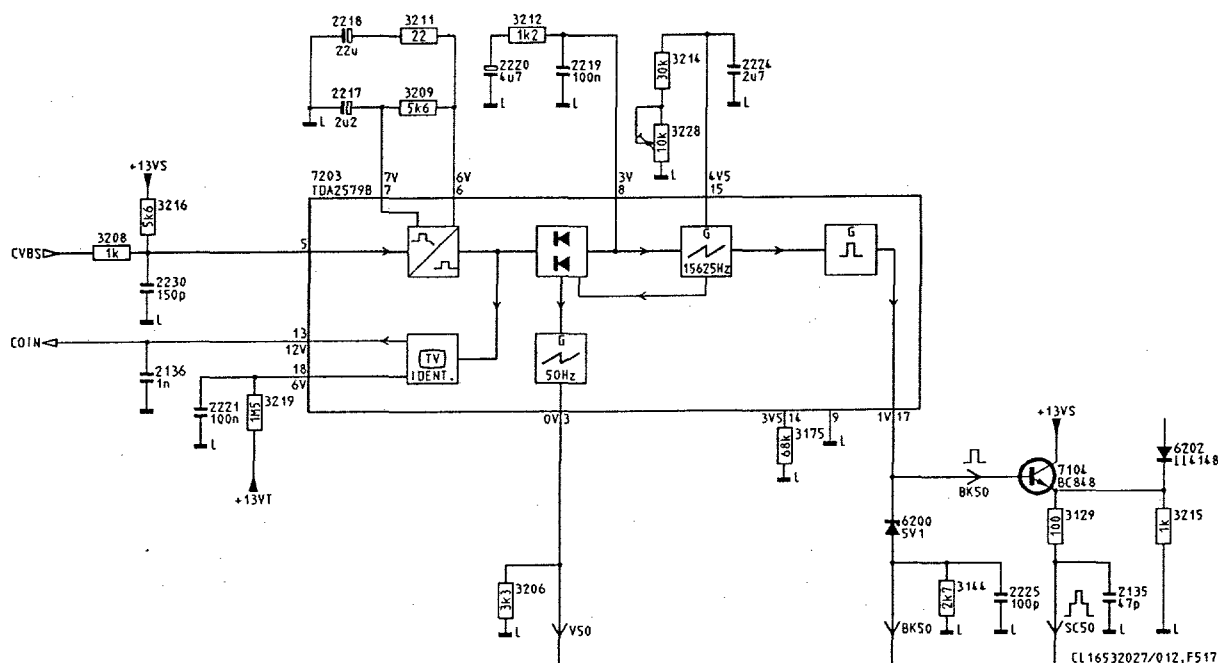


Fig. 5.17

Sync. separator

The CVBS signal goes to the sync. separator (A) via pin 5-IC7400. This detects the sync-top level and black level and stores them in C2217 and C2218, pin 6-IC7400 and pin 7-IC7400, respectively.

Time constants

The synchronisation can operate with 3 different control speeds depending on the quality and the size of the CVBS signal supplied at pin 5-IC7400. It is possible to measure which time constant is switched on at pin 18-IC7400.

Line oscillator

The horizontal oscillator (B) operates with the charging and discharging of C2224 at pin 15-IC7400. R3228 enables control of the charging and discharging time and thus the free-running oscillator frequency can be adjusted. The free-running frequency can be adjusted by short circuiting the CVBS signal at pin 5 to earth and making the picture stable with R3228. The burst-key pulse which is carried out via pin 17 is generated from the horizontal oscillator.

Vertical synchronisation

The vertical synchronisation (C) is derived from the horizontal synchronisation.
The vertical synchronisation signal is taken to the 100 Hz conversion control via pin 3.

Sandcastle generator

A sandcastle pulse is built up from the burst-key pulse at pin 17-IC7400 and the blanking pulse generated by the 100 Hz conversion control. This output signal has two levels:

- 1: 11V burst-key
2: 4.5V line blanking

This sandcastle pulse is taken to the small signal panel and is used by the chrominance decoder.

The teletext decoder

The teletext decoder consists of a video input processor (IC7200/SAA5235), a computer-controlled teletext IC (IC7201/SAA9042) and a RAM memory (Random Access Memory) (IC7202/41464). For a detailed description of computer-controlled teletext, see the CCT description published previously (4822 727). The teletext decoder used here is different to the extent that the pages are generated with a 100 Hz frame frequency. Together with the corresponding fast blanking signal, the R,G,B signals produced are taken to the video controller on the small signal panel via pins 1 to 4 of connector H20.

The digital video processing

The signal path for the Y signal is described in this section. If the signal path for the R-Y and B-Y is different, this is also described.

The input circuit

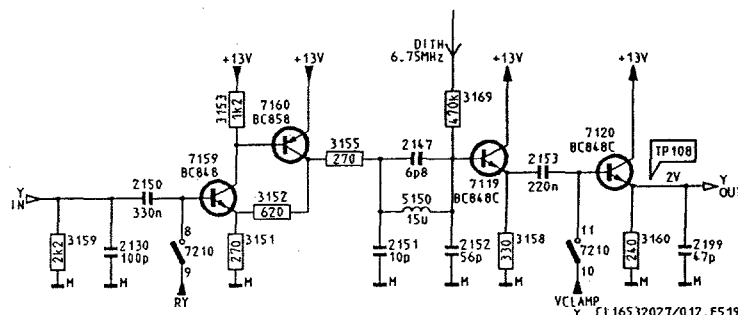
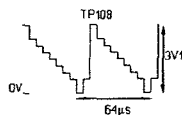


Fig. 5.18

The incoming Y signal via plug 3H22 is from the RGB converter TDA8443 on the small signal panel. The Y signal is first clamped with the burst-key pulse on a reference voltage using a switch in IC7210 and buffered with TS7159 and TS7160. The R-Y and B-Y signals are not clamped here. Via a low-pass filter (formed by C2151, C2147, C2152 and L5150) and emitter followers TS7119 and TS7120, this signal goes to the analogue-to-digital converter (IC7213). Via resistor R3169 a 6.75 MHz clock signal is added to the Y signal. The resistance value of R3169 is set so that the level of this signal is equal to half of the signal level of the least important bit used. This means that normally this signal will not be visible in the picture. However, in the case of a slow transition the signal becomes visible now and then, which results in an apparent improvement in the resolution. The signal is clamped again after capacitor C2153.

The A/D converter

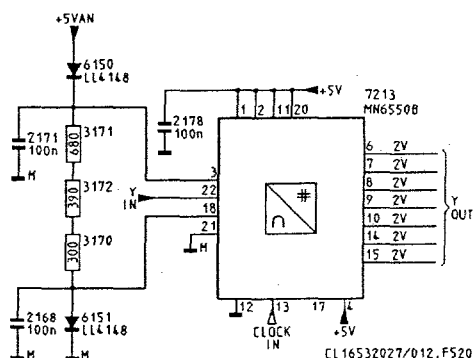


Fig. 5.19

The analogue-to-digital converter (ADC) receives the Y signal at pin 22 and a clock signal at pin 13. The clock frequency is 13.5 Mhz, which results in a maximum video bandwidth of 6.75 Mhz. The reference voltages of these ADCs are 4V3 (+5V - 0V7 (over D6150)) at pin 3 and 0.7V (over D6151) at pin 18.

The analogue-to-digital converter converts the input signal into a 7-bit code at pins 6,7,8,9,10,14 and 15.

R-Y and B-Y bit rate conversion

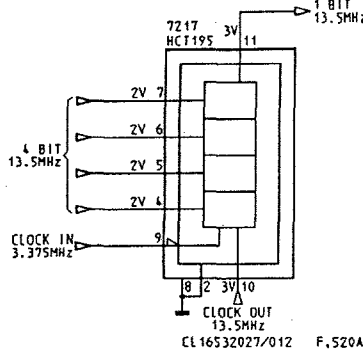


Fig. 5.20

The memories

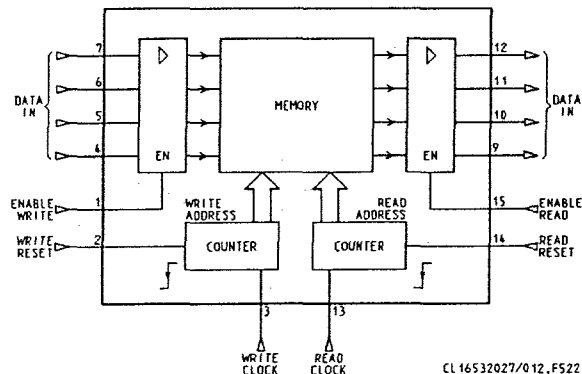


Fig. 5.21

The memory used is built up of 3 special video memories each of 1 Mbit (total 3 Mbit).

As the memory ICs can operate in parallel, they can all operate with the same clock signals. The memories are built up as follows (fig. 5.21).

There are 250,000 memory locations for 4 bits. The memory address written to is determined by the write address counter. This increases the write address by 1 for each clock pulse (starting with address 000000). If a reset pulse is given, the counter is blocked and the counter is set to zero on the down-sloping flank of this pulse, after which a new cycle will start. As the reset pulse is also linked with the write enable input, it is not possible to write during the reset pulse. The memory is read out in the same way, however the read and write address counters are given separate pulses. The write clock frequency is 13.5 MHz, and the read clock frequency is 27 MHz. The repetition frequency of the write reset pulse is 50 Hz and that of the read reset pulse 100 Hz. With a write clock frequency of 13.5 MHz, 18.5 ms of video information can be written to this memory. As one frame lasts 20 ms, information must be thrown away. This is done by not writing the invisible lines during the frame flyback.

The digitised picture information is read from the RAMs at pins 9 to 12. The pull-up resistors at the outputs ensure that the outputs do not stray during a read enable (during the reset pulse), but are defined high.

The D//

CTI

The D/A converters

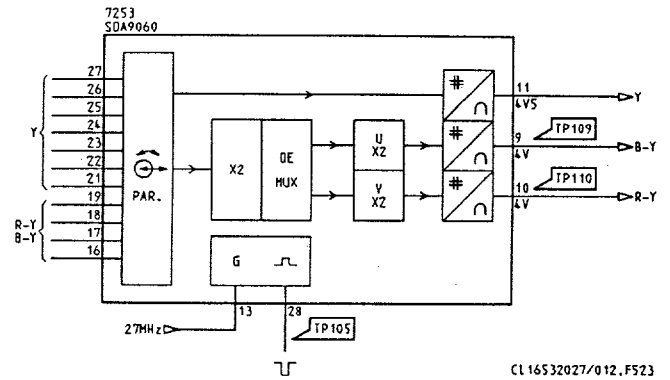
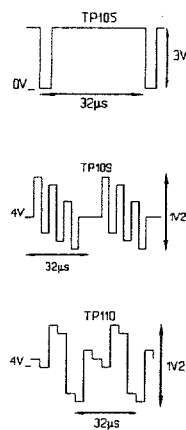


Fig. 5.22

The 100 Hz Y, R-Y and B-Y information is supplied to a digital-to-analogue converter (IC7253). The 4-bit R-Y/B-Y information is converted here to 7-bit R-Y and 7-bit B-Y, with a sample frequency of 27 MHz. Y, R-Y and B-Y then go to 3 A/D converters, after which they leave IC7253 again at pins 11, 9 and 10.

The read clock signal (27 MHz) comes in at pin 13 of the digital-to-analogue converter and this is used as a conversion clock. Pin 8 is the reference input. The reference is obtained from D6250.

CTI

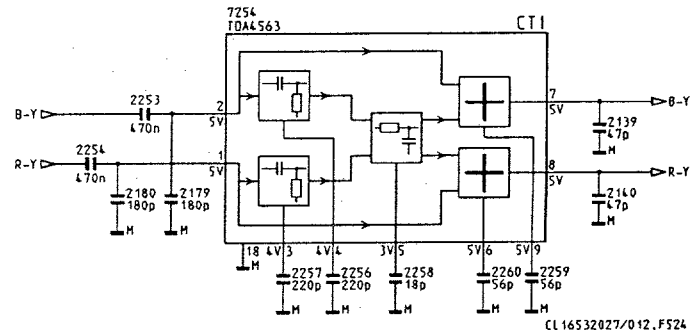


Fig. 5.23

The Y-signal of the D/A converter first goes through a low-pass filter L5102/C2125.

R-Y and B-Y go to IC7254 for colour transient improvement. In the R-Y and B-Y signal path the steep signal flanks, colour transients thus, are made even steeper. At points where there are no steep flanks in the colour difference signals, colour surfaces for example, the input signals are passed on unchanged to the output.

The clock generator synchronisation converter

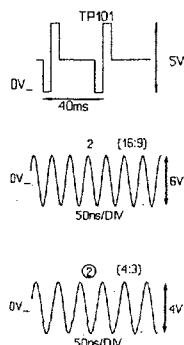
Movie

Microcomputer IC7204 (8051) and IC7205 (Programmable Signal Placer) together form the core of the clock generator and synchronisation conversion section. Using the connected electronics, the following subfunctions are available:

- The write clock generator
- The read clock generator
- The reset generation
- The synchronisation conversion
- The sandcastle generation
- The (non) interlace compensation
- The "watch dog" generator

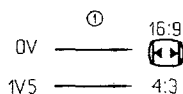
These various functions are now discussed below.

The 13.5 MHz write clock generator (Fig. 5.24)



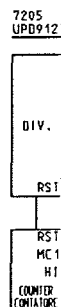
If the control loop is working properly, the oscillator frequency must be exactly 13.5 MHz (when a standard TV signal is used). If this is the case, then in addition to a part of IC7205, a part of IC7204 also works and the communication between these ICs.

4:3 compress mode (only for FL1.2)

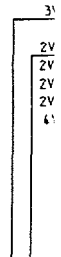


The write clock generator is built up around transistor T7116. Together with L5100 and C2111, this forms a free-running oscillator which is tuned to approximately 13.5 MHz. Via inverters in IC7206, the signal is supplied to pin 40 of IC7204. This is the input of a frequency divider. There is now a derived clock frequency at pins 41 to 45, or equal to the input clock divided by 2, 3, 4, 6 and 12. Of these the signal at pin 41 (6.75 MHz) divided by 2 is used in the input circuit. As this clock generator works independently of the other section of IC7507, these signals must always be present. A derived frequency divided by 864 (= 15625 Hz) is supplied to a phase comparator (MC1 HI count). This compares this frequency with the burst-key information which comes in at pin 2. The phase information obtained from this comparison (DBK = digital burst-key) is carried out via pin 1 and is used to adjust the oscillator around transistor T7116 with varicap diode D6102 via R3119 and R3121.

If the unit is switched to 4:3 mode, the picture must be reduced horizontally. This is done by reducing the frequency of the read-in clock from 13.5 MHz to 10.125 MHz. If the reading out of the memory is also delayed slightly, a 4:3 picture will now appear in the centre of the screen. The oscillation frequency is reduced as follows. Pin 25/IC7204 is normally high, TS7102 conducts and diodes D6106 and D6107 conduct. Coil L5110 is now bypassed by D6107 and will not affect the oscillation circuit. The oscillation frequency is now 13.5 MHz. In 4:3 mode pin 25 will be low and TS7102, D6106 and D6107 do not conduct. Coil L5110 now affects the oscillation frequency and will shift this to 10.125 MHz. In order to achieve this, the control circuit must also be modified. The oscillation frequency is thus now divided by IC7205 by 648 (= 15625 Hz) before this is compared with the 50 Hz burstkey.

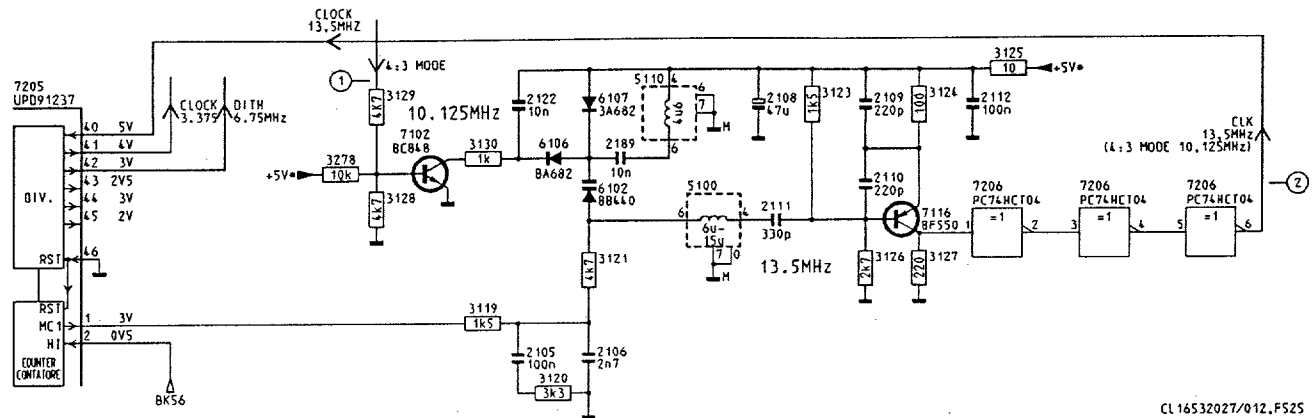


The 2



Movie expand

In the movie-expand mode a 4:3 picture is reproduced horizontally as a 16:9 picture and in addition expanded vertically. This vertical expansion does not take place in the high-end box, but in the vertical deflection circuit (Section 6). The read-in clock in the high-end box in this case is at 13.5 MHz.

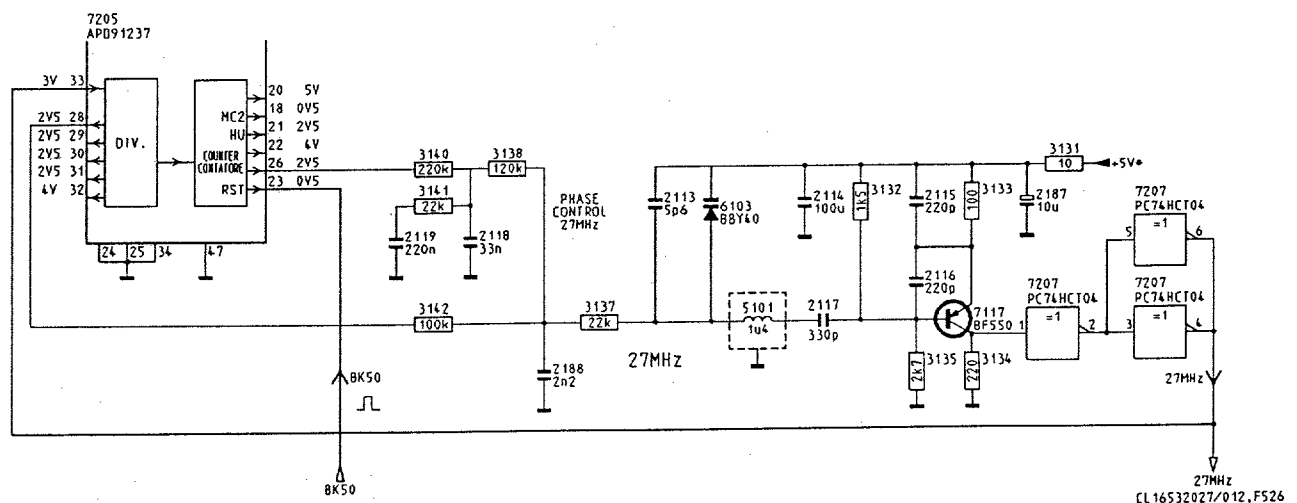


CL 16532027/012.F525

Fig. 5.24

The 27 MHz read clock generator.

The read clock generator is built up around transistor 7117. The read clock generator is also a free-running oscillator which is set to approximately 27 MHz with L5101/C2117. Via inverters in IC7207, this oscillator signal is supplied to a frequency divider in IC7205 (pin 33). This divider works independently of the other part of IC7507, and supplies the clock frequency divided by 12, 6, 4, 3 or 2 at pins 28 to 32. A signal divided by 1728 (15625 Hz) is supplied to a phase comparator (MC2 HU count) which compares this signal with the burst-key signal. The phase information obtained from this comparison comes at pin 26 from the IC, passes the low-pass filter R3140/R3138/C2188 and via R3137 adjusts with varicap diode D6103 the oscillation frequency of the oscillator built up around TS7117. If the control is working properly, the oscillation frequency must be exactly 27 MHz (when a standard TV signal is used).



CL 16532027/012.F526

Fig. 5.25

Reset generation

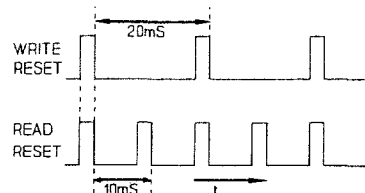


Fig. 5.26

Synchronisation conversion

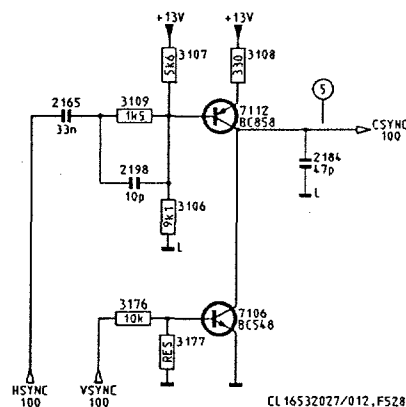


Fig. 5.27

Interlacing compensation

The "watch dog" generator

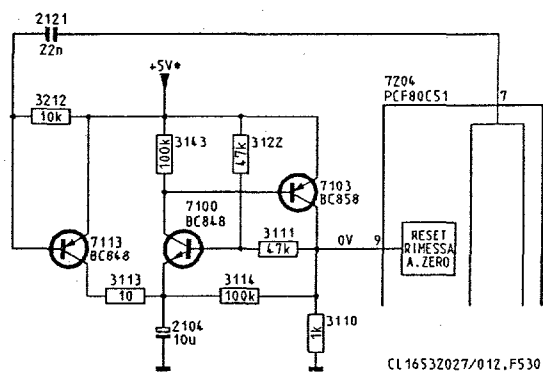


Fig. 5.29

From the incoming 50 Hz frame synchronisation signal, the incoming burst-key signal (BK) and the generated write clock signal, a write reset signal (WR) is generated (pin 37), which ensures that one complete frame is always written to the memory. From the generated 100 Hz frame synchronisation signal, the generated line sync. signal and the generated read clock signal, a read reset signal (RR) is generated (pin 36), which ensures that one complete frame is always read twice from the memory. These signals must be generated accurately so that the correct frame is always written or read. The signals look as follows (fig. 5.26).

Horizontal (31250 Hz) and vertical (100 Hz) synchronisation pulses (coming from pin 18 and pin 19, respectively) are generated by IC7204 and IC7205. Via TS7112 and TS7106, they are added together and supplied as a composite synchronisation signal to the small signal panel via connector 6H20.

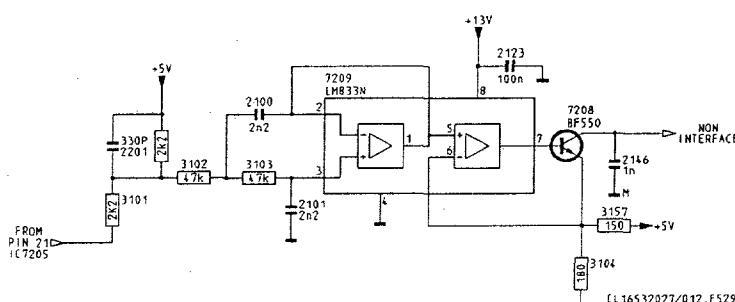


Fig. 5.28

In order to reproduce teletext information non-interlaced, a NIL signal is generated at pin 21/IC7205; this is amplified by IC7209 and sent to the vertical deflection via TS7108 and 7H20.

The circuit around transistors T7113, T7100 and T7103 is a "watch dog" generator. Its function is to check that microcomputer IC7204 is working. If it is not, the circuit will give reset pulses in order to start up the microcomputer. This circuit works as follows:

TS7100 would normally be opened via R3122, which would then make TS7103 conduct, after which a reset pulse is given to pin 9/IC7204.

During the programme of IC7204, however, pin 7 is made alternately high and low. The pulses generated in this way are passed to TS7113 by C2121. These will now conduct periodically, which charges C2104. Consequently, the emitter of TS7100 has a higher voltage and will therefore not start to conduct. However, as soon as the programme of IC7204 stops, the pulse train at pin 7 will disappear and a reset pulse will be generated at pin 9.

5.6 SCAVEM (FL1.2)

R-Y, B-Y and Y for the main signal and R,G and B of teletext come from the high-end box. Together with the PIP signal, these are supplied to the video controller. The Y signal coming from the high-end box also goes to the SCAVEM circuit.

Introduction

A picture tube has a fairly large capacity relatively speaking (in electrical terms it can be regarded as a capacitor). Consequently, white to black transitions are reproduced less quickly than black to white transitions. In fact, in the first case the picture tube capacity must be discharged. With a 4:3 receiver this is not a problem, however with a 16:9 receiver the picture is stretched horizontally, which means that these transitions can be seen more clearly. SCAVEM is added in order to obtain even black/white and white/black transitions.

SCAVEM

SCAVEM stands for SCAn VELOCITY Modulation. Here the velocity of the electron beam is adjusted horizontally over the screen depending on the picture content. The velocity of the beam is increased with black/white transitions (they are thus less sharp) and reduced with white/black transitions (they are made sharper).

In FL1.2 SCAVEM is built up on 2 panels: the SCAVEM filter panel and the SCAVEM amplifier panel. In addition, there is an extra coil attached to the neck of the tube which carries out the actual modulation.

SCAVEM filter

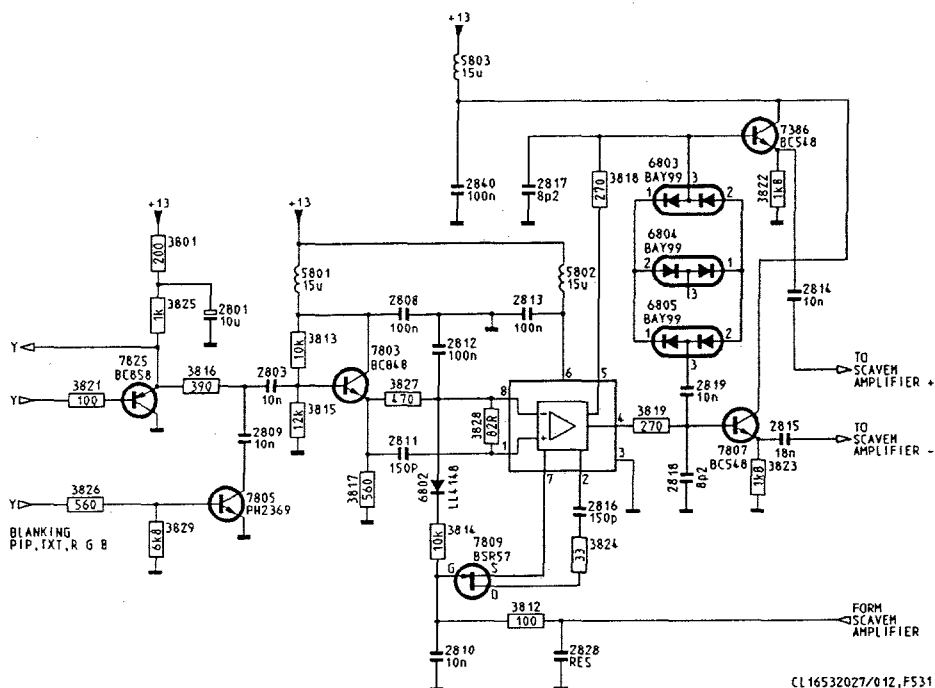


Fig. 5.30

The incoming Y signal is buffered and amplified with TS7801 and TS7802. The signal then goes through a low-pass filter with a cut-off frequency of 12 MHz.

Transistor TS7805 is supplied with the blanking signals of teletext and PIP. Here the Y signal is suppressed during the reproduction of these signals because no modulation can take place on this.

The signal is buffered again and then goes to IC7804. IC7804(NE592) is a symmetric video amplifier. Its output signal is a symmetric signal: the two signals are thus identical, but in opposite phase.

A three-times differentiator is built up around this amplifier. The first differentiator consists of the input circuit R3827, C2811 and C2812, the second of the feedback R3824, C2816 and the first of the output filters R3819, R3818, C2818 and C2817. The high frequencies in the video signal (and thus the sharp transitions) are amplified by these differentiators. TS7809 normally conducts, however if the SCAVEM amplifier becomes overloaded, it will stop conducting, which means that the amplification and with it the signal level decrease. The diode bridge D6803, D6804 and D6805 limits the signal amplitude to 1 V₄. Transistors TS7806 and TS7807 buffer the symmetric signal, after which it goes to the SCAVEM amplifier panel.

SCAVEM amplifier

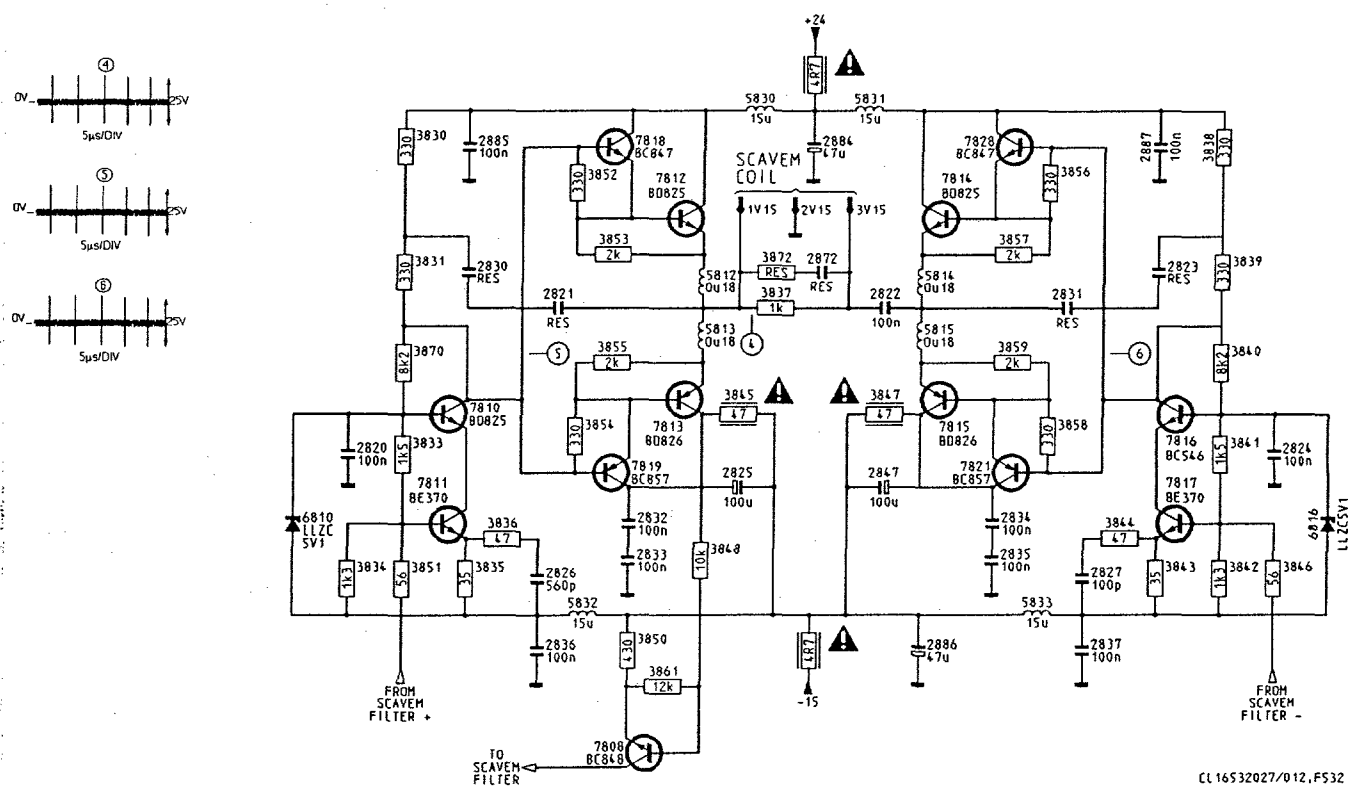


Fig. 5.31

There are two identical amplifiers on the SCAVEM amplifier panel. These consist of a voltage amplifier around TS7810 and TS7811 (TS7816 and TS7817) and a current amplifier around TS7812 and TS7813 (TS7814 and TS7815). The two amplifiers together control the SCAVEM coil. The current through the coil is measured over C2832 and C2833. If it is too high, TS7809 will start to conduct, which adjusts back the amplification on the filter panel.

5.7 Video controller (TDA4680)

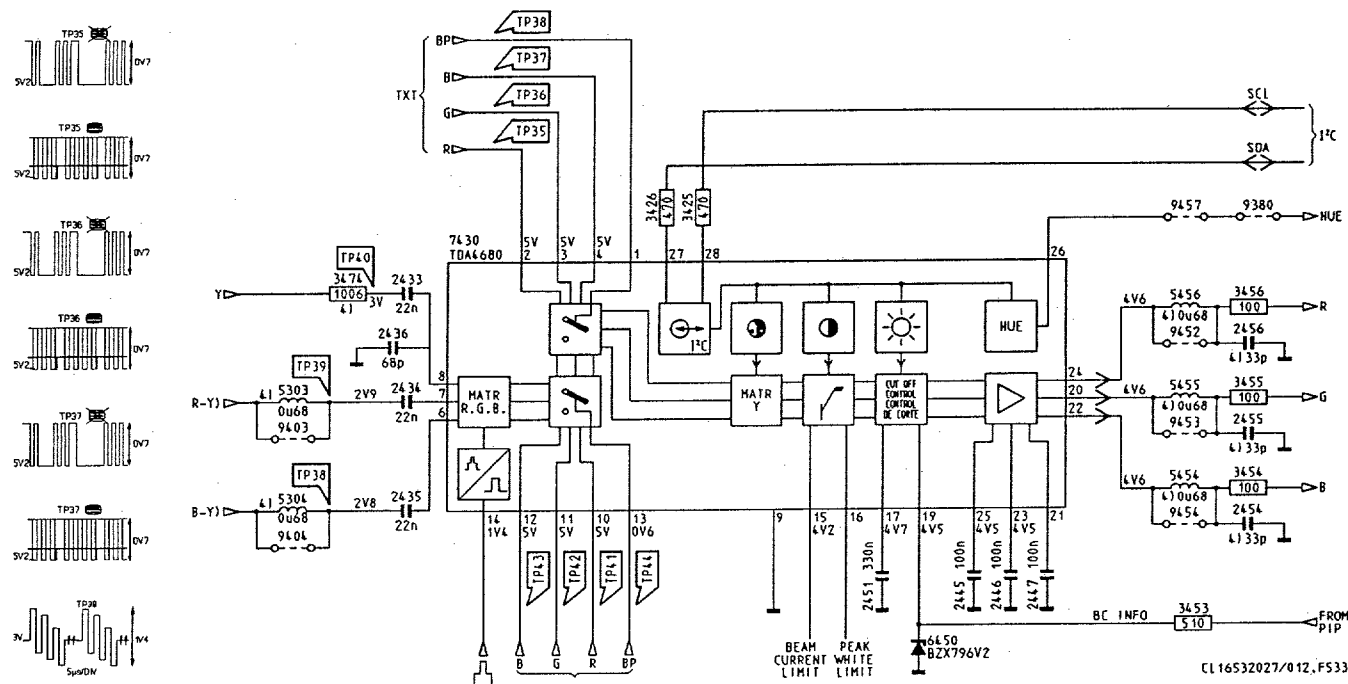


Fig. 5.32

The video control IC receives 3 input signals:

- Y (TP40), -(R-Y) (TP39) and -(B-Y) (TP38) signals supplied by the High-end box.
- R (TP41), G (TP42) and B (TP43) signals + RGB blanking supplied by the PIP module if present.
- R (TP35), G (TP36) and B (TP37) signals + TXT blanking supplied by the teletext decoder.

With all these signals colour saturation, brightness and contrast can be controlled. In addition, a beam-current limiter and a cut-off stabilizer are present. The output signals are RGB signals which drive the RGB output amplifiers on the picture tube PC board.

If the voltage at pin 13 of TDA4680 is low, the Y, (R-Y) and (B-Y) signals are passed on to the control amplifiers. A high voltage at pin 13 switches the RGB signals coming from EXT 1 or PIP through to the control amplifiers.

A 2nd switch is controlled with the TXT blanking and switches the TXT signals through if pin 1 of TDA4680 is high.

Transistor 7410 enables a PIP to be written in teletext mode.

5.8 RGB amplifiers (TDA6100)

The heart of the RGB output amplifiers is an integrated power amplifier, the TDA6100. For each colour one IC is used. The circuits for the three colours are identical.

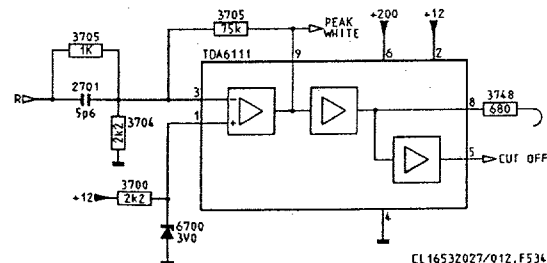


Fig. 5.33

Peak beam-current limitation

The peak beam-current information is measured limitation via diodes 6701, 6702 and 6703. If the voltage at one of the amplifiers drops below 40V (high beam current), TS7704 will start conducting, causing TS7450 and TS7451 to start conducting also. Consequently, the voltage at pin 16 of TDA4680 decreases and the peak white limiter becomes active. If the voltage on one of the amplifiers drops below approx. 20 V (very high beam current), zener diode 6707 will start conducting also, thus driving TS7704 fully into saturation. The peak white limiter then is driven to full power.

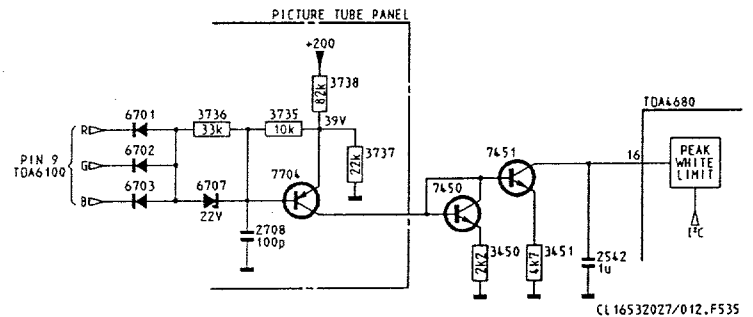


Fig. 5.34

Stabilization of cut-off points

During frame flyback a number of pulses are generated enabling the TDA4680 to set the cut-off points of the picture tube. The pulses are measured with R3710, R3719, R3753 and R3453 at pin 19 of TDA4680.

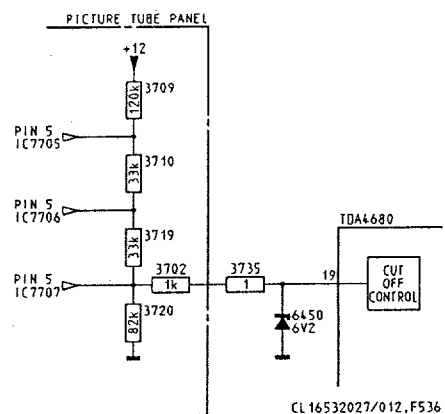


Fig. 5.35

6 Synchronisation and deflection

Contents

- 6.1 Synchronisation
- 6.2 The frame output stage
- 6.3 The line output stage
- 6.4 DAF

Block diagram (fig. 6.1)

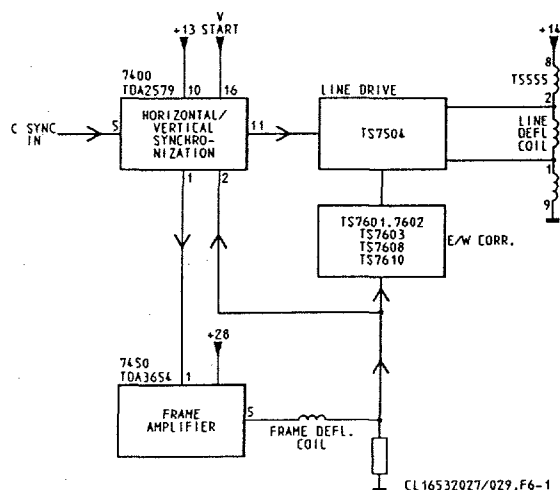


Fig. 6.1

The whole line and frame synchronisation takes place in IC7400 (TDA2579). The frame output amplifier is built up around IC7450 (TDA3654). The line output stage is built up around T5555 and is controlled via TS7501 and TS7504. The line output stage is powered from the main SOPS (+ 14V), while the frame output stage is powered from the line output stage (+ 28V).

6.1 Synchronisation

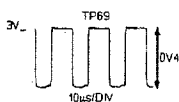
IC7400 (TDA2579) (Fig. 6.2)

Starting up

IC7400 is started up in two phases.

After the set is switched on, the V-start supply voltage (chapter 7) only starts the horizontal oscillator (via pin 16-IC7400). After that the +13 supply voltage powers the other internal circuits via pin 10-IC7400. As a result, the line output stage will start up gradually after switch-on.

Sync. separator



Time constants

Pin 5	Pin 18	time constant
no signal	< 1V2	small
signal	± 6V25	normal
good signal	± 10V	large

Line oscillator

The horizontal oscillator works on the principle of the charging and discharging of C2406 at pin 15-IC7400. R3406 makes the charge and discharge time controllable and thus the oscillator frequency adjustable. The free-running frequency can be set by short-circuiting the CVBS signal on pin 5 to earth and setting the picture stable with R3406.

Vertical

In this way,
and then R3
should be ac

Sandcas



Burn-in

Field bla

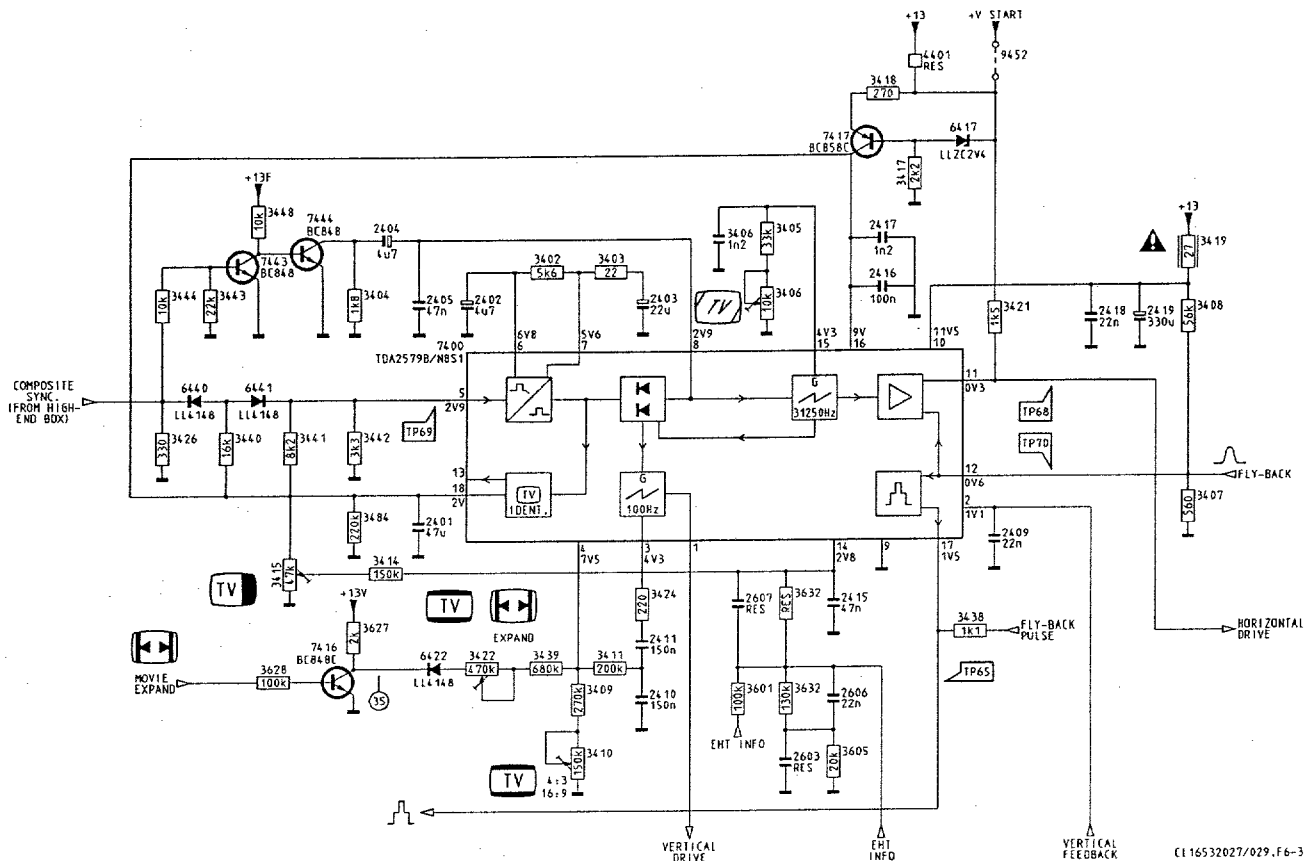
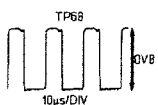
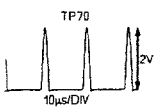


Fig. 6.2

ne output



ase discriminator



The oscillator signal of the horizontal oscillator goes via the line pulse phase comparator to the output pin 11-IC7400 for control of the line output stage.

By varying the control voltage for the phase detector with R3415 (pin 14-IC7400), the moment of the flyback can be adjusted.

In this way the picture can be centred horizontally with R3415. However, because this control affects the linearity, the second control is added in the deflection circuit. Together with these two controllers, the horizontal centring can be adjusted and the linearity remains good.

The line output stage forms a flyback pulse, which is sent via pin 12-IC7400 to the phase discriminator. The latter uses this pulse to adjust the phase of the outgoing line pulses.

6.2 The frame output stage (fig. 6.4)

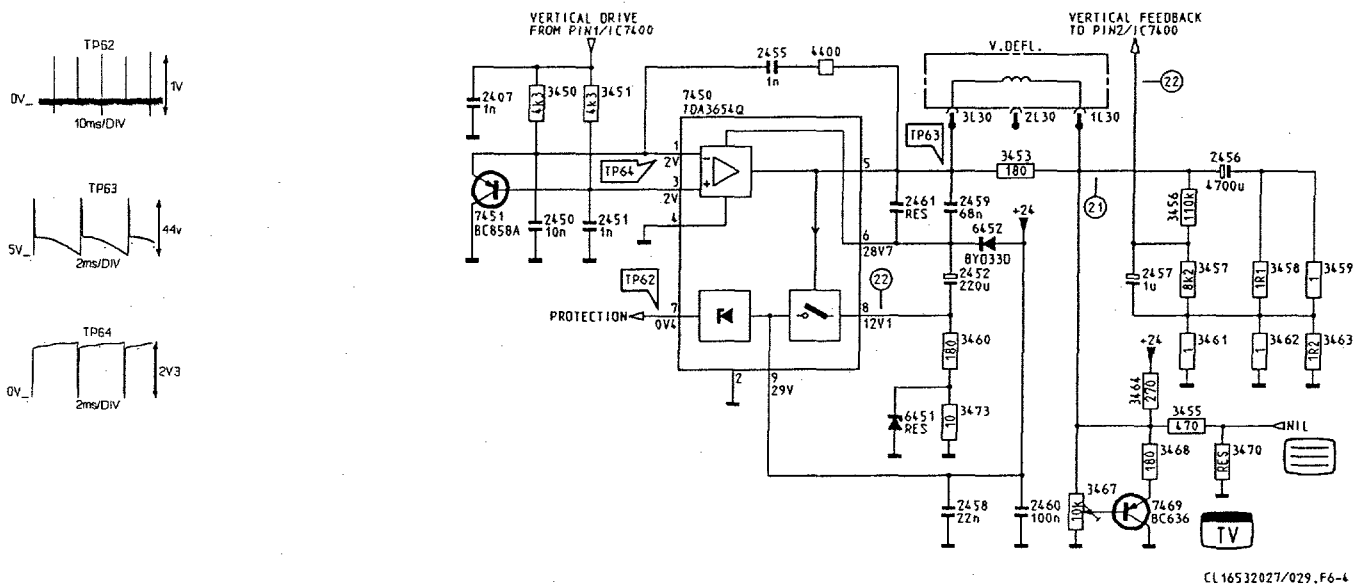


Fig. 6.4

The frame deflection is built up around two IC's:

- IC7400 (TDA2579) which contains the frame oscillator and the differential amplifier.

- IC7450 (TDA3654) the frame output amplifier.

Because the deflection coil forms a self-induction which resists any current change, the current through the deflection will not follow the shape of the connected voltage.

The current is therefore converted into a voltage over R3461/R3462/R3463 and returned via R3457/R3474/C2457 to pin 2-IC7400. There the shape of the voltage is compared with the shape of the control voltage at pin 3-IC7400.

Flyback generator

The frame output amplifier IC7450 is powered via pin 6 from the +28 supply voltage. This voltage is too low for a fast flyback. Therefore a flyback generator has been mounted around C2452. This generator is charged to 22 V during scan and to $\pm 50V$ during flyback. TS7451 takes care of a fast discharge of C2450 and thus for a steep side during frame flyback.

Picture height

The picture height can be influenced by sending an extra direct current through resistors R3461/R3462/R3463, which measure the saw-tooth shaped current through the deflection coil and feed it back to pin 2-IC7400. This direct current is adjustable with R3467.

The picture height can be set with R3467.

Protection

If, because of a defect in the frame deflection, the voltage at pin 8-IC7450 drops below 1.5V, pin 7-IC7450 (TP62) will increase its voltage from 0.4V to 4.5V. This voltage will switch off the SOPS supply.

TS7480 prevents the protection from being activated erroneously during switching-on.

The voltage +5 from the line transformer at the moment of start-up will in fact not be present immediately, which causes TS7480 to conduct.

6.3 The line output stage

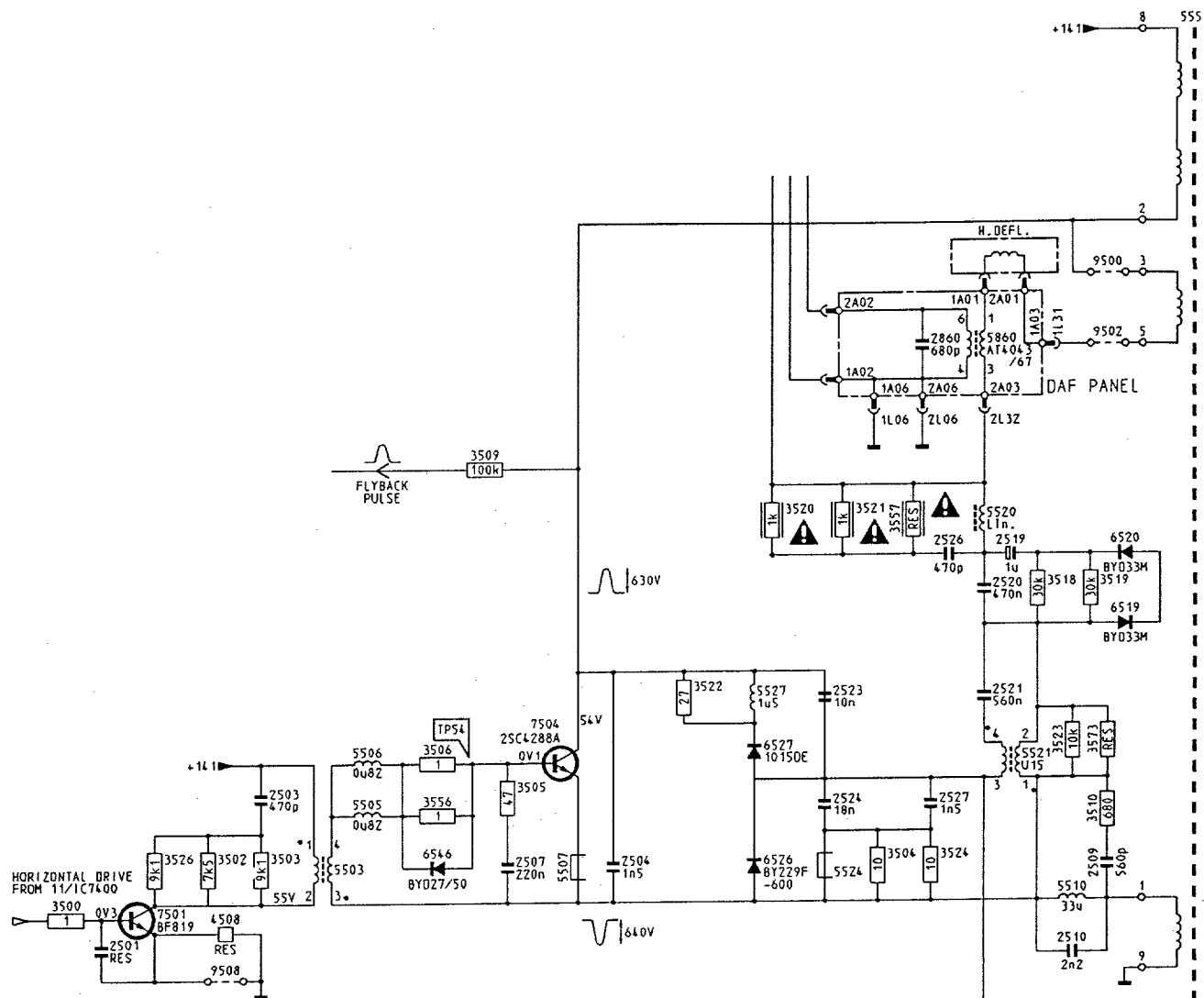


Fig. 6.5

The line pulses originating from pin 11 of synchronisation IC7400 are passed on via TS7501 and T5503 to switching transistor 7504 (Fig 6.5). The deflection circuit consists of line deflection coil 5627, switching transistor TS7504, flyback capacitor 2504 and capacitor 2520.

The power for the line output circuit is applied symmetrically via turns 8-2 and 1-9. This has the advantage that not one but two flyback pulses are formed, which are half the size and opposite to each other. Consequently, the amount of L interference dissipated is reduced. The control signal is not affected by this because it is applied via an electrolytic separation (T5503).

The flyback generator consists of D6522, D6525 and T5521.

The following correcting circuits have been incorporated in series with the deflection coil:

S-correction

The value of C2520 has been chosen such that the voltage across the deflection coil varies to keep the speed of the electron beam across the screen practically constant.

Corrections

Linearity

Coil 5520 is a premagnetized coil taking care that the voltage across the deflection coil does not progress exponentially during scan.

Other corrections

-The circuit consisting of S5510 and R3510 prevents the line transformer from decaying.

-The circuit consisting of C2519, R3518, R3519 and D6519, which is mounted parallel across C2520, is intended to prevent the decaying as a result of sharp white transitions.

East-West correction

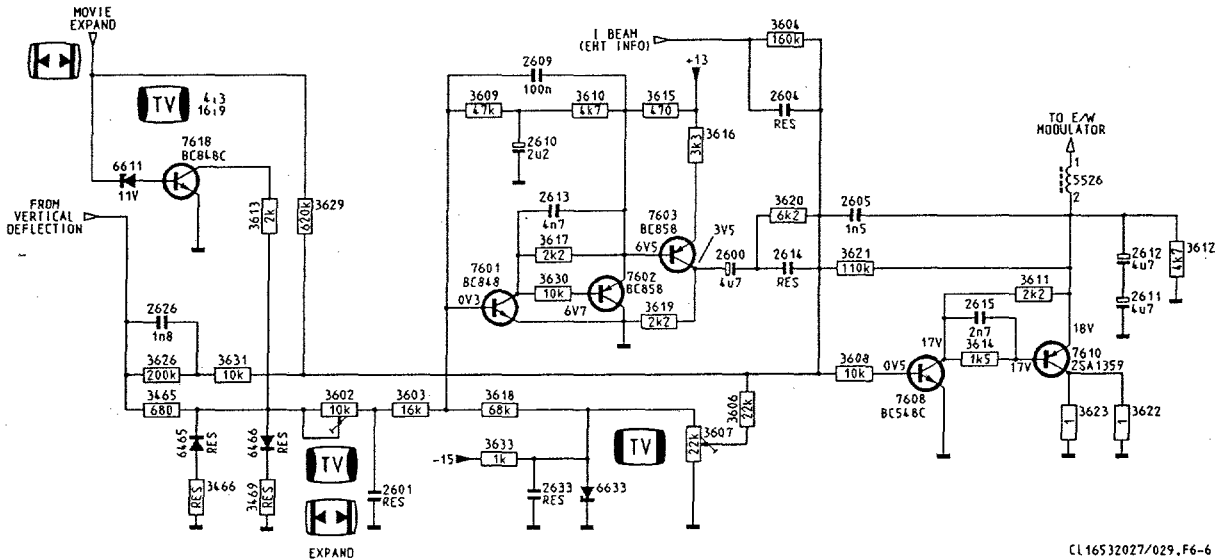


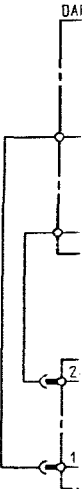
Fig. 6.6

For the East-West demodulator the flyback circuit has been divided into two parts. Both circuits are tuned to the same frequency (so they have the same flyback time). It is the intention that the supply voltage across the deflection circuit is modulated with a frame frequency, parabolic voltage. This voltage is made from the vertical saw-tooth voltage by a double integrator (Fig 6.6) that is built up around TS7601, TS7602 and TS7603. In movie-expand mode the amount of East/West correction can be set with R3602. In normal 16:9 or 4:3 mode TS7618 starts to conduct and the correction is modified by R3629.

To prevent the picture width from varying along with the beam current, the east-west modulator is also supplied with the beam current information.

Potentiometer 3607 varies the DC-adjustment and thus the picture width.

Output



CL16532027/029, F6-6

Horizontal shift

To shift the picture horizontally, a positive or negative current can be sent through the deflection coil with the aid of the circuit in Fig. 6.7.

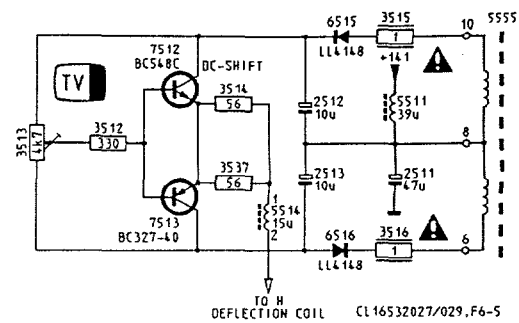


Fig. 6.7

The line output transformer delivers the following voltages:

- EHT, Focus and VG2
- Beam current information (EHT info)
- Heater voltage for the picture tube
- The +5, +28, -10 (-Vn) and +200 supply voltages.

6.4 DAF (Dynamic Astigmatic Focus)

Because of the large width of a FL1.2 television receiver, the distance from the electron gun in the tube to the sides of the screen is much greater than to the centre. Thus, the picture will normally not be in focus over the whole picture width. The Dynamic Astigmatic Focus unit has been added to solve this problem. The primary winding of transformer T5860 on the DAF panel is in series with the horizontal deflection coil. A sawtooth line frequency voltage now forms on the secondary winding. Together with C2860, the secondary winding forms a double integrator which converts this sawtooth voltage into a parabolic voltage. This is taken to the Focus/VG2 splitter.

The Focus/VG2 splitter is powered by the half high voltage. The VG2 and the focusing voltage are obtained from this. The focusing voltage is now modulated with the line frequency parabolic voltage formed on the DAF panel. Consequently, the focusing voltage will be different at the sides of the picture, and thus the picture is focused over the whole width.

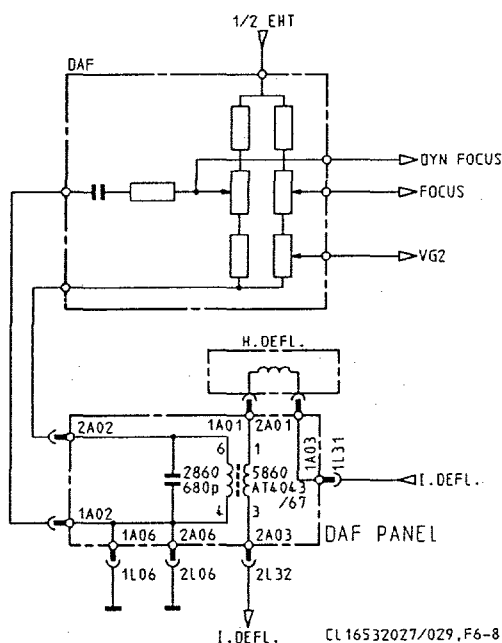


Fig. 6.8

7 Power supply

Stand-

Contents

7.1 The main supply

7.2 The auxiliary supply (micro SOPS)

The FL1.0 sets are equipped with 2 supply circuits, namely a main supply and an auxiliary supply (stand-by supply).

7.1 The main supply

This supply is of the SOPS type (Fig. 7.1). A characteristic feature of the FL1.0 main supply is that the entire driver circuit (with the exception of the stand-by and protection parts) is located on a separate SOPS control PC board. This power supply delivers the +141, +16 and -16 (for the sound output stage) and the +13 supply voltages.

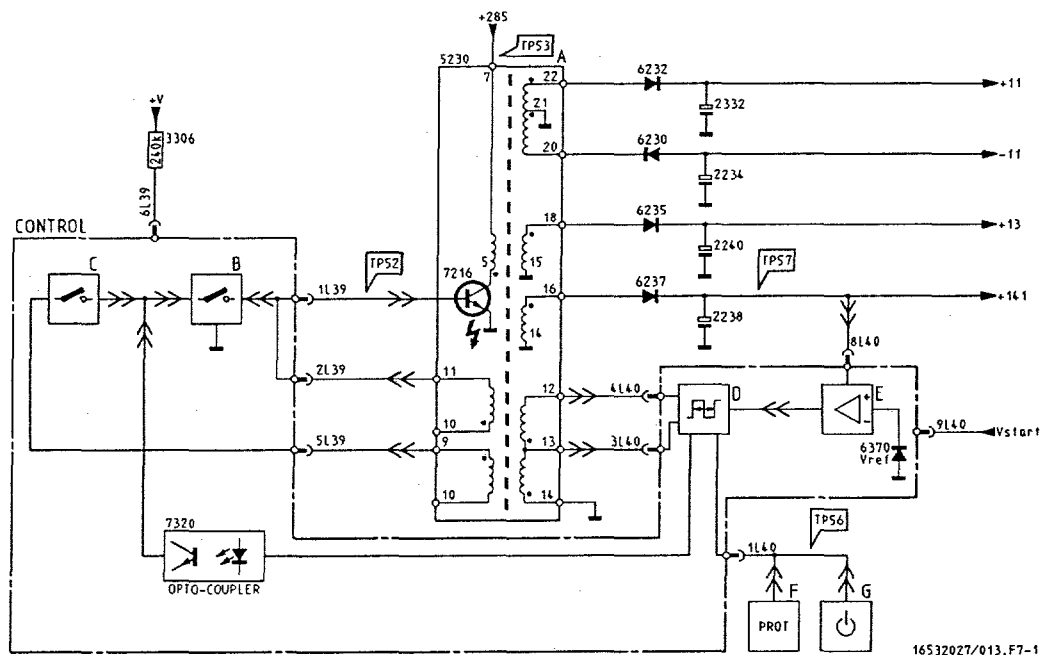


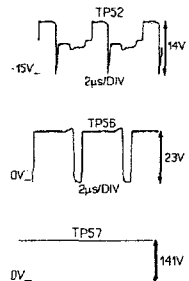
Fig. 7.1

The mains voltage is rectified on the primary side (TP53). The power supply is started up via resistor R3306. The rectified voltage is fed to switching transistor 7216, which is driven by the circuit on the control PCB (TP52).

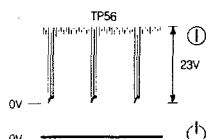
The control PCB accommodates both the primary and the secondary part of the control circuit. The stand-by circuit (G) and the protective circuit (F) are not located on the control PCB.

The primary control circuit, consisting of the switch-off circuit (B) and the blocking circuit (C), is driven by the secondary part (via an optocoupler) and by turns 9-10-11. The secondary part contains a pulse width modulator (D), which is driven by turns 12-13-14 and by a voltage comparator (E). The latter adjusts the pulse width modulator with 141-volt voltage that is presented via pin 8L40.

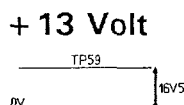
Working



teristic
iver
ction
d. This
he sound



3-11-1961



dulaton

The main supply is now completely turned off and all output voltages are 0 Volts.

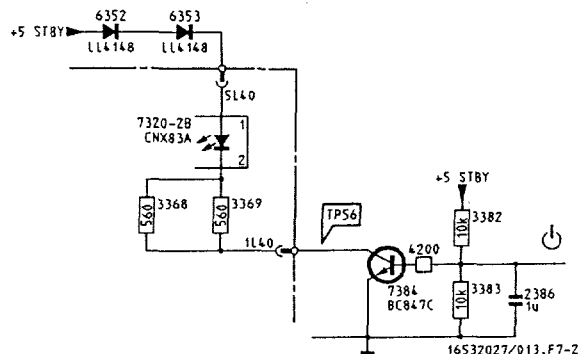


Fig. 7.2

Most current for the +13 volts is supplied by resistor R3241 (Fig. 7.3).

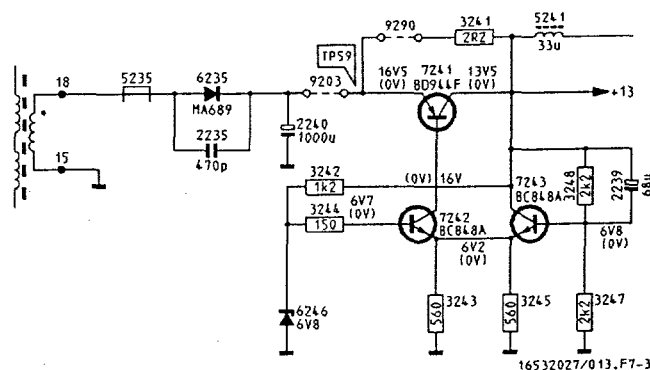
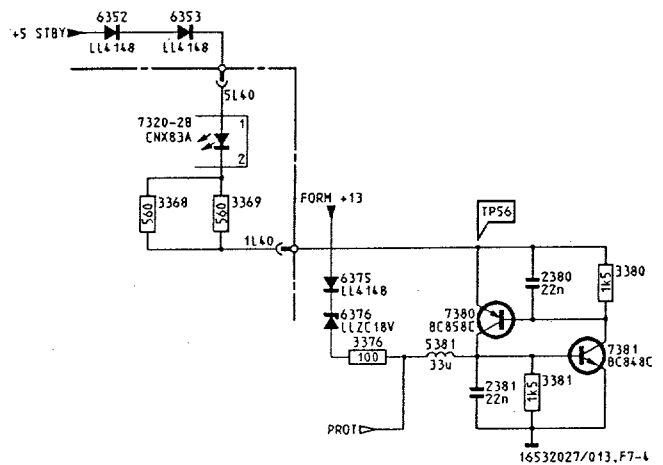
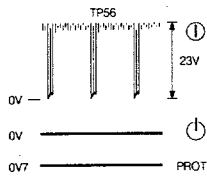


Fig. 7.3

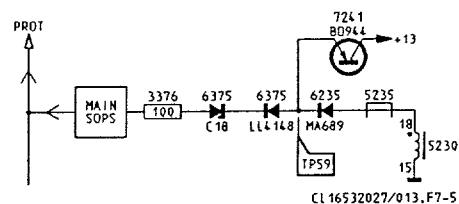
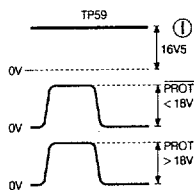
However, its dimensions are such that during normal operation the output voltage is slightly less than 13 volts. Therefore an extra current is carried via TS7241, which brings the voltage at the required value of 13V. TS7241 is driven by the differential amplifier that is built around TS7242 and TS7243. D6246 delivers the necessary reference voltage.

The FL1.0 chassis is equipped with a number of protective circuits. If one of these circuits detects a fault, the main power supply will be switched off. The protection is driven via the thyristor function that is built up around TS7380 and TS7381 (Fig. 7.4), and is activated by a pulse generated by one of the protective circuits.



If the protection is activated, pin 1L40 (TP56) will be kept low (0,7 volt) so that the main supply is switched off. The thyristor function will keep the power supply switched off, even when the fault is eliminated.

Main SOPS



In order to detect a possible overvoltage of the main SOPS the +13 output voltage is checked.
If the output voltage at the cathode of D6235 exceeds +19 volts, zener diode D6376 will start to conduct and activate the protection circuit.

EW circuit

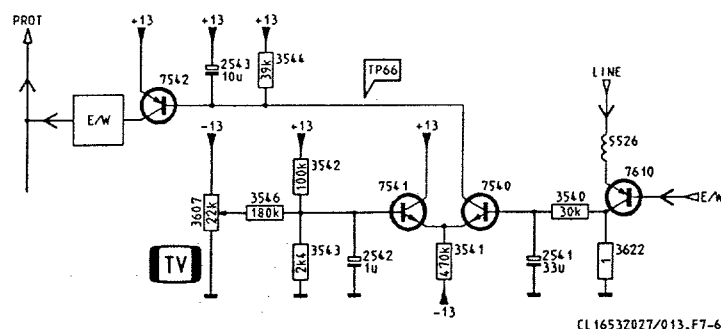
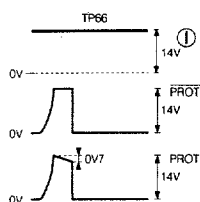


Fig. 7.6

Transistors 7540 and 7541 form a differential amplifier. The base of TS7541 can be set with R3607 (picture width control), whereas the base of TS7540 is driven by the collector of TS7610.

If a fault causes the voltage on the collector of TS7610 to become too high, TS7540 will start to conduct, thus activating the protection circuit via TS7542.

L.O.T.

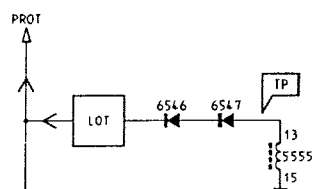
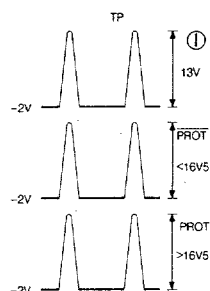


Fig. 7.7

The amplitude of the flyback pulse will increase if the flyback pulse becomes shorter, e.g. because of a fault in the line output stage.

The protection circuit will thus be activated via D6547 and D6546.

Beam current

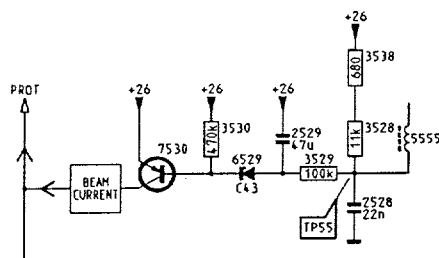
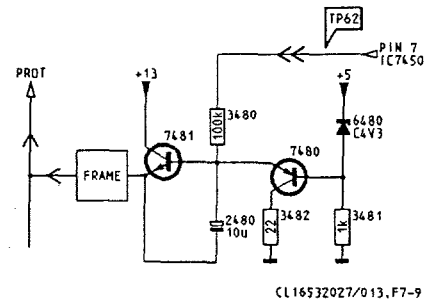
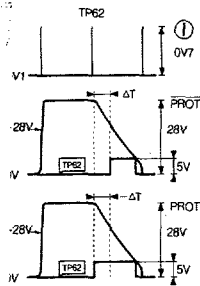


Fig. 7.8

If the beam current becomes too high, the voltage across C2528 will drop, thus causing D6529 to zener and the protection circuit to be activated via TS7530.

Frame deflection



CL 16532027/013.F7-9

Fig. 7.9

At normal operation of the frame output stage pin 7-IC7450 is low, so that TS7481 blocks current.

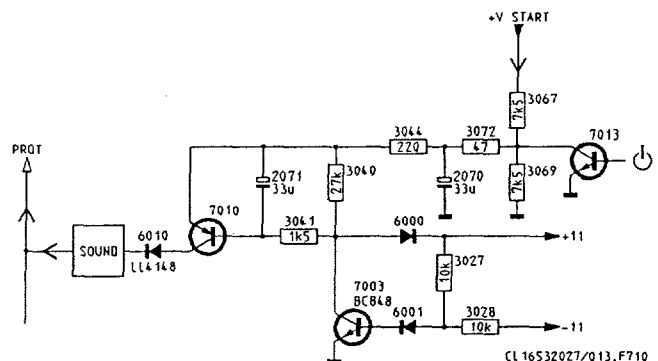
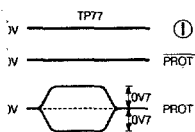
If the frame deflection drops out, 7-IC7450 will go high, so that TS7481 starts to conduct and the protection is switched on.

At switch-off of the set, 7-IC7450 goes high. If the set is switched on and off very quickly, C2480 cannot discharge fast enough so that the protection becomes effective.

To avoid this, TS7480 has been added.

At switch-off, the +5 supply voltage drops out quickly, so that TS7480 starts to conduct and C2480 is discharged via this transistor.

Sound output stage



CL 16532027/013.F710

Fig. 7.10

Voltage division of the +16 and -16 results in a voltage of 0V at the junction of R3029 and R3007.

If the voltage at this junction exceeds $3,3V (D6002) + 0,6V (D6001) + 0,6V (be-TS7003) = 4,5V$, TS7003 will start to conduct and the protection circuit will become effective via TS7010 and D6010.

If the voltage at the junction is less than -1.2V, TS7010 will also start to conduct.

If the +16 and the -16 are short-circuited with each other, TS7010 will be driven into conduction via D6000.

If the unit is set to standby, TS7013 will start to conduct, which means that no protection can be activated.

If, moreover, the average voltage supplied to one of the loudspeakers is not 0V, TS7003 or TS7004 will also be driven into conduction.

Fault detection

By fixing a measuring pin to a test point in one of the protected circuits, and then switching on the set, it can be checked whether that circuit activated the protective circuit.

7.2 The auxiliary supply (micro SOPS)

This power supply remains active when the set is in stand-by mode.

Block diagram

Primary

- blocking oscillator A
- switch-off circuit B
- switch-off accelerator F

Secondary

- variable load C
- voltage stabiliser D
- switch-on pulse generator E

The auxiliary supply is built up of 6 blocks:(Fig. 7.11)

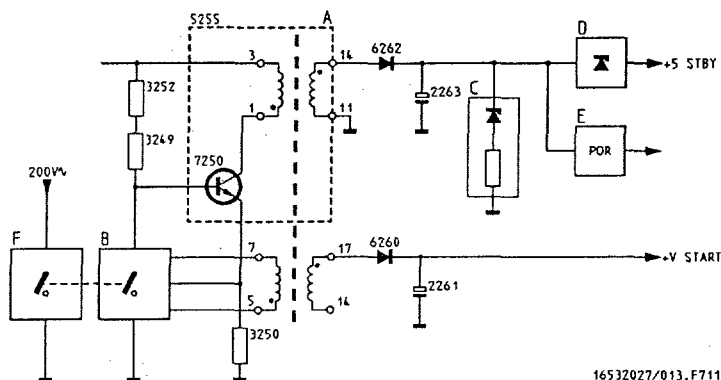


Fig. 7.11

Primary

Blocking oscillator

Transistor TS7250 receives its base voltage via R3252 and R3249 and starts conducting.

A linearly increasing current then starts flowing through winding 3-1 of T5255, TS7250 and R3250.

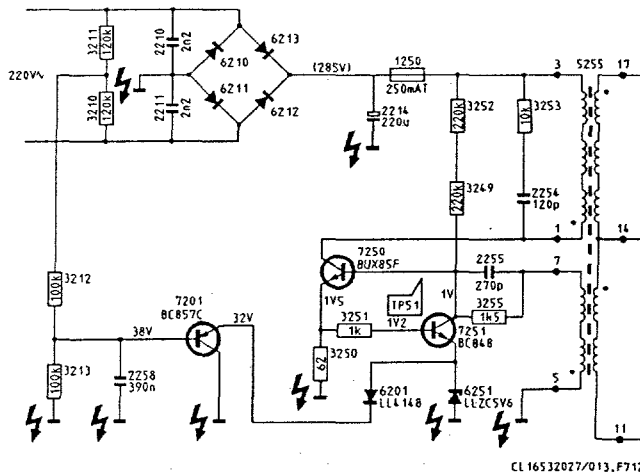
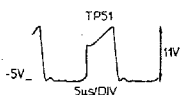


Fig. 7.12

Switch-off circuit

If the current increases, the voltage across R3250 increases as well. If this voltage exceeds the emitter voltage of TS7251, TS7251 will start conducting and TS7250 will be switched off. As the emitter voltage of TS7251 has been set at 5.6 V by D6251, the voltage across R3250 at that moment will be 6.2 Volts and the current approx. 90 mA. The polarity of the magnetic field in the transformer then is reversed and the voltage across winding 5-7 becomes negative. Transistor TS7250 is kept out of conduction via R3255/C2254 until all energy on the secondary side has been dissipated. Capacitor C2254 now constitutes an oscillator circuit with winding 3-1, so that an oscillation is formed. The polarity of the voltage across winding 7-5 is reversed via the magnetic coupling, thus causing a current to be delivered to the base of TS7250. This transistor starts conducting and the cycle above is repeated.

Switching off

The mains AC voltage is fed via R3210, R3211 and R3212 to the base of TS7201. If the mains voltage drops out (at switch-off), TS7201 will start conducting immediately and the voltage across zener diode D6251 will decrease. Consequently, the output voltages of the micro SOPS will decrease at once.

Secondary

On the secondary side 2 voltages are supplied:

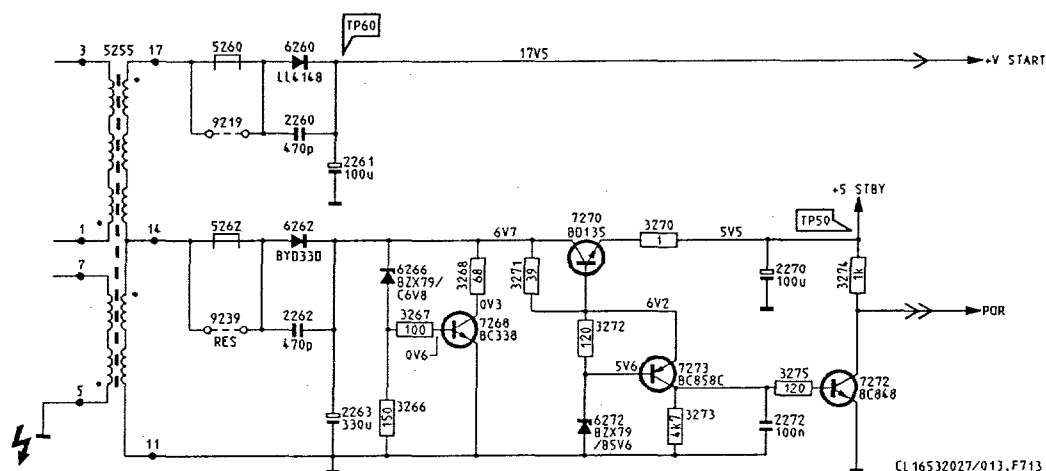


Fig. 7.13

At pin 17 the Vstart voltage is supplied via D6260 across C2261. This voltage is used to activate the synchronisation IC and to let the main power supply know that the micro SOPS has been started up and that now the main SOPS may be started up as well.

At pin 14 a voltage is supplied via D6262 across C2263 from which the +5-volt stand-by voltage is formed. The +5-volt standby voltage is stabilised in 2 different ways.

Variable load

If the voltage across C2263 exceeds 6.9 volts, zener diode D6266 and TS7268 start conducting.

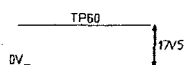
The power supply, then, is loaded extra by R3268, so that the voltage decreases more quickly.

Stabilisation

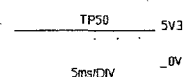
Series stabiliser TS7270 stabilises the output voltage at 5v6.

At switch-on, the voltage across R3272 is lower than 0.7 volts. Transistor TS7273 is not conducting. If the +5-volt stand-by voltage is turned on, the POR signal is kept high via R3274. If the voltage across R3272 increases, TS7273 and thus also TS7272 start conducting and the POR signal is switched to a lower level by TS7272. Meanwhile the power supply has been started and a reset pulse has been supplied to the microcomputer.

+ Vstart



+ 5 Stand-by



Switch-on pulse

8. PIP

8.1 Introduction

Contents

- 8.1 Introduction
- 8.2 The block diagram
- 8.3 PIP-tuner en bronkeuze
- 8.4 PIP chrominance/luminance path
- 8.5 PIP synchronisation
- 8.6 The A/D converter
- 8.7 The PIP processor

PIP is the abbreviation for Picture In Picture. This is a second picture, reduced, with limited picture sharpness, projected in the large picture. In order to look at another programme in this small picture, the PIP module may be equipped with an extra tuner (otherwise at least one other external source must be connected).

The source which is made visible in the small picture gives no sound information. The sound information always comes from the large picture.

A choice can be made between two formats of the PIP picture (1/9 or 1/16 of the main picture). Depending on this, the PIP picture contains more or fewer lines.

There is a frame around the PIP picture. The frame thickness above and below is equal to 4 lines. The frame thickness on the left and right is equal to $0.5\mu\text{s}$.

Only a limited part of the total video signal supplied is used for the PIP acquisition, namely 264 lines, and $47\mu\text{s}$ of each line.

The picture is reduced linearly 3 times (4 times with large 1/16). This picture reduction is obtained by averaging picture lines and picture elements. See also section 8.7.

PIP dimensions

PIP framework

Picture reduction

8.2 The block diagram

In the PIPSELECT part (A) it is determined which signal is shown in the PIP picture; this part is on the small signal panel

The PIP CVBS signal selected goes to the PIP panel. There is a second (PIP)tuner/intermediate frequency part on this that can be tuned separately to a transmitter. Here the selection also takes place between the signal of the small signal panel and the signal of the PIP tuner.

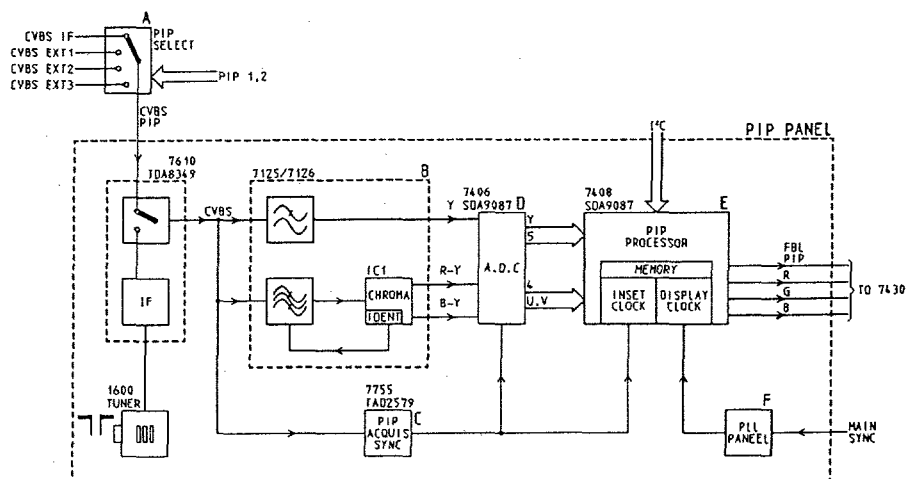
The CVBS signal is supplied to the luminance-chrominance part (B) and to the synchronisation part (C). The chrominance signal is separated from the luminance signal and then demodulated, after which both the chrominance and the luminance signal are converted from analog to digital in the D/A converter (D).

Depending on the PIP size selected, the digitised signals are then reduced by a factor of 1:16 or 1:9 and stored in the memory of the PIP processor (E).

Because the second signal source is not synchronous with the main signal source, the signal processing described should be synchronous with the main picture. In order to achieve this, a separate synchronisation part (C) is added which supplies signals which are synchronised with the PIP input signal.

The digital Y, U and V signals stored in the memory are read out and converted to R, G and B signals. In order to obtain a stable PIP picture within the main picture, this must be read out synchronised with the synchronisation signals of the main picture. This synchronisation is obtained by controlling the PLL (F), which activates the read-out clock, with the horizontal synchronisation signal of the main picture. A PIP fast-blanking signal (FBL PIP) is also controlled by the R, G, B signals if a signal is present from the PIP processor which produces switching between EXT RGB (from EXT1) and PIP RGB.

The RGB output signals, coming from the PIP module, are supplied to the IC7309 (see section 5.5).



CL 16532027/925, PB-1

Fig. 8.1

8.3 PIP tuner and source selection

The PIP tuner part consists of tuner UV916, intermediate frequency and demodulation IC TDA8349 and control IC SAA1300.

The tuner

The tuner can receive channels on the VHF1, VHF3, UHF, S and the Hyperband. Internally the tuner is divided over three bands (low band, mid band and high band).

The band selection and tuning frequency required are passed to the channel selector by the control system via the I²C bus (pins 13 and 14). The channel selector contains a PLL circuit (Phase Locked Loop) which carries out the tuning. The tuner AGC (Automatic Amplifier Control) is controlled at pin 5. The intermediate frequency signal is available at pins 16 and 17.

The IF circuit

The IF signal of the tuner part goes via intermediate frequency filter 1610 to pins 1 and 2 of the intermediate frequency IC7610 (TDA8349). Here the signal first comes to the AGC (Automatic Amplification Control). The AGC controls the signal at the correct level, if necessary with the tuner AGC via pin 4. The video demodulator then demodulates the IF video spectrum at 38.9 MHz with the reference circuit at pins 15 and 16. The required system can be selected via pin 20. The CVBS signal generated in this way is supplied directly to output pin 11. The signal then goes to pin 12. This is one of the inputs of a selector switch. The CVBS signal selected on the small signal panel is supplied to the other input. One of these signals is selected via pin 7. The signal selected is sent for further PIP processing.

The control

IC7630 (SAA1300) contains an I²C control circuit that controls two outputs in this application:

- Pin 3 This controls the system selection in IC7610.
 This is done with two levels:
 OV PAL/SECAM BG, NTSC M
 5V SECAM L
- pin 4 This controls the selector switch.
 OV CVBS of the PIP tuner
 12V CVBS of the small signal panel

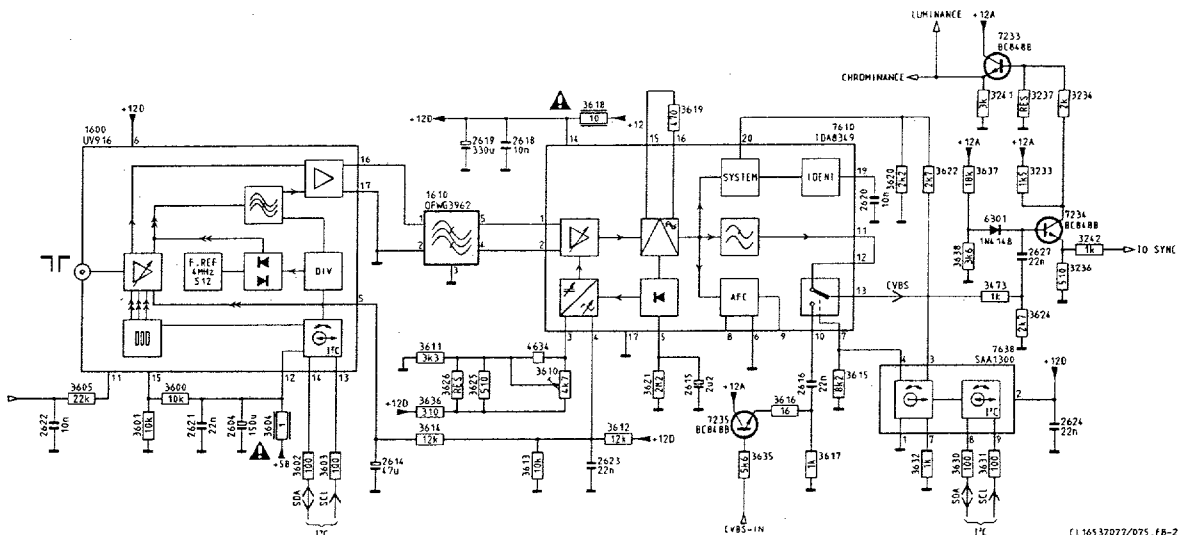


Fig. 8.2

8.4 PIP Chrominance/luminance path

The PIP-CVBS signal comes in on the basis of TS7234 (see fig. 8.3). The emitter signal branches off and goes to the PIP synchronisation IC (IC7755). The amplified signal present on the emitter of TS7233 is separated into a luminance and a chrominance signal.

The luminance signal goes to the ADC SDA9087 (IC7406) after a lowpass filter.

In the case of a single-system unit, the chrominance signal goes to the PAL decoder IC7126. In the case of multi-system units, the chrominance signal is sent to the multi-standard decoder IC7125.

PAL only PIP

The chrominance signal is supplied to pin 9 of IC7126 (TDA4510) via a bandpass filter.

Colour demodulation takes place in this IC. For further information on the operation of this IC, see section 5.4.

Multi-system PIP

In the case of multi-system PIP, the chrominance signal is supplied to pin 15 of IC7125 (TDA4554) via a bandpass filter. The filter can be switched and has 3 positions:

-SECAM In the SECAM position pins 25, 26 and 28 of IC7125 are low. The input filter now fulfils the circuit clock required for SECAM.

-PAL Pin 28 of IC7125 is now high, the filter is now tuned to 4.43 MHz.

-NTSC The filter is now tuned to 3.58 MHz.

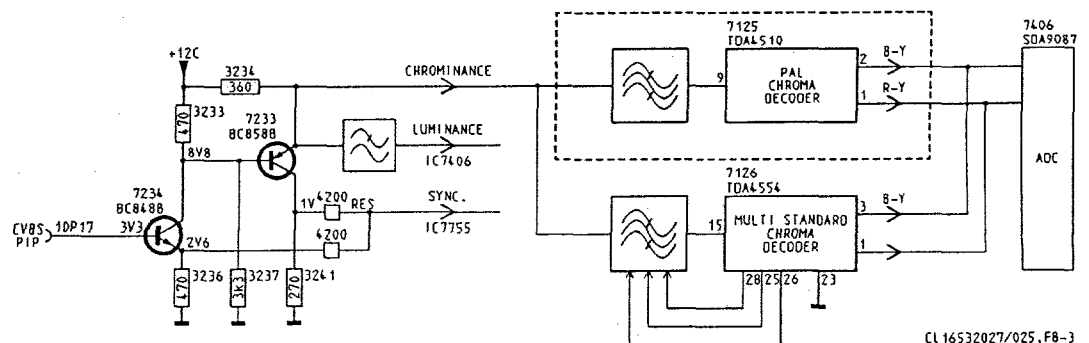
System identification

IC7125 (TDA4554) automatically switches one of the colour systems on and checks at the same time pins 25 to 28 for the switching of the input filter. The systems are recognised by the burst or identification signal on the back porch.

The identification recognises these signals and then makes one of the output points 25 to 28 high.

Pin 23 is earthed, which means that SECAM line identification is used.

The colour difference signals B-Y and R-Y from the demodulator (IC7125 or IC7126) are supplied to pins 18 and 17 of the A/D converter, respectively.



CL 16532027/025, F8-3

Fig. 8.3

8.5 PIP Synchronisation

Two synchronisations are necessary to process a PIP picture: (see fig. 8.4)

Acquisition Synchronisation

After processing the PIP picture selected is stored in a memory in the PIP processor (IC7408). Synchronisation with the PIP picture is necessary for this. For this a separate synchronisation IC (TDA2579A) is used. This so-called acquisition synchronisation is used in:

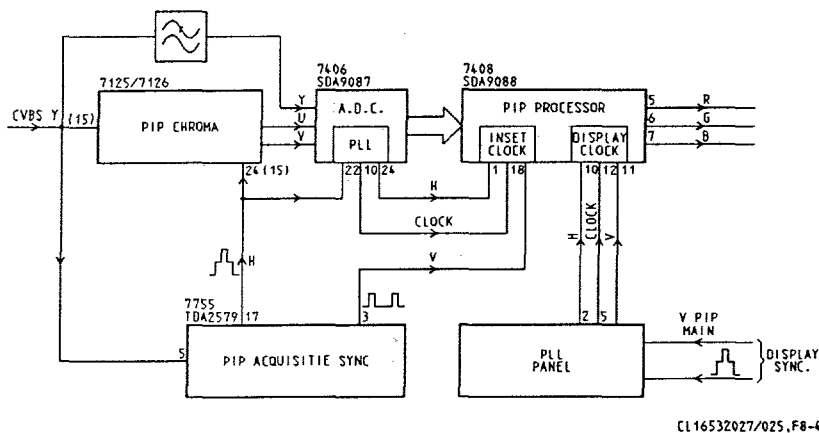
- the chrominance part, where the burst key pulse is used to separate burst and chrominance;
- the analog-to-digital converter (A.D.C.), where the burst key is used for clamping, and where a 13.5 MHz clock is produced which is synchronised with the burst key pulse;
- the PIP processor, where the READIN clock is activated which is controlled by the horizontal synchronisation and the 13.5 MHz clock of the A.D.C. and by the vertical synchronisation pulses from the acquisition sync. IC.

Display synchronisation

The display of the PIP on the screen must be synchronised with the main picture. The signals for the reading out of the memory of the PIP processor are therefore synchronised with the horizontal and vertical synchronisation pulses of the main picture (display sync).

Acquisition synchronisation IC (TDA2579)

The CVBS PIP comes in at point 5 of IC7755 (see fig. 8.5). The horizontal oscillator is built up around the C2238, R3238 and R3239 connected to pin 15. Capacitor C2238 is charged with a constant current from the IC7755 to 6 volts and then discharged via R3238 and R3239. By varying the value of R3239, the discharge time, and thus the frequency, can be varied. In order to set the free-running frequency, the input signal can be short-circuited at point 5. The oscillator is now free and this frequency can be adjusted until the picture is still with R3239.



CL16532027/025, F8-4

Fig. 8.4

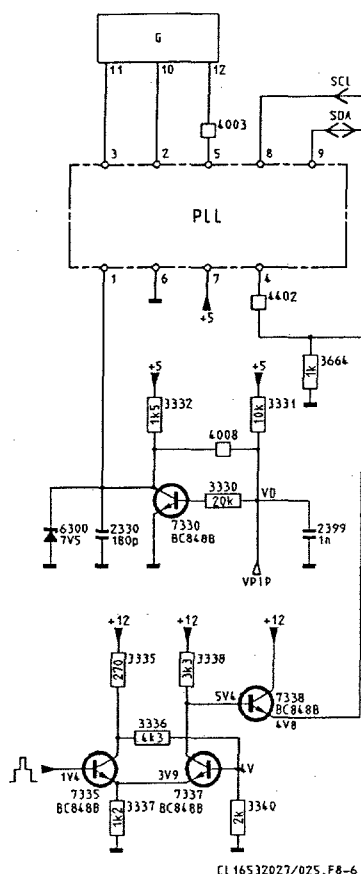


Fig. 8.6

Display synchronisation for FL1.2

Because with chassis FL1.2 the PIP picture must be able to reproduce both 16:9 and 4:3, pictures in 4:3, 16:9 and expand mode of the main picture, various clock frequencies must be available. In order to achieve this, the display synchronisation has several modes. These modes are produced on the PLL panel and controlled via the I²C bus. The display synchronisation is controlled by the sandcastle of the main picture (13250 Hz). This goes via TS7335, TS7337 and TS7338 to pin 4 of this panel. On the PLL a clock signal is then generated which is synchronised with the sandcastle. The frequency of the signal generated depends on the aspect ratios of the main picture and the PIP picture. The frequency for normal picture reproduction is 27 MHz; however, in the following two modes a different frequency is required:

Frequency	PIP-picture	Main picture
20,25 MHz	16:9	Expand
36 MHz	4:3	4:3/16:9

This frequency change alone is not sufficient to achieve the required result. Via the I²C bus the time constants are also switched in the PIP processor (IC7408/SDA9088).

The vertical synchronisation is obtained from the VPIP signal. This goes via TS7330 to pin 1 of the PLL panel. This signal is inverted on the PLL panel, after which it goes to pin 11 of IC7408.

8.6 De A/D converter

Internal clock frequency

The analog-to-digital converter is controlled by an internally produced 13.5 MHz clock frequency (see fig. 8.7). This clock frequency is locked to the clock signal supplied to pin 22 from the display sync IC7410.

The colour difference signals R-Y and B-Y enter the A/D converter via TS7402 and TS7400 via pins 17 and 18, respectively.

Reduced bandwidth

The Y signal first goes through a lowpass filter to filter out the chrominance signal and to prevent folding deformation.

Because the signal still ultimately appears in the PIP picture on the screen with a reduced bandwidth, the filter has a tilting point of only 1.3 MHz.

Colour difference signals multiplexed

The reference voltages are determined in IC7406 by voltage dividers between pin 13 (Vref Low) and pin 12 (Vref High).

Because the bandwidth of the R-Y signal and the B-Y signal is smaller than that of the Y-signal, the sample frequency for R-Y and B-Y may be lower than 13.5 MHz.

Thus, the colour difference signals are multiplexed from 5-bit signals with a sample frequency of 13.5 MHz to 2-bit signals with a sample frequency of 13.5 MHz. This takes place by using only one of each of the 4 samples and dividing the 5 bits of this sample over 2 bits and 4 clock periods. Because the signals are delayed by this (and by the later demultiplexing), the Y-signal must also be delayed.

Y: 5 bits
R-Y : 2 bits
B-Y : 2 bits

The A.D.C. thus supplies a 5-bit Y-signal, a 2-bits B-Y signal and a 2-bit R-Y signal to the PIP processor.

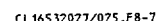


Fig. 8.7

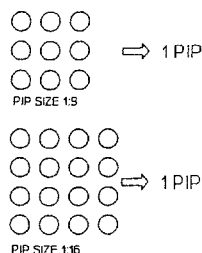


Fig. 8.8

8.7 The PIP processor

The PIP processor receives one 5-bit Y and two 2-bits (U and V). These colour difference signals are demultiplexed first.

In order to place the PIP picture on a reduced format within the main picture, it must first be compressed. Depending on the PIP size selected, the average of 9 or 16 samples is determined in the decimation filter. This reduction always takes place with 3 or 4 samples in both the horizontal and vertical direction (see fig. 8.8).

In addition to this compression, several lines are left off on the top and bottom of the picture. A number of samples are also left off per line on the left and right. The remaining number of lines and samples is given in table 1.

PIP SIZE	NUMBERS OF PIXELS PER LINE			NUMBER OF LINES
1/9	212	53	53	88
1/16	160	40	40	66

Because the sample frequency for R-Y and B-Y is 4 times lower than for Y, the number of remaining pixels is also 4 times lower.

This reduced information is now stored in the memory using the INSET clock (see section 8.5).

The memory is read using the DISPLAY clock (see also section 8.5).

In order to convert the read-out Y, R-Y and B-Y signals into a matrix, R, G and B signals must have the same sample frequency. The interpolator fulfils this function.

The interpolator

Three intermediate samples are always calculated and inserted in the interpolator by linear interpolation between two consecutive samples of R-Y and B-Y.

Y, R-Y and B-Y now have the same sample frequency (13.5 MHz).

In the PIP frame blanking part a pulse is produced which is high during the presence of the PIP picture. This fast blanking is carried out via pin 9 and is used to blank the main picture when the PIP picture is present.

The RGB matrix

R-Y, B-Y and Y are converted into R, G and B in the matrix.

The DA converter

In the digital-to-analog converter the digital R, G and B signals are converted into analog signals which are then carried out via pins 5, 6 and 7.

EXT RGB / PIP RGB

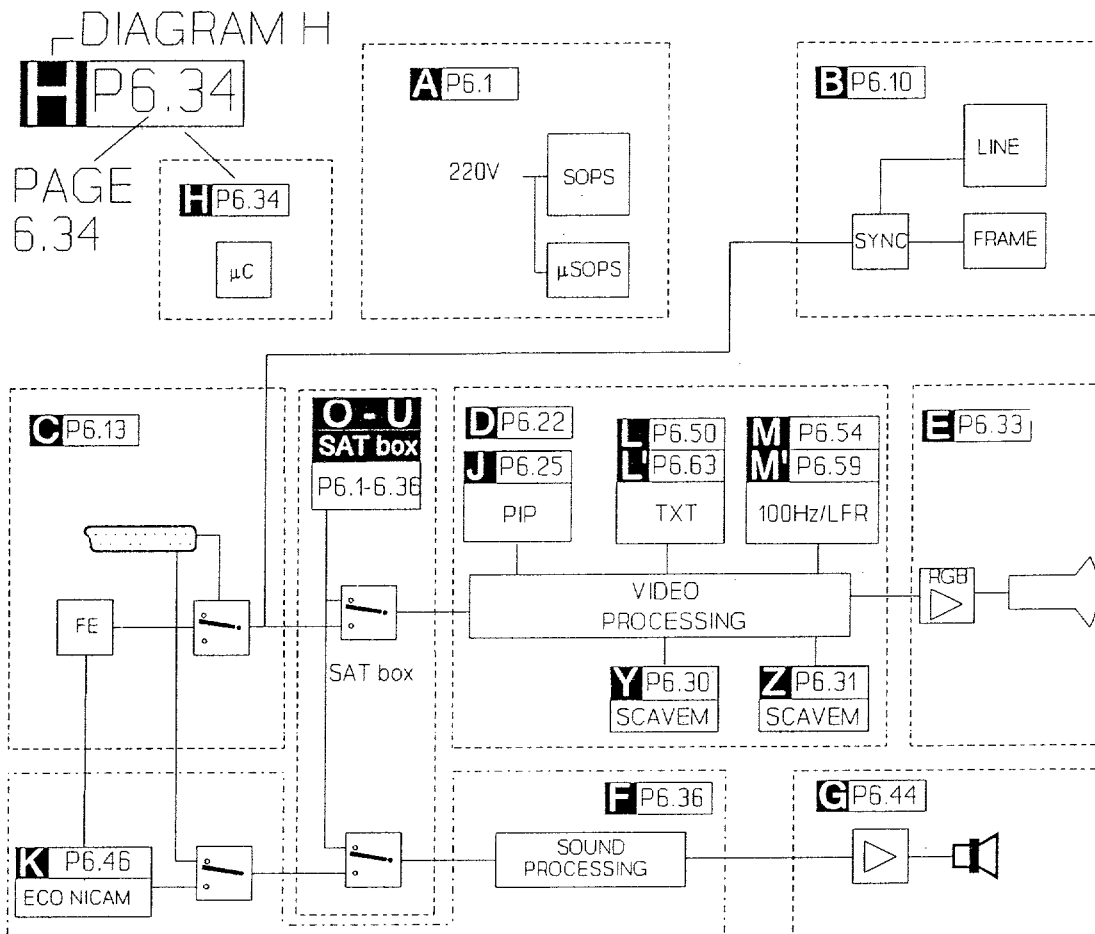
In IC7380 a selection is made between RGB from EXT1 or RGB PIP using the PIP frame blanking signal.

Service
Service
Service

Service Manual

Inhaltsverzeichnis

CHASSIS	Seite	FL1 SAT box	Seite
1. Blockschaltbild und technische Daten	1.2	1. Technische Daten	1.1
2. Anschlußmöglichkeiten	2.1	2. Anschlußmöglichkeiten	2.1
3. Warnungen und Anmerkungen	3.1	3. Siehe Kapitel 3 (Chassis)	
4. Mechanische Anweisungen	4.1	4. Mechanische Anweisungen	4.1
5. Detailliertes Blockschaltbild	5.1	5. Blockschaltbild SAT Box	5.1
6. Elektrische Schaltbilder und Platinen-Anordnungen		6. Elektrische Schaltbilder und Platinen-Anordnungen	
Speisung (Schaltbild A)	6.1	Speisung (Schaltbild O)	6.1
Raster- und Leitungsausgangsstufe (Schaltbild B)	6.10	Anschluß/LNC/Polariser (Schaltbild R)	6.4
Tuner, Signalquellenwahl (Schaltbild C)	6.13	Interface (Schaltbild P)	6.10
Videosignal-Verarbeitung (Schaltbild D)	6.22	FSS Audio/Video (Schaltbild T)	6.14
PIP-Modul (Schaltbild J)	6.25	D2 MAC Decoder (Schaltbild S)	6.20
SCAVEM filter (Schaltbild Y)	6.30	Tuner/Bedienung (Schaltbild Q)	6.26
SCAVEM amplifier (Schaltbild Z)	6.31	PAL/SECAM Transcoder (Schaltbild U)	6.31
Bildröhren-Schaltkarte (Schaltbild E)	6.33	7. Elektrische Abgleicharbeiten SAT box	7.1
Bedienung (Schaltbild H)	6.34	8. Siehe Kapitel 8 (Chassis)	
Tonsignal-Verarbeitung (Schaltbild F)	6.36	9. Siehe Kapitel 9 (Chassis)	
Tonsignal-Endverstärker (Schaltbild G)	6.44	10. Elektrische Stücklisten SAT box	10.1
ECO NICAM-Modul (Schaltbild K)	6.46		
High End box (FL1.2 AB)(Schaltbild L)	6.50		
High End box (FL1.2 AB)(Schaltbild M)	6.54		
LFR Box (FL1.2 BB)(Schaltbild M')	6.58		
LFR Box (FL1.2 BB)(Schaltbild L')	6.63		
Y/C Detector (Schaltbild I)	6.66		
7. Elektrische Abgleicharbeiten	7.1		
8. Fehlermeldungen - Übersicht und Reparaturhinweise	8.1		
9. Übersicht Menüs	9.1		
10. Elektrische Stücklisten	10.1		

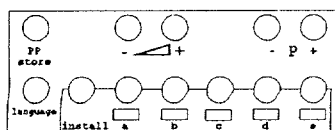


Technische daten

Netzspannung und -frequenz	: 220 - 240 V ($\pm 10\%$)
	: 50 - 60 Hz ($\pm 5\%$)
Antennen-Eingangsimpedanz	: 75 Ω - koaxial
Mindest-Antennenspannung	: 30 μV (VHF)/40 μV (UHF)
Max. Antennenspannung VHF/S/UHF	: 180 mV
Fangbereich Farbsynchronisation	: +300 Hz/-300 Hz
Fangbereich Horizontalsynchronisation	: +200 Hz/-300 Hz

Programmes	: 0 - 59
VCR-Programmes	: 0, 50 - 59

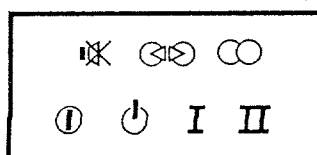
Bedienungsfunktionen am
Fernsehgerät:



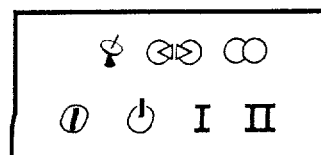
Anzeigen:

-On Screen Display (OSD) (Anzeige auf dem
Bildschirm)

-LED:



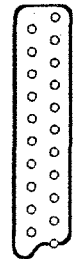
TER



SAT

Anschlußmöglichkeiten

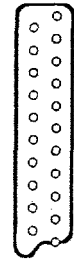
EXT1 (AUX)



- 1 - Audio $\oplus$ R (0,5V_{RMS} ≤ 1kΩ)
- 2 - Audio $\ominus$ R (0,2 - 2V_{RMS} ≥ 10kΩ)
- 3 - Audio $\oplus$ L (0,5V_{RMS} ≤ 1kΩ)
- 4 - Audio $\downarrow$
- 5 - Blau $\downarrow$
- 6 - Audio $\ominus$ L (0,2 - 2V_{RMS} ≥ 10kΩ)
- 7 - Blau (0,7V_{pp}/75Ω)
- 8 - FBAS $\ominus$ 0-2V: int.
Austastung 4,5-7V: ext 16:9
9,5-12V: ext 4:3
- 9 - Grün $\downarrow$
- 10 - -
- 11 - Grün (0,7V_{pp}/75Ω)
- 12 - -
- 13 - Rot $\downarrow$
- 14 - -
- 15 - Rot (0,7V_{pp}/75Ω)
- 16 - RGB-Austastung (0-0,4V: int. 1-3V
ext. 75Ω)
- 17 - FBAS $\downarrow$
- 18 - FBAS $\downarrow$
- 19 - FBAS $\oplus$ (1V_{pp}/75Ω)
- 20 - FBAS $\ominus$ (1V_{pp}/75Ω)
- 21 - Abschirmung



EXT2 (VCR)



- 1 - Audio $\oplus$ R (0,5V_{RMS} ≤ 1kΩ)
- 2 - Audio $\ominus$ R (0,2 - 2V_{RMS} ≥ 10kΩ)
- 3 - Audio $\oplus$ L (0,5V_{RMS} ≤ 1kΩ)
- 4 - Audio $\downarrow$
- 5 - -
- 6 - Audio $\ominus$ L (0,2 - 2V_{RMS} ≥ 10kΩ)
- 7 - -
- 8 - FBAS $\ominus$ 0-2V: int.
Austastung 4,5-7V: ext 16:9
9,5-12V: ext 4:3
- 9 - -
- 10 - -
- 11 - -
- 12 - -
- 13 - CHROMA $\downarrow$
- 14 - -
- 15 - CHROMA $\ominus$ (1V_{pp}/75Ω)
- 16 - -
- 17 - FBAS $\downarrow$
- 18 - FBAS $\downarrow$
- 19 - FBAS $\oplus$ (1V_{pp}/75Ω)
- 20 - FBAS/y $\ominus$ (1V_{pp}/75Ω)
- 21 - Abschirmung



EXT3 (vorderseite)

SVHS IN



- 1 - $\downarrow$
- 2 - $\downarrow$
- 3 - Y $\ominus$ (1V_{pp}; 75Ω)
- 4 - C $\ominus$ (0,3V_{pp}; 75Ω)



CINCH Video $\ominus$ 300mV_{pp}/75Ω



CINCH Audio $\ominus$ L (0,5V_{RMS}; ≥ 10kΩ)



CINCH Audio $\ominus$ R (0,5V_{RMS}; ≥ 10kΩ)



32-2000Ω ≥ 10mW

Audio Ausgang



CINCH Audio $\oplus$ L (0,5V_{RMS}; ≤ 1kΩ)



CINCH Audio $\oplus$ R (0,5V_{RMS}; ≤ 1kΩ)



vorne : 2 x 16W / 8Ω
hinten : 2 x 6W / 8Ω

EXT2' (SVHS)



- 1 - $\downarrow$
- 2 - $\downarrow$
- 3 - Y $\ominus$ (1V_{pp}; 75Ω)
- 4 - C $\ominus$ (0,3V_{pp}; 75Ω)



CINCH Audio $\ominus$ L (0,5V_{RMS}; ≥ 10kΩ)



CINCH Audio $\ominus$ R (0,5V_{RMS}; ≥ 10kΩ)

SVHS OUT



- 1 - $\downarrow$
- 2 - $\downarrow$
- 3 - Y $\oplus$ (1V_{pp}; 75Ω)
- 4 - C $\oplus$ (0,3V_{pp}; 75Ω)



CINCH Audio $\oplus$ L (0,5V_{RMS}; ≤ 1kΩ)



CINCH Audio $\oplus$ R (0,5V_{RMS}; ≤ 1kΩ)

Die Anschlußmöglichkeiten der SAT-Box sind in FL1 SAT box Kapitel 2 aufgezeichnet.

1. Sicherheitsbestimmungen erfordern, daß das Gerät wieder in seinen ursprünglichen Zustand versetzt wird und daß Bauteile, die mit den ursprünglichen identisch sind, verwendet werden. Die Sicherheitsbauteile sind mit dem Symbol  gekennzeichnet.
2. Um Beschädigungen von ICs und Transistoren zu verhüten, muß jeder Hochspannungsüberschlag vermieden werden. Um eine Beschädigung der Bildröhre zu verhüten, muß zur Entladung der Bildröhre das in Abb. 1 angegebene Verfahren angewendet werden. Benutzen Sie einen Hochspannungstaster und ein Universal-Meßinstrument (Einstellung DC-V). Die Entladung muß erfolgen, bis der Zeigerausschlag des Instruments 0 V beträgt (nach ca. 30 s).
3. **ESD** 
Alle ICs und viele andere Halbleiter sind anfällig für elektrostatische Entladungen (ESD). Werden sie während der Reparatur nicht sorgfältig behandelt, so kann dies ihre Lebensdauer erheblich herabsetzen. Sorgen Sie dafür, daß Sie während der Reparatur über eine Pulsband mit Widerstand mit dem gleichen Potential verbunden sind, wie die Masse des Geräts. Bauteile und Hilfsmittel müssen ebenfalls auf diesem Potential gehalten werden.
4. Das zu reparierende Gerät stets über einen Trenntransformator an die Netzspannung anschließen.
5. Vorsicht bei Messungen im Hochspannungsteil sowie an der Bildröhre!
6. Module oder andere Bauteile niemals bei eingeschaltetem Gerät auswechseln!
7. Es ist Vorschrift, während des Auswechselns der Bildröhre eine Schutzbrille zu tragen.
8. Für Abgleicharbeiten Kunststoff- anstelle von Metallwerkzeugen benutzen!
Dadurch werden mögliche Kurzschlüsse oder das Instabil-Werden bestimmter Schaltungen vermieden.
9. Nach einer Reparatur müssen die Kabel und Drähte wieder in den hierfür vorgesehenen Kabelklemmen befestigt werden.
10. Die Kühlbleche sind nicht mit Masse verbunden und dürfen auch nicht mit Masse verbunden werden. Um Meßfehler zu vermeiden, dürfen die Kühlbleche auch nicht als Referenzpunkt für Messungen benutzt werden.
Das Kühlblech der Tonendstufen ist z.B. mit -11 Volt verbunden.
11. Die 140-Volt-Speisespannung wird bei diesem Gerät nicht über eine Verbindung an der Ablenkunit zum Zeilentransformator geleitet. Beim Lösen des Kabels der Ablenkschaltung bleibt das +140-Volt-Netzteil belastet. Zum Entlasten des +140-Volt-Netzteils empfiehlt es sich, die Spule 5511 zu lösen.
12. Die verwendeten Flat Square Bildröhre bildet zusammen mit der Ablenkeinheit und der eventuell vorhandenen Multipoleinheit ein Ganzes. Die Ablenk- und die Multipoleinheit wurden im Werk optimal eingestellt und sollten daher bei Reparaturen nicht nachgeregelt werden.

1. Die Gleichspannungen und Oszillogramme müssen gegenüber der Tuner-Erde () oder der heißen Erde () gemessen werden, wenn dies angegeben ist.
2. Die in den Schaltbildern angegebenen Gleichspannungen und Oszillogramme müssen im **Service Default Modus** (siehe Kapitel 8) mit einem Farbbalkensignal und Stereoton (L: 3 kHz, R: 1 kHz, wenn nichts anderes angegeben ist) und einer Bildträgerwelle von 475,25 MHz gemessen werden.
3. Die Oszillogramme und Gleichspannungen wurden dort, wo dies nötig ist, mit () und ohne Antennensignal () gemessen. Spannungen im Speiseteil wurden sowohl im normalem Betrieb () als auch in Bereitschaft () gemessen. Diese Werte sind mit den entsprechenden Symbolen bezeichnet.
4. Die Schaltkarte der Bildröhre enthält gedruckte Funkenbrücken. Alle Funkenbrücken liegen zwischen einer Elektrode der Bildröhre und der Graphitschicht.
5. Die Halbleiter, die im Prinzipschaltbild und in den Stücklisten angegeben sind, sind für jede Position vollständig austauschbar mit den Halbleitern im Gerät, unbeschadet der Typenangabe auf diesen Halbleitern.
6. Die für die Module (board-to-board) verwendeten Steckverbinder sind vergoldet und dürfen nur gegen die gleichen Steckverbinder ausgetauscht werden.
7. Bei Fehlersuchen bzw. Reparaturen am PIP-Modul können die Schaltung und die Bauteile durch Verwendung von Verlängerungskarten besser zugänglich gemacht werden.
5 fach: 4822 395 30259
10 fach: 4822 214 31402

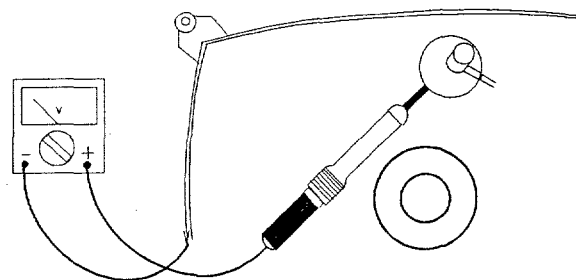


Abb. 3.1

1. Das Abnehmen der Rückwand (Abb. 4.1)

Klappe A von der Rückwand abnehmen.
Stecker B (L36) vom Sub-Woofer abnehmen.
Die Befestigungsschrauben C von der Rückwand entfernen.
Rückwand mit dem in diese eingebauten Sub-Woofer abnehmen.
Die Wiederanbringung der Rückwand geschieht in umgekehrter Reihenfolge.

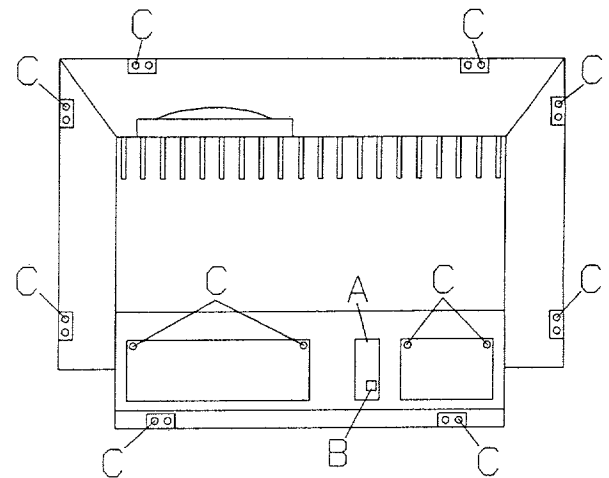


Abb. 4.1

2. Service-Position für das Messen von Testpunkten (Abb. 4.2)

Chassis-Platinen durch Druck auf die Verriegelungen D ausrasten.
Beide Chassisplatinen gleichzeitig so weit nach hinten ziehen, daß alle Meßpunkte zugänglich werden.

3. Serviceposition für Reparaturen (Abb. 4.3)

LED-Anzeige E (siehe Abb. 4.2) von der Großsignal-Platine entfernen.
Beide Platinen hinten hochziehen und mit den an der Unterseite der Kleinsignalplatine befindlichen Bügeln F in einem Winkel von 90° aneinander befestigen.
Der orangefarbene Servicebügel kann zur Unterstützung der SAT-Box oder der DAF-Platine benutzt werden wenn das Chassis aufrecht aufgestellt wird.

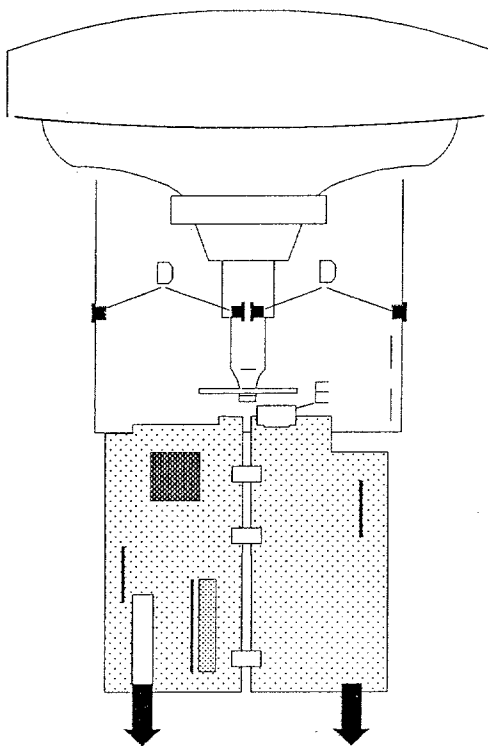


Abb. 4.2

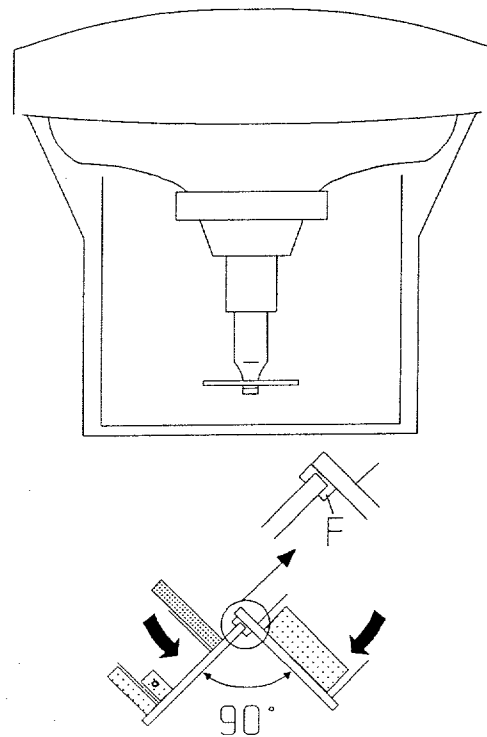


Abb. 4.3

- * Wenn nichts anderes angegeben ist, beträgt die verwendete Speisespannung:
220 - 240 V $\pm$ 10%; 50 - 60 Hz $\pm$ 5%
- * Aufheizzeit $\approx$ 10 Minuten
- * Anmerkung: Für alle Messungen gilt:
Taster Ri $\geq$ 1M Ω ; Ci $\leq$ 10pF
- * Spannungen und Oszillogramme wurden gegenüber Tuner-Masse gemessen. Niemals die Kühlplatten als Masse benutzen!

1. Elektrische Abgleicharbeiten auf der Grosssignal-schaltkarte

Anmerkung: Sämtliche Bildeinstellungen werden, außer bei abweichender Angabe, in der Betriebsart 16/9 vorgenommen.

1.1 +141V-Speisespannung

Netzspannung vom Netz getrennt zuführen. Ein Voltmeter an C2238 anschließen. Mit Hilfe von R3371 am SOPS DRIVE CIRCUIT (Abb. 7.2) die Speisespannung auf +141V $\pm$ 0,5V einstellen.

1.2 Fokussierung

Diese wird mit dem Fokussier-Potentiometer (oberes Poti am DAF-Transformator) eingestellt.

1.3 Vg2-Einstellung

Ein Antennensignal zuführen. Kontrast auf den Höchstwert, Helligkeit und Sättigung auf den Nennwert einstellen. Mit einem Oszilloskop, das auf Rasterfrequenz eingestellt ist, an Kontakt 9 von IC7705 bzw. IC7706 und IC7707 das Gleichspannungsniveau des Meßimpulses (Abb. 7.1) gegenüber Masse messen. Anschließend den höchsten gemessenen Spannungspegel mit Hilfe des Vg2-Potentiometers (links unten am DAF-Transformator) auf 150 V $\pm$ 2 V einstellen.

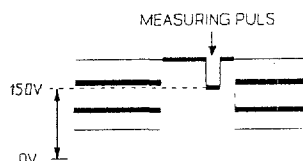


Abb. 7.1

1.4 Stable OSD

Kontakt 11-IC7401 mit Kontakt 13-IC7401 kurzschließen. Die Frequenz an Kontakt 16-IC7401 messen und mit R3434 auf 15.625Hz $\pm$ 25Hz abgleichen. Die Kurzschlußbrücken entfernen.

1.5 Horizontalsynchronisation

Punkt 5-IC7400 mit Punkt 9-IC7400 kurzschließen. Ein Antennensignal zuführen und Empfänger abstimmen. Potentiometer R3406 einstellen, bis das Bild gerade steht. Die Kurzschlußbrücke entfernen.

1.6 Horizontalzentrierung

Diese wird mit Potentiometer R3513 eingestellt.

1.7 Bildbreite

Diese wird mit Potentiometer R3607 eingestellt.

1.8 Vertikalzentrierung

Diese wird mit Potentiometer R3567 eingestellt.

1.9 Bildhöhe

Movie expand AUS: wird mit Potentiometer R3410 eingestellt.

Movie expand EIN: wird mit Potentiometer R3422 eingestellt.

1.10 Ost/West-Korrektur

Movie expand EIN: wird mit Potentiometer R3602 eingestellt.

1.11 Dynamische Fokussierung

Diese wird mit Hilfe des Potentiometers rechts unten am DAF-Transformator eingestellt. Den Abgleich des Vg2 und der Fokussierung wiederholen.

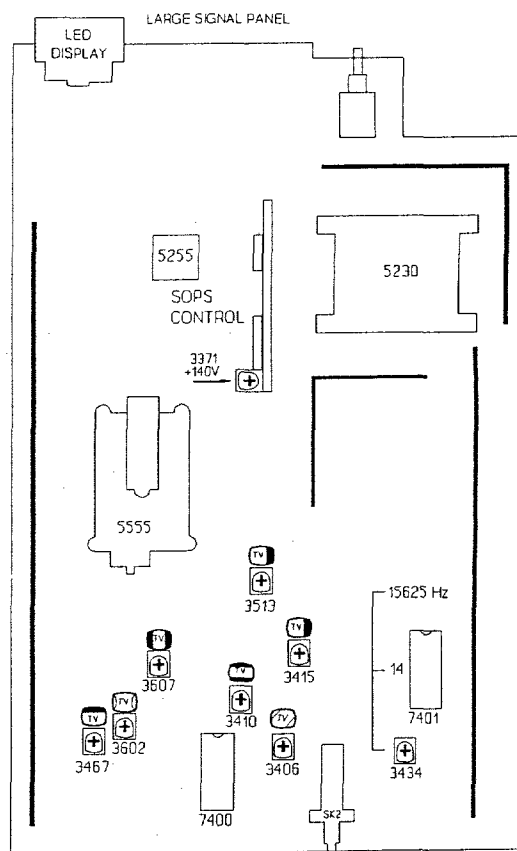


Abb. 7.2

2.

2.1

2.2

2.3a
a-1

a-2

2.3b
b-1

b-2

b-3

2. Elektrische Abgleicharbeiten auf der Kleinsignalschaltkarte

2.1 Stereo-Tonkanaltrennung

Ein Signalgenerator mit einem 2-Trägerwellen-Stereosignal (Stellung "Stereo") anschließen. Für den rechten Kanal 1kHz wählen und den Ton für den linken Kanal abschalten.

Ein Oszilloskop an Kontakt 3 von Euro-Steckerbuchse EXT1 anschließen. Die Amplitude des Signals mit R3602 auf der Kleinsignalschaltkarte auf den kleinsten Wert einstellen.

2.2 4,43 MHz Chroma-Unterdrückungsschaltung

Ein Farbbalkensignal zuführen. Ein Oszilloskop an Punkt 17 von IC7324 anschließen und L5305 auf die kleinste Amplitude des Chrominanzsignals abgleichen.

2.3a Einstellungen für PAL-Geräte (TDA4510)

a-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM5326) an Pin 20 des Euro-AV-Anschlusses (EXT1) anschließen und die Frequenz auf 4,43 MHz einstellen. Das Gerät auf EXT1 schalten. Ein Oszilloskop an Pin 9-IC7364 anschließen.

5345 auf die maximale Amplitude einstellen.

a-2 Der Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkenmuster zuführen. Pin 11-IC7364 (TDA4510) mit Masse verbinden. 2380 so einstellen, daß die Farbe auf dem Bildschirm praktisch zum Stillstand kommt. Die Verbindung entfernen.

2.3b Einstellungen für PAL/SECAM-Geräte (TDA4650)

b-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM5326) an Pin 20 des Euro-AV-Anschlusses (EXT1) anschließen und die Frequenz auf 4,286 MHz/0,2 V_{ss} einstellen. Das Gerät auf EXT1 schalten. Pin 27-IC7365 mit Pin 13-IC7365 (+12 V) verbinden. Ein Oszilloskop an Pin 15-IC7365 anschließen. 5345 auf die maximale Amplitude einstellen. Die Verbindung entfernen.

b-2 4,50MHz NTSC-Tonunterdrückung

Einen Generator an Punkt 20 von Euro-Steckerbuchse EXT1 anschließen und eine Frequenz von 4,50MHz und 200mV_{eff} einstellen. Punkt 26-IC7365 mit Punkt 13-IC7365 kurzschließen.

Ein Oszilloskop an Punkt 15 von IC7365 anschließen. L5346 auf kleinste Amplitude abgleichen. Kurzschlußbrücke entfernen.

b-3 6,50MHz SECAM DK-Tonunterdrückung

Einen Sinusgenerator an Punkt 20 von Euro-Steckerbuchse EXT1 anschließen und eine Frequenz von 6,50MHz und 200mV_{eff} einstellen. Punkt 26-IC 7365 mit Punkt 13-IC7365 kurzschließen.

Ein Oszilloskop an Punkt 15 von IC7365 anschließen. L5346 auf kleinste Amplitude abgleichen. Die Kurzschlußbrücke entfernen.

b-4 Der 8,87 MHz Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkenmuster zuführen. Pin 17-IC7365 (TDA4650) mit Masse verbinden. 2380 so einstellen, daß die Farbe auf dem Bildschirm praktisch zum Stillstand kommt. Die Verbindung entfernen.

b-5 Der Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkenmuster zuführen. Pin 17-IC7365 (TDA4650) mit Masse verbinden. 2379 so einstellen, daß die Farbe auf dem Bildschirm praktisch zum Stillstand kommt. Die Verbindung entfernen.

b-6 SECAM-Demodulatoren für PAL/SECAM-Geräte

Einen Bildmustergenerator anschließen und ein SECAM-Schwarzmuster zuführen. Ein Oszilloskop an Pin 3-IC7365 anschließen. L5370 auf die minimale Amplitude einstellen. Das Oszilloskop an Pin 1-IC7365 anschließen. 3370 auf die minimale Amplitude einstellen.

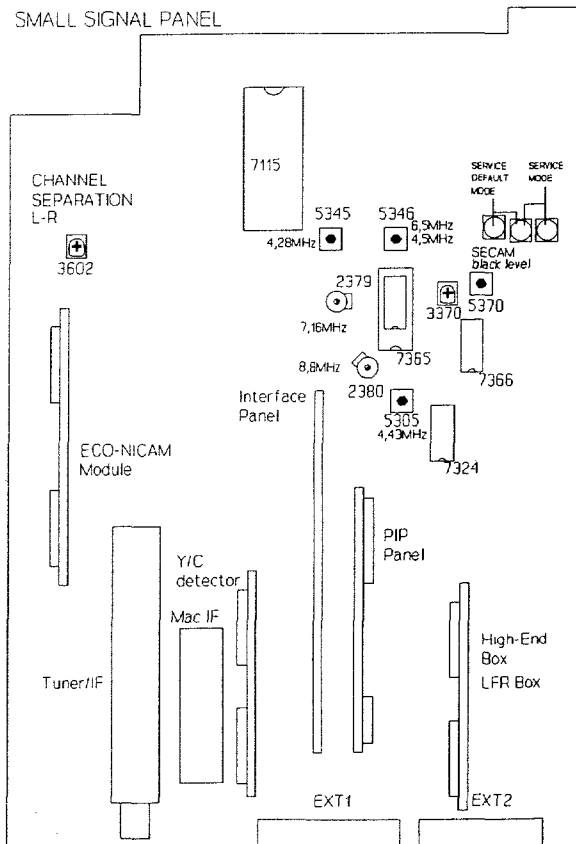


Abb. 7.3

3. Elektrischer Abgleich auf die High-End Box

3.1 Synchronisation

Pin 5 von IC 7203 mit Masse verbinden. R3228 so einstellen, daß das Bild gerade steht. Die Kurzschlußverbindung entfernen.

3.2 13,5-MHz-Oszillator

Mit einem Oszilloskop gleichzeitig die Signale an Pin 1 von IC 7205 und an Pin 5 von IC 7203 messen (Abb. 7.4). Die Spule L5100 so einstellen, daß die ansteigende Flanke des Signals an Pin 1 von IC 7205 $7,62 \mu\text{s}$ nach der abfallenden Flanke vom Sync-Impuls im Videosignal (Pin 5 von IC 7203) auftritt.

3.3 27-MHz-Oszillator

Ein PAL/SECAM-Signal zuführen. Pin 28 von IC 7204 mit Masse verbinden. Die Frequenz an Pin 6 von IC 7207 messen. Die Frequenz mit L5101 auf $27 \text{ MHz} \pm 50 \text{ KHz}$ einstellen.

3.4 10.125-MHz-Oszillator

Compress einschalten. Die Signale an Pin 1 von IC7205 und an Pin 5 von IC7203 gleichzeitig mit einem Oszilloskop messen (Abb. 7.4). Spule L5110 so einstellen, daß die steigende Signalfanke an Pin 1 von IC7205 gegenüber der negativen Signalfanke des Synchronisationsimpulses im Videosignal (Pin 5 von IC7203) um $7,62 \mu\text{Sek}$ verzögert wird.

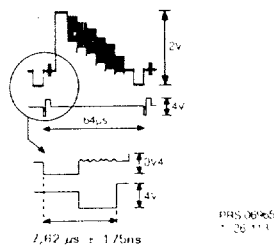


Abb. 7.4

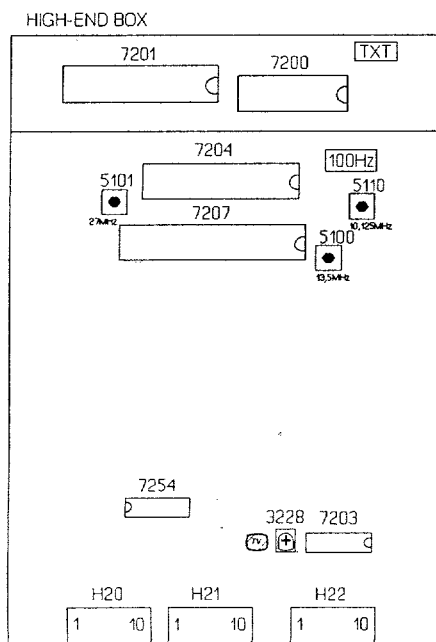


Abb. 7.5

4. Elektrischer Abgleich auf die LFR Box

4.1 Synchronisation

Pin 5 von IC 7216 mit Masse verbinden. R3054 so einstellen, daß das Bild gerade steht. Die Kurzschlußverbindung entfernen.

4.2 16-MHz-Oszillator

Ein PAL/SECAM-Signal zuführen. Mit einem Oszilloskop gleichzeitig die Signale an Pin 1 von IC 7219 und an Pin 5 von IC 7216 messen (Abb. 7.4). Die Spule L5027 so einstellen, daß die ansteigende Flanke des Signals an Pin 1 von IC 7219 $7,62 \mu\text{s}$ nach der abfallenden Flanke vom Sync-Impuls im Videosignal (Pin 5 von IC 7216) auftritt.

4.3 32-MHz-Oszillator

Forcieren Sie das STABLE OSD Kommando zum Mikroprozessor indem Sie ein eventuelles Antenneneingangssignal entfernen. Die Frequenz an Pin 41 von IC 7208 messen. Die Frequenz mit L5023 auf $32 \text{ MHz} \pm 50 \text{ KHz}$ einstellen.

4.4 12-MHz-Oszillator

Compress einschalten. Die Signale an Pin 1 von IC7219 und an Pin 5 von IC7216 gleichzeitig mit einem Oszilloskop messen (Abb. 7.4). Spule L5025 so einstellen, daß die steigende Signalfanke an Pin 1 von IC7219 gegenüber der negativen Signalfanke des Synchronisationsimpulses im Videosignal (Pin 5 von IC7216) um $7,62 \mu\text{Sek}$ verzögert wird.

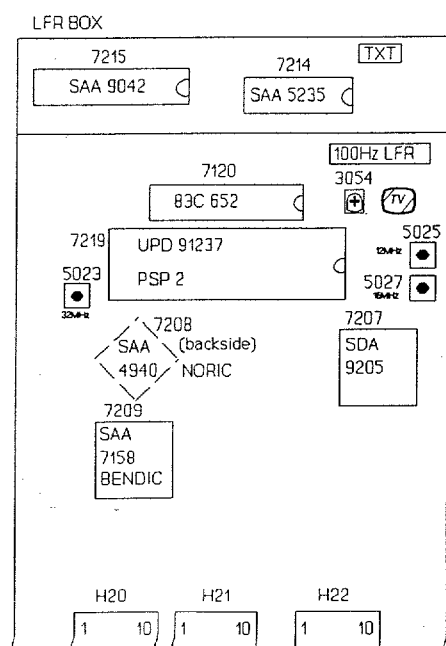


Abb. 7.6

5. Elektrische Abgleicharbeiten an der ECO NICAM Decoder-Schaltkarte

ECO NICAM

Feinabstimmung Freilauffrequenz.

Frequenzzähler über eine Sonde ($C_i \leq 15\text{pF}$) auf Stift 19 von IC7001 (SAA 7280) und Stift 19 von IC7001 (SAA 7280) und Stift 15 (GND) anschließen.

C2015 so regeln, daß die Uhrfrequenz 728.025 kHz beträgt.

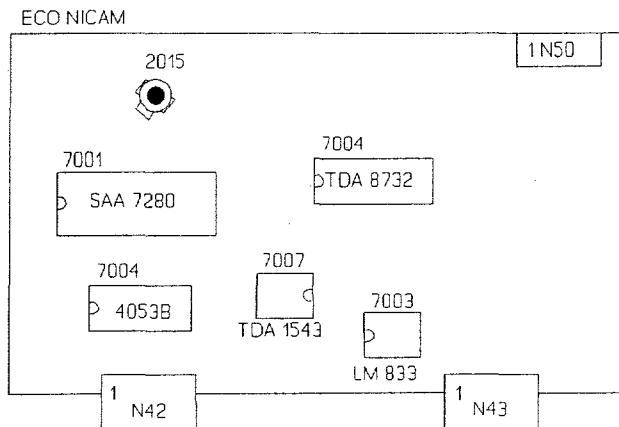


Abb. 7.7

6. Feinabstimmung auf dem Y/C Detektor

PAL/SECAM

Injektieren ein Chroma-Signal von 4.418 MHz/200mV auf Stift 15 von EXT2 SCART (PL05). Schließen an den Kollektor von T7266 T7 ein Oszilloskop an. Mit L5201 das 4.418 MHz Signal auf Maximum-Amplitude abstimmen.

NTSC

Wie PAL/SECAM doch dann mit einem Signal von 3.582 MHz/200mV. Abstimmen mit L5200.

Y/C DETECTOR

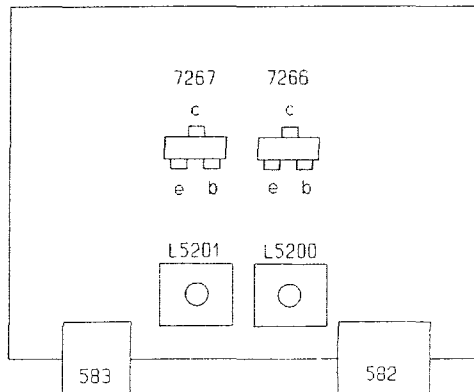


Abb. 7.8

7. Elektrische Abgleicharbeiten auf der PIP-Schaltkarte

Vor jedem Abgleich muß dafür gesorgt werden, daß ein PIP (Bild-im-Bild) mit Farbbalken auf dem Bildschirm sichtbar ist, und das Gerät muß seine Betriebstemperatur (nach ≈ 20 min) erreicht haben.

7.1 Horizontalsynchronisation

Ein Antennen- oder Generatorsignal zuführen. Kontakt 28-IC7125 mit Kontakt 13-IC7125 kurzschließen. Kontakt 5-IC7755 mit Masse kurzschließen. Die Frequenz an Kontakt 17-IC7755 messen und mit R2339 auf $15.625\text{Hz} \pm 25\text{Hz}$ abgleichen. Die Kurzschlußbrücken entfernen.

7.2 AGC

Wenn das PIP-Bild eines starken lokalen Senders verzerrt wiedergegeben wird, muß 3160 so eingestellt werden, daß es unverzerrt dargestellt wird.

7.3a Einstellung für PAL-Geräte (TDA4510)

a-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM 5326) an Pin 10 von P17 anschließen und die Frequenz auf 4,43 MHz $\pm 0,2$ V_{ss} einstellen. Ein Oszilloskop an Pin 9-IC7126 anschließen. L5118 auf die maximale Amplitude einstellen.

a-2 Der Chroma-Hilfsoszillator

Einen Bildmuster-generator anschließen und ein PAL-Farbbalkensignal einspeisen. Pin 11-IC7126 (TDA4510) mit Masse verbinden. 2202 so einstellen, daß die Farbe des PIP-Bildes praktisch zum Stillstand kommt. Die Verbindung entfernen.

a-3 Verzögerungsleitung

Einen Bildmuster-generator anschließen und ein PAL-Farbbalkensignal zuführen. Den X-Eingang des Oszilloskops an Pin 1-IC7126 (TDA4510) anschließen. Den Y-Eingang des Oszilloskops an Pin 2-IC7126 (TDA4510) anschließen. Das Oszilloskop auf die X-Y-Position stellen. 5155 und 5157 so einstellen, daß die Vektoren auf einer Linie liegen (Punkte, die am weitesten vom Ursprung entfernt sind). Den Bildmuster-generator auf "DEM" stellen. R3157 so einstellen, daß sich die Vektoren im Ursprung decken.

7.3b Einstellung für PIP-Module mit TDA4554

b-1 Chroma-Bandpaßfilter

Einen Signalgenerator (z.B. PM 5326) an Pin 10 von P17 anschließen und die Frequenz auf 4,286 MHz $\pm 0,2$ V_{ss} einstellen. Pin 27-IC7125 mit Pin 13-IC7125 verbinden. Ein Oszilloskop an Pin 15-IC7125 anschließen. L5118 auf die maximale Amplitude einstellen. Die Verbindung entfernen.

b-2 Der F
Einen
PAL-F
(TDA
2202
prakti
Die V

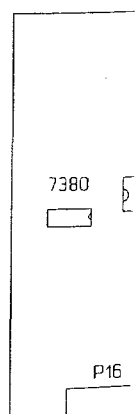
b-3 Der A
Einen
NTSC
IC712
daß d
Stillst
Die V

b-4 Verzö
Einen
PAL-F
Oszill
ansch
Pin 3-
Oszill
5155
einer
Urspru
auf "I
R3157
Urspru

b-5 SECA
Einen
SECA
Pin 27
Ein Os
5190
einst
Die Ve

b-6 SECA
Einen
SECA
27-IC
Ozill
den G
entspr
Rückla
jetzt a
Die Ve

PIP MODUL



uf der

werden,
auf dem
uß seine
eicht

ühren.

125

asse

17-IC7755

± 25Hz

Senders

so

rgestellt

n Pin 10

auf 4,43

an Pin 9-

tellen.

nd ein

-IC7126

IP-Bildes

nd ein

ingang des

O)

skops an

Das

ektoren auf

sten vom

generator

ren im

n Pin 10

auf 4,286

mit Pin 13-

n 15-

tellen.

b-2 Der PAL-Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkensignal einspeisen. Pin 17-IC7125 (TDA4554) mit Masse verbinden.

2202 so einstellen, daß die Farbe des PIP-Bildes praktisch zum Stillstand kommt.

Die Verbindung entfernen.

b-3 Der NTSC-Chroma-Hilfsoszillator

Einen Bildmustergenerator anschließen und ein NTSC-M-Farbbalkenmuster einspeisen. Pin 17-IC7125 mit Masse verbinden. 2202 so einstellen, daß die Farbe des PIP-Bildes praktisch zum Stillstand kommt.

Die Verbindung entfernen.

b-4 Verzögerungsleitung

Einen Bildmustergenerator anschließen und ein PAL-Farbbalkensignal zuführen. Den X-Eingang des Oszilloskops an Pin 1-IC7125 (TDA4554) anschließen. Den Y-Eingang des Oszilloskops an Pin 3-IC7125 (TDA4554) anschließen. Das Oszilloskop auf die X-Y-Position stellen.

5155 und 5157 so einstellen, daß die Vektoren auf einer Linie liegen (Punkte, die am weitesten vom Ursprung entfernt sind). Den Bildmustergenerator auf "DEM" stellen.

R3157 so einstellen, daß sich die Vektoren im Ursprung decken.

b-5 SECAM-Identifizierung

Einen Bildmustergenerator anschließen und ein SECAM-Farbbildsignal zuführen.

Pin 27-IC7125 mit Pin 13-IC7125 verbinden.

Ein Oszilloskop an Pin 21-IC7125 anschließen.

5190 auf einen maximalen Gleichstrompegel einstellen.

Die Verbindung entfernen.

b-6 SECAM-Demodulatoren

Einen Bildmustergenerator anschließen und ein SECAM-Signal ohne Inhalt (schwarz) zuführen. Pin 27-IC7125 mit Pin 13-IC7125 verbinden. Ein Oszilloskop an Pin 1-IC7125 anschließen. Mit 5175 den Gleichstrompegel während des Hinlaufs entsprechend dem Gleichstrompegel während des Rücklaufs einstellen. 5170 ebenso einstellen, aber jetzt an Pin 3-IC7125 messen.

Die Verbindung entfernen.

7.4 Abgleich PLL-Schaltung

Einen Farbmustergenerator anschließen und am FBAS-Eingang ein PAL-Farbbalkensignal einspeisen.

7.4.1 Abgleich des PLL-Oszillators

Movie expand aus

Hauptbild 16:9

PIP-Bild 16:9

umschalten. Mit Hilfe von L5101 auf der PLL-Platine den Gleichspannungspegel an Pin 5 von 1500 auf 2,5 V einstellen.

7.4.2 Abgleich des Arbeitszyklus

Movie expand aus

Hauptbild 16:9

PIP-Bild 4:3

Ein Oszilloskop an Pin 11 von IC7408 (SDA9088) anschließen.

Mit Hilfe von R3130 auf der PLL-Platine die Zeit T auf 13 nS einstellen (siehe Abb. 7.10).

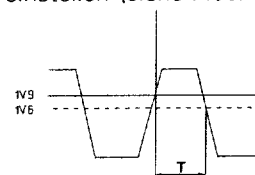


Abb. 7.10

PIP MODULE

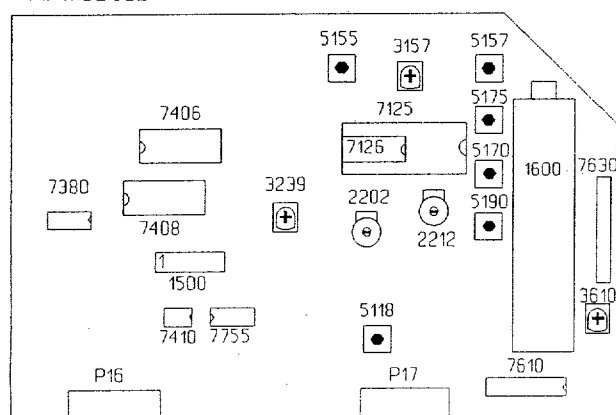


Abb. 7.9

8. Einstellungen im Service-Menü

Durch kurzes Verbinden der Pins S23 und S24 auf der Kleinsignal-Leiterplatte das Service-Menü einschalten. In Kapitel 9 ist die Struktur des Service-Menüs angegeben. Mit Hilfe der Farb- und +/- Tasten der Fernbedienung oder des Gerätes werden die verschiedenen Feinabstimmungen aktiviert. Durch Drücken der Taste "PP store" am Gerät werden die eingestellten Werte gespeichert und der Service-Betrieb verlassen.

8.1 Weißabgleich (white drive)

Einen Bildmustergenerator anschließen und ein weißes Bild wählen.

- grün, rot oder blau wählen
- Mit Taste P +/- die Werte für Grün ("GREEN"), Rot ("RED") und Blau ("BLUE") so einstellen, daß der gewünschte Weißabgleich erreicht wird.
- Den eingestellten Wert durch Drücken der Taste "PP store" am Gerät speichern.

8.2 D2-MAC-Feinabstimmungen

Die Feinabstimmungen der SAT-box sind in FL1 SAT-box, Kapitel 7 angegeben.

8.3 Optionen

Die in diesem Gerät verwendete Bedienungseinheit ist für alle bei diesem Gerät möglichen Funktionen ausgelegt. Für eine einwandfreie Funktion müssen der Bedienungseinheit jedoch die Funktionen des Gerätes bekannt gegeben werden. Dies geschieht durch Optionscodes.

Jeder Funktion wird eine Zahl zugewiesen. Die möglichen Funktionen und die ihnen zugeordneten Zahlen sind in der nebenstehenden Tabelle angegeben.

Optionscode 1

Die in der Tabelle angegebenen Zahlen der vorhandenen Funktionen müssen addiert werden. Die Summe stellt dann die Zahl für den Optionscode 1 dar.

Ein Gerät hat zum Beispiel:

Funktion	Zahl
Front-End FQ816/ME/IF	2
Ein PIP-Modul	8
	--- +
Optionscode 1 wird	10

Optionscode 2

Die in der Tabelle angegebenen Zahlen der vorhandenen Funktionen müssen addiert werden. Die Summe stellt dann die Zahl für den Optionscode 2 dar.

Ein Gerät hat zum Beispiel:

Funktion	Zahl
IC7175 auf SSP vorhanden	1
100 Hz High-end box	4
	--- +
Optionscode 2 wird	5

Die Optionscodes werden folgendermaßen eingestellt:

- Wählen Sie im Service-Menü Option 1, 2, 3 oder 4 (option alignment).
- Stellen Sie mit der "Menü +/-" oder "P +/-" Taste die gewünschte Optionsnummer ein.
- Den gewählten Wert durch Drücken der Taste "PP store" am Gerät speichern.

Bei diesen Optionscodes handelt es sich um Software-Anpassungen. Wenn das Gerät für diese Funktionen nachgerüstet werden muß, sind auch die entsprechenden Hardware-Anpassungen vorzunehmen.

Optionscode 1	
Zahl	Funktion
0	Frontend = FQ816/IF Hiermit kann PAL BG oder PAL BG und SECAM BG empfangen werden.
1	Frontend = FQ844 Hiermit kann nur das UHF-Band empfangen werden.
2	Frontend = FQ816/ME/IF Hiermit kann SECAM L empfangen werden, jedoch nicht SECAM L' (meistens ist jetzt auch NTSC-M Empfang möglich).
4	Frontend = FQ816/MF/IF Hiermit kann sowohl SECAM L als auch SECAM L' empfangen werden (meistens ist jetzt über den Euro-AV-Anschluß auch NTSC M Wiedergabe möglich).
8	PIP-Modul vorhanden Hiermit können PIP-Bilder (Bild im Bild) wiedergegeben werden.
16	NTSC-M Empfang möglich Dies ist normalerweise in Kombination mit dem Frontend FQ816/ME/IF oder FQ816/MF/IF immer der Fall.
32	SECAM DK Modul vorhanden In diesem Fall können auch mit dem System SECAM DK übertragene Sendungen empfangen werden. Dieses Modul kann sich auf der ECO NICAM oder auf der ECO NICAM-Platine befinden.
64	NICAM-Modul vorhanden In diesem Fall kann der digitale Ton von NICAM Sendungen empfangen werden.
128	Zweites Frontend für PIP vorhanden Wenn dieses zweite Frontend vorhanden ist, kann ein zweiter Sender im PIP-Bild wiedergegeben werden. Die PIP-Funktion (Zahl 8) bleibt gültig.

Optionscode 2	
Zahl	Funktion
1	IC7175 auf SSP vorhanden. Gültig falls IC7175 (PCF8574) auf dem SSP vorhanden ist (ist in allen FL1.2 AB/BB Geräten der Fall).
2	Automatische 1/2 Zahleneinstellung Das Gerät erkennt eine zweistellige Programmnummer wenn zwei Zahlen auf der Fernbedienung schnell genug hintereinander eingetippt werden. Diese automatische Erkennung kann mit dieser Zahl ausgeschaltet werden.
4	100 Hz Ist in Chassis FL1.2 immer vorhanden (siehe auch Ziffer 64).
32	ECO NICAM Modul vorhanden In diesem Fall kann der digitale Ton bei NICAM Aussendungen empfangen werden (siehe weiter Ziffer 64 von Optionscode 1)
64	LFR-Box vorhanden Ist in Chassis FL1.2 BB immer vorhanden (siehe auch Ziffer 4).
128	Teletext Peaking Filter an/aus für LFR-Box (Skandinavien) Die Zahl muß in Skandinavien für Chassis FL1.2 BB selektiert werden (nur für AG < 20).

Optionscode 3	
Zahl	Funktion
1	Über SAT-Box nur FSS Empfang Hiermit wird der D2-MAC Dekodierer ausgeschaltet.
2	Front end auf SAT-Box ist: SF 916 In diesem Fall ist es möglich, die SAT-Box bis 2 GHz abzustimmen.
4	Satellit Frontend SF914/SF916 vorhanden (SAT MAC Empfang) In- und Ausschaltung des Satellitenempfangs über Satellit-Frontend. Bei Ausschaltung des Frontends ist D2-MAC ausschließlich über Kabel-Fernsehen zu empfangen, (CABLE MAC über MAC IF Modul).
8	MAC IF Modul vorhanden (CABLE MAC Empfang) Dieses Modul macht es möglich, ein D2-MAC Signal zu dekodieren, das über ein Kabel-Frontend (FQ816/FQ844) ankommt.
16	SECAM "Telecom Audio" Empfang möglich Mit dieser Option kann im Menü bei FSS-Empfang ein zusätzlicher Tonkanal generiert werden. Dieser Kanal ist für den Empfang des französischen "Telecom" Satelliten notwendig. Die benötigte Hardware ist in allen Geräten vorhanden, so daß von dieser Option auf Wunsch Gebrauch gemacht werden kann.
32	Cable-MAC empfängt nur auf Hyperband. In diesem Fall wird der Empfang von MAC-Sendern über Kabel auf Hyperband begrenzt.
64	16:9 Bildröhre vorhanden
128	"VIDEO-COLOR" 36" Bildröhre vorhanden

Optionscode 4 (AG ≥ 20)	
Zahl	Funktion
1	Teletext Peaking Filter an/aus für LFR-Box (Skandinavien) Die Zahl muß in Skandinavien für Chassis FL1.2 BB selektiert werden (nur für AG ≥ 20).

1 Der Service-Default-Betrieb

Der FL1.2 kann auf Service-Default-Betrieb gestellt werden. In dieser Betriebsart wird das Gerät auf bestimmte, zuvor definierte Werte eingestellt.

1.1 Definition der Einstellungen

Die Parameter für den definierten Zustand des Gerätes werden folgendermaßen eingestellt:

- Alle Bild- und Tonregler stehen in Mittelstellung (mit Ausnahme des Lautstärkereglers, der auf leise gestellt ist)
- abgestimmt auf 475,25 MHz
- System:
 - *PAL/SECAM BG bei Multi Europa
 - *PAL I bei UK
 - *SECAM L bei Multi Französisch

1.2 Ein- und Ausschalten

Der Service-Default-Betrieb wird eingeschaltet, indem die Pins S24 und S25 auf der Kleinsignal-Leiterplatte kurz miteinander verbunden werden.

Der Service-Default-Betrieb kann nur ausgeschaltet werden, indem das Gerät auf Bereitschaft geschaltet wird. Wenn das Gerät mit dem Netzschalter oder durch Herausziehen des Netzsteckers ausgeschaltet und anschließend wieder eingeschaltet wird, bleibt der Service-Default-Betrieb weiterhin aktiv.

Wenn das Gerät nach dem Einschalten direkt auf Bereitschaft schaltet, nicht bedient werden kann und sich auch nicht auf Service-Default-Betrieb schalten läßt, ist wahrscheinlich die Kindersicherung aktiviert.

Zum Deaktivieren der Kindersicherung sind folgende Befehle über die Fernbedienung einzugeben (siehe auch Kapitel 9).

<MENÜ>-<BLAU>-<ROT>-<MENÜ +>-<MENÜ AUS>

1.3 Fehlermeldungen

Um anzugeben, daß das Gerät auf Service-Default-Betrieb geschaltet ist, wird auf dem Bildschirm folgendes angezeigt:

SERVICE 00 00 05 06 05

Die 5 Zahlen hinter dem Wort SERVICE stehen für die 5 zuletzt festgestellten Fehlermeldungen. Die rechte Zahl ist hierbei die letzte Fehlermeldung, die linke Zahl die fünftletzte Fehlermeldung.

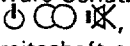
Da es hiermit möglich ist, Fehlermeldungen im nachhinein zu betrachten, können intermittierende Fehler aufgespürt werden.

Beim Verlassen des Service-Default-Betriebs werden die Fehlermeldungen aus dem Speicher gelöscht.

1.4 Bedienung

Im Service-Default-Betrieb akzeptiert das Gerät alle Bedienungsbefehle. Nach Ausschalten und Einschalten wird das Gerät jedoch wieder auf die definierten Einstellungen zurückschalten.

2. Software-Schutz

Wenn festgestellt wird, daß das Front-End keine I²C Rückmeldung mehr gibt oder sowohl IC 7430, IC 7600 als auch IC 7680 keine Rückmeldung mehr geben, schaltet das Gerät auf Schutzbetrieb, da dann davon ausgegangen wird, daß die +5-Volt- oder die +13-Volt-Versorgungsspannung fehlt. Durch den Software-Schutz wird eine Fehlermeldung (LEDs , Code99) erzeugt und das Gerät auf Bereitschaft geschaltet. Um jetzt den Fehler suchen zu können, muß das Gerät auf Service-Default-Betrieb geschaltet werden. Der Software-Schutz wird dann ausgeschaltet.

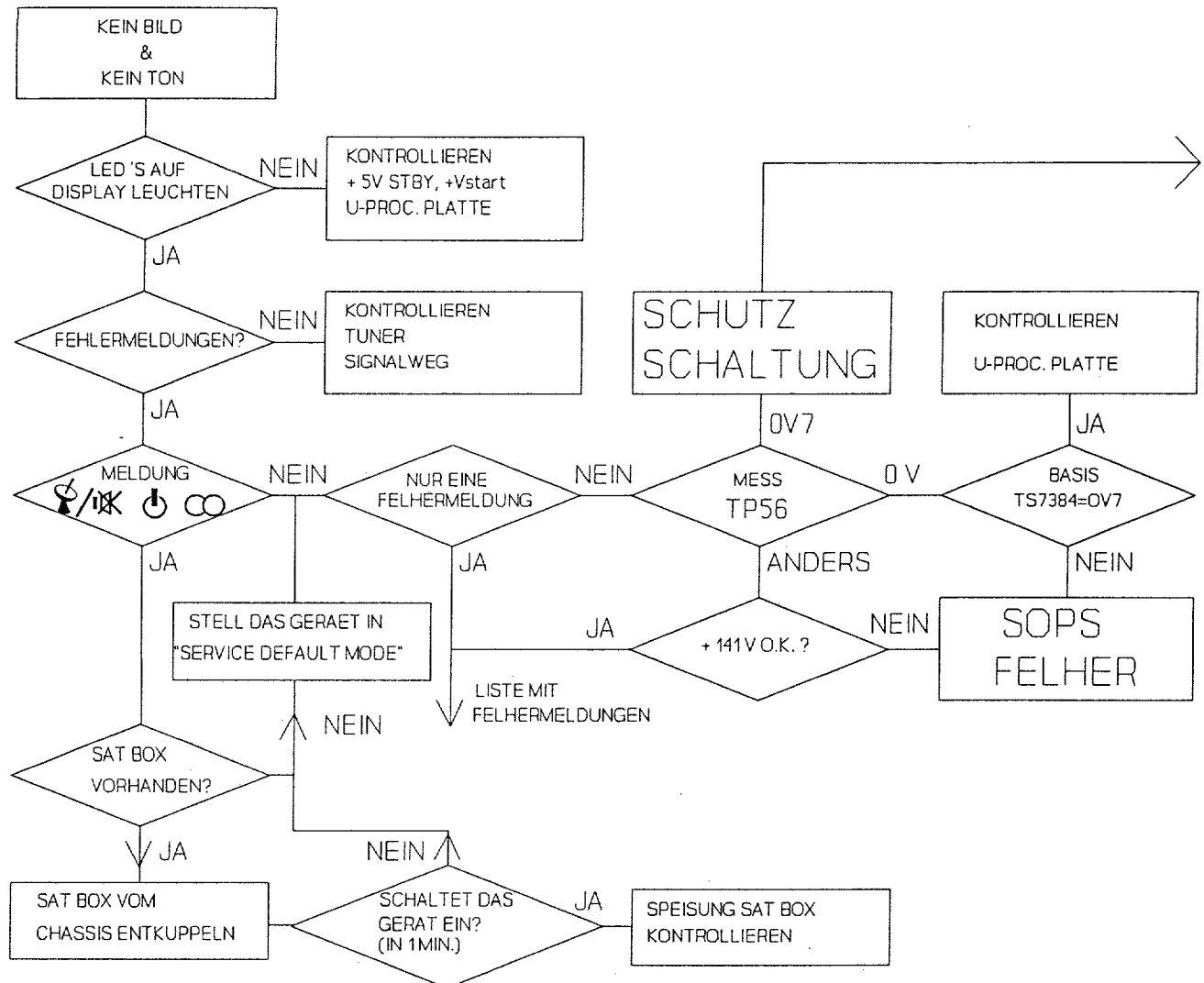
3. Ersetzen des EEPROMs IC 7137

Wenn während der Reparatur das EEPROM ersetzt werden muß, stellt der Mikroprozessor fest, daß das neue EEPROM leer ist. Danach erscheint eine Fehlermeldung (Nr. 21).

Wenn jetzt der Service-Betrieb (siehe Kapitel 7) aktiviert wird, lädt der Mikroprozessor das EEPROM mit einer Reihe von Standard-Werten für den Weißabgleich und die anderen linearen Einstellungen. Alle diese Werte müssen jedoch kontrolliert und eventuell nachgestellt werden.

Außerdem müssen alle Optionen eingestellt werden, die Programme installiert werden und die persönliche Vorzugseinstellung definiert werden.

Fehlersuchbaum

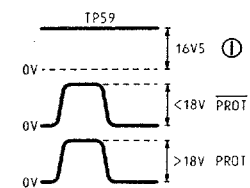
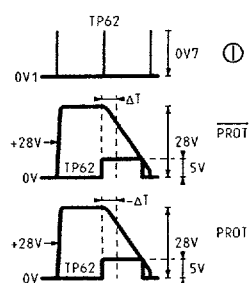
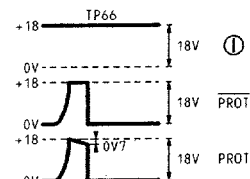
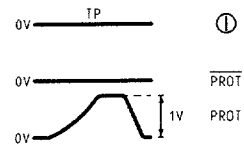
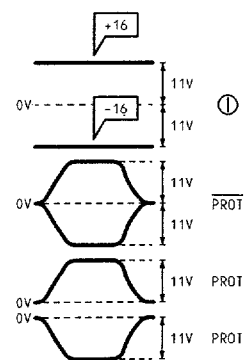
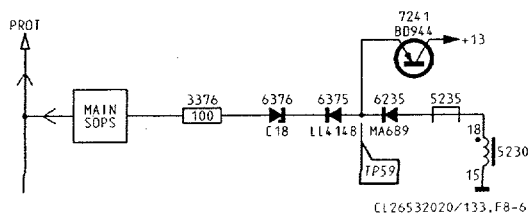
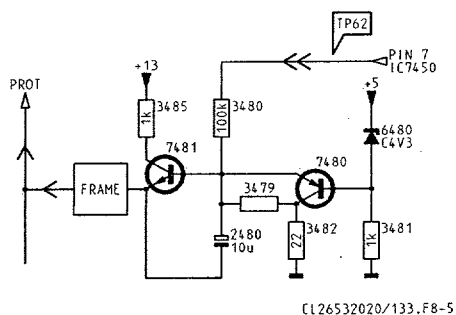
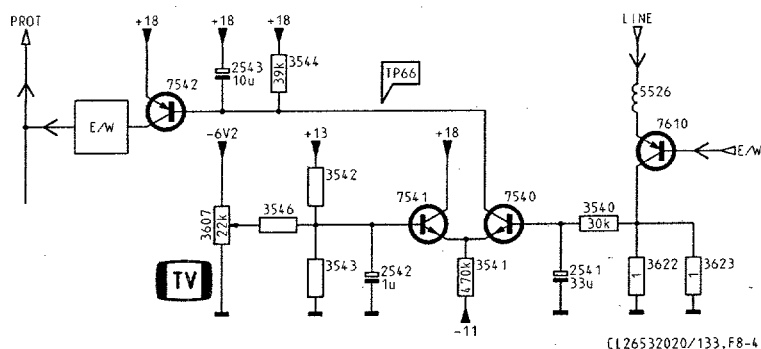
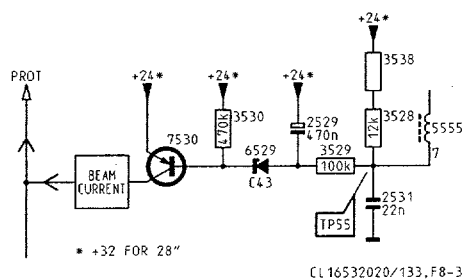
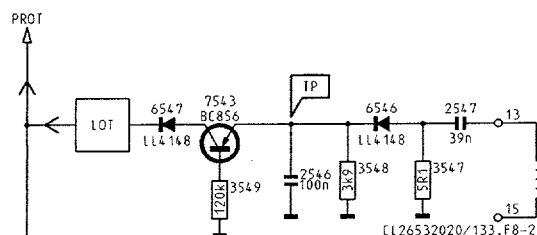
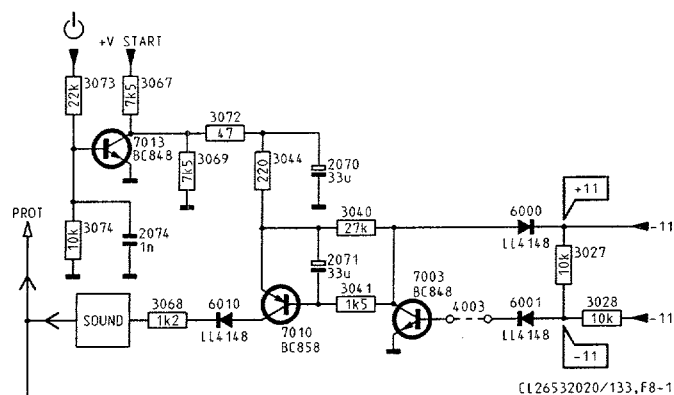


+ 11 V
- 11 V

EHT



+V



Fehler- nummer auf dem Bild- schirm
1 ¹⁾
3
4
5
6
7
9
11
12
13
14
15
16 ¹⁾
17
18
19 ¹⁾
20
21
28
29
30
31
33
34 ¹⁾
35 ¹⁾
36 ¹⁾
37 ¹⁾
38 ¹⁾
39 ¹⁾
40 ¹⁾
41 ¹⁾
42 ¹⁾
43 ¹⁾
44 ¹⁾
45 ¹⁾
46 ¹⁾
47 ¹⁾
48 ¹⁾
49 ¹⁾
51 ¹⁾
52 ¹⁾
99

¹⁾ Diese Fehle

Falls eine Fa
§ 7.8).

Fehler- nummer auf dem Bild- schirm	Blinkendes LED							Beschreibung des Fehlers
	⚡/✖	∞	∞	①	⏻	I	II	
1 ¹⁾			X		X	X		I ² C, IC7108, SSP [H] (MSM6307)
3					X	X		I ² C, IC7201, HIGH END BOX, [L] (SAA9042) I ² C, IC7215, LFR BOX [L'] (SAA9042)
4				X			X	I ² C, IC7220, LFR BOX [M'] (87C652)
5				X			X	I ² C, IC7408, PIP [J] (SDA9088)
6				X	X	X		I ² C, IC7600, SSP [F] (TDA8417)
7							X	I ² C, IC7680, SSP [F] (TDA8425)
9			X	X		X		I ² C, IC7430, SSP [D] (TDA4680)
11				X	X			I ² C, front-end, SSP [C] (FQ 816)
12						X		I ² C, IC7137, SSP [H] (X24C04)
13			X					I ² C Bus auf dem Chassis blockiert.
14			X	X				I ² C, IC7258, SSP [C] (HEF4094)
15			X	X	X			I ² C, IC7219, SSP [C] (TEA6414)
16 ¹⁾			X			X		I ² C, IC7040, SAT Interface [P] (TEA6414)
17			X		X			IR-Empfänger auf der SSP [H] blockiert (1100)
18				X		X	X	7115, SSP, μ proc. [H]
19 ¹⁾			X	X	X	X		UART Bus blockiert, IC7250, TUNER/CONTROL [Q]
20				X	X	X	X	7115, SSP, μ proc [H]
21				X				EAROM X24C04 leer, IC7137, SSP [H] (§ 8.3)
28		X						I ² C, PIP Tuner [J]
29		X						I ² C, IC7638, PIP-Module [J], (SAA1300)
30			X		X		X	I ² C, IC7175, SSP [C] (PCF8574)
31			X		X	X	X	I ² C, IC7001, NICAM-platine [K] (SAA7280)
33		X						I ² C, PLL (1500), PIP-Module [J]
34 ¹⁾	X		X				X	LNC Speisung [Q,R]
35 ¹⁾	X		X		X		X	IM Bus auf dem SAT box [Q,S] blockiert.
36 ¹⁾	X		X	X			X	I ² C Bus auf dem SAT box blockiert.
37 ¹⁾	X		X	X	X		X	D2-MAC [S]
38 ¹⁾	X		X			X	X	I ² C, SAT Tuner [Q] (SF914; SF916)
39 ¹⁾	X		X		X	X	X	HEF STROBE 1, IC7925, FSS [T] (HEF4094)
40 ¹⁾	X		X	X		X	X	D2-MAC [S]
41 ¹⁾	X		X	X	X	X	X	D2-MAC [S]
42 ¹⁾	X				X		X	IC7250, TUNER/CONTROL [Q]
43 ¹⁾	X			X			X	IC7250, TUNER/CONTROL [Q]
44 ¹⁾	X			X	X		X	SAT Tuner [Q] (SF 914/916)
45 ¹⁾	X					X	X	IC7250, TUNER/CONTROL [Q]
46 ¹⁾	X				X	X	X	IC7250, TUNER/CONTROL [Q]
47 ¹⁾	X			X		X	X	IC7262, TUNER/CONTROL [Q]
48 ¹⁾	X			X	X	X	X	D2-MAC [S]
49 ¹⁾	X			X		X		EAROM X24C02 leer, 7450, D2-MAC [S] (§17)
51 ¹⁾					X	X	X	IC7250, TUNER/CONTROL [Q]
52 ¹⁾			X				X	D2B Bus EXT, SSP [H] blockiert.
99	X		X		X			Schutz Schaltung

¹⁾ Diese Fehlermeldung trifft nur auf Geräte zu, die mit einer SAT-box ausgestattet sind.

Falls eine Falschmeldung auf dem Gerät nicht in dieser Tabelle enthalten ist, kontrollieren Sie dann die Wahlkodes (siehe § 7.8).

4 Wartungsarbeiten an SMDs (Surface Mounted Devices)

4.1 Allgemeine Hinweise zu Umgang und Lagerung

- Durch Oxidation an den Anschlüssen der SMDs kann es zu fehlerhaften Lötverbindungen kommen. Die Lötflächen daher nicht mit bloßen Händen berühren.
- Wegen Oxidationsgefahr die Bauteile nicht in Räumen lagern, in denen Schwefel- oder Chlorgas, direkte Sonneneinstrahlung, hohe Temperaturen oder hohe Luftfeuchtigkeit auftreten.
Der Kapazitäts- und/oder Widerstandswert der SMDs könnte dadurch beeinflusst werden.
- Unsachgemäße Behandlung von SMD-Leiterplatten kann zu Schäden an den Bauelementen und Leiterplatten führen. SMD-Leiterplatten dürfen nicht gebogen werden. Leiterplatten können unter dem Einfluß extremer Temperaturunterschiede schrumpfen oder sich ausdehnen. Bauelemente und/oder Lötverbindungen können durch infolgedessen auftretende Spannungen beschädigt werden. Die SMDs dürfen zur Reinigung niemals abgewischt oder geschleutert werden. Dadurch kann sich der Wert des Bauelements ändern. Die SMD-Leiterplatte nicht über die Arbeitsfläche schieben.

4.2 Entfernen von SMDs

- Den Lötzinn an den Anschlüssen des SMDs 2 bis 3 Sekunden lang erhitzen. Kleine Bauelemente können mit Hilfe von Sauglitzendraht und geringer horizontaler Krafteinwirkung mit dem LötKolben entfernt werden. Die genannten Bauelemente können auch mit Hilfe eines Entlötgerätes (siehe Abb. 8.1A) entfernt werden, oder:
- Die Lötverbindungen des SMDs mit einem LötKolben erhitzen und mit einer Pinzette das Bauelement vorsichtig entfernen (siehe Abb. 8.1B).
- Überschüssigen Lötzinn an den Lötflächen mit Hilfe von Sauglitzendraht oder einem Entlötgerät entfernen (siehe Abb. 8.1C).

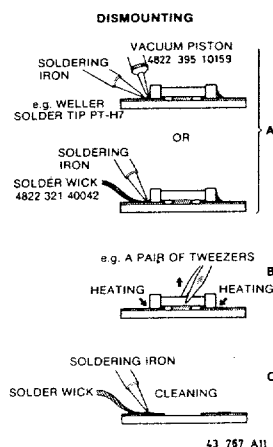


Abb. 8.1

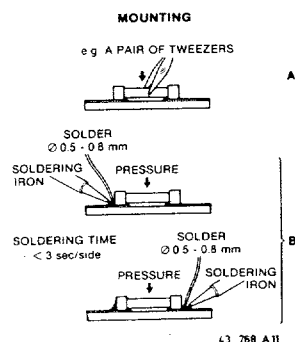


Abb. 8.2

Achtung beim Entlöten:

- Bei der Verwendung eines LötKolbens nicht zu stark auf die Lötstelle drücken. Vorsicht beim Entlöten!
- Die SMDs nicht mit Hilfe einer Pinzette losbrechen.
- Der zu verwendende LötKolben (ca. 30 Watt) sollte möglichst mit einer Temperaturregelung ausgestattet sein (Temperatur des LötKolbens: 225 - 250 °C).
- Einmal entfernte SMDs dürfen **nicht** wiederverwendet werden.

4.3 Montieren von SMDs

- Das Bauelement mit Hilfe einer Pinzette auf der Lötfläche plazieren und auf einer Seite anlöten. Darauf achten, daß das Bauelement genau positioniert auf den Lötflächen liegt (siehe Abb. 8.2A).
- Anschließend die Anschlüsse des Bauelements festlöten (siehe Abb. 8.3B).

Hinweise zur Montage

- Die zu lötenden Anschlüsse der SMDs niemals direkt mit dem LötKolben berühren. Der Lötvorgang sollte so kurz wie möglich sein. Darauf achten, daß die Anschlüsse der SMDs nicht beschädigt werden.
- Beim Löten muß das Bauelement stets Kontakt zur Leiterplatte haben.
- Der zu verwendende LötKolben (ca. 30 Watt) sollte möglichst mit einer Temperaturregelung ausgestattet sein (Temperatur des LötKolbens: 225 - 250 °C).
- Niemals außerhalb der Lötfläche löten.
- (Harzhaltige) Lötflußmittel dürfen verwendet werden; diese dürfen jedoch keine Säuren enthalten.
- Die Bauelemente nach dem Löten langsam ausreichend abkühlen lassen.
- Die Lotmenge muß der Größe der Lötfläche entsprechen. Bei einer zu großen Menge könnte das Bauelement reißen oder die Lötflächen könnten sich von der Leiterplatte lösen (siehe Abb. 8.3).

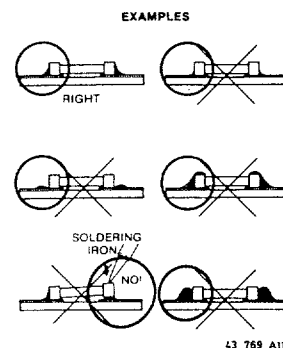
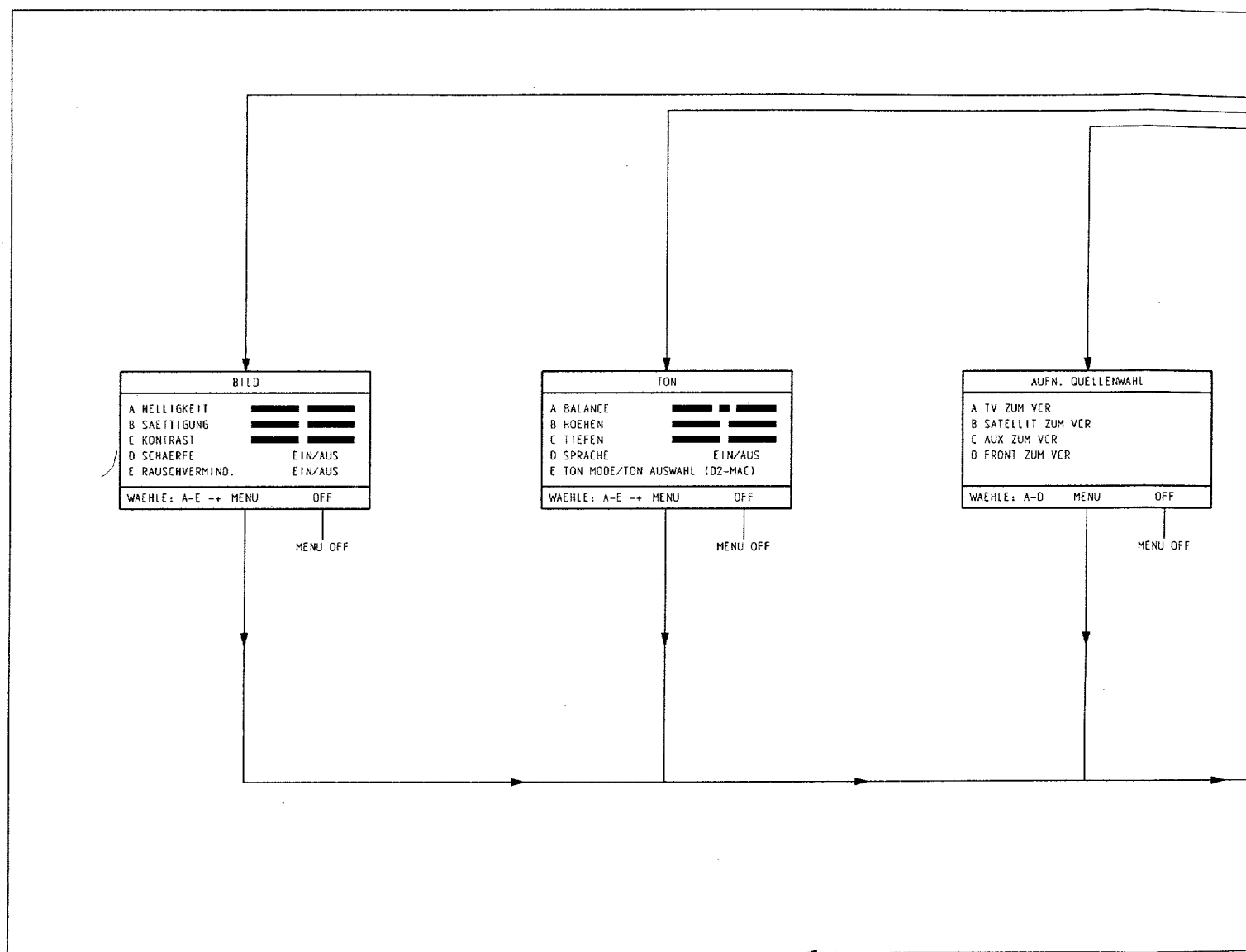
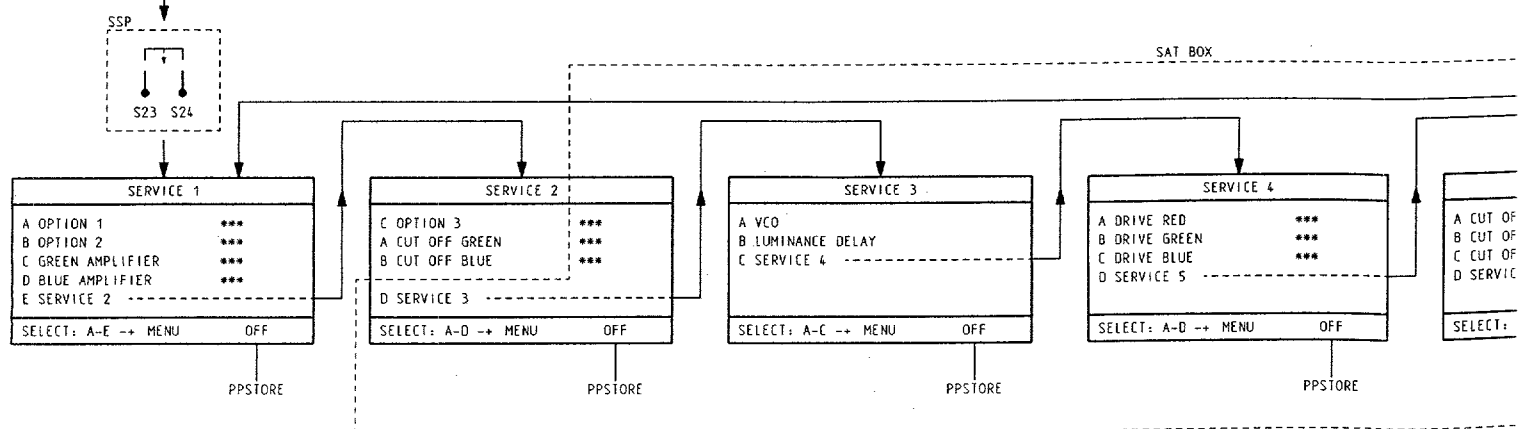


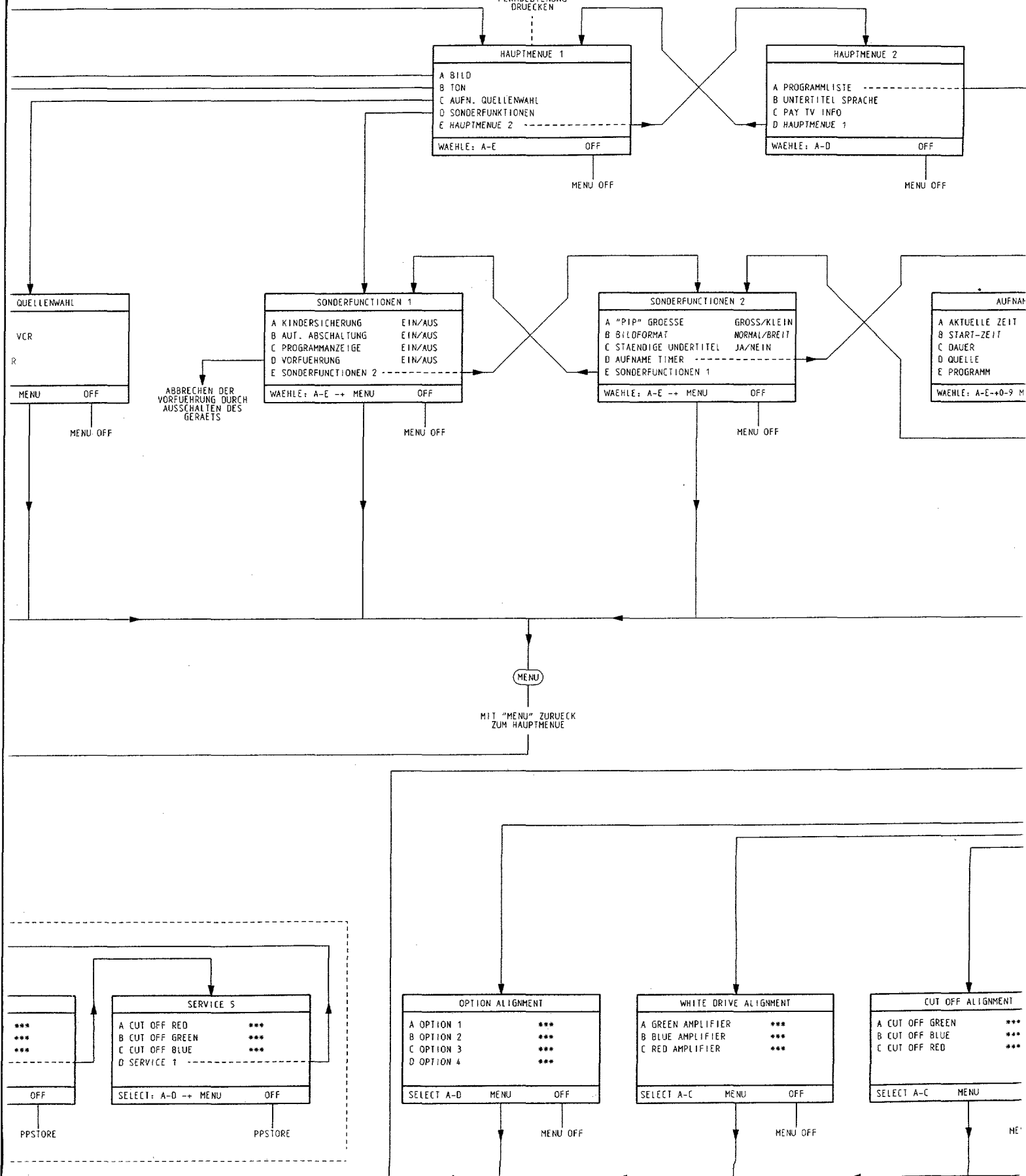
Abb. 8.3

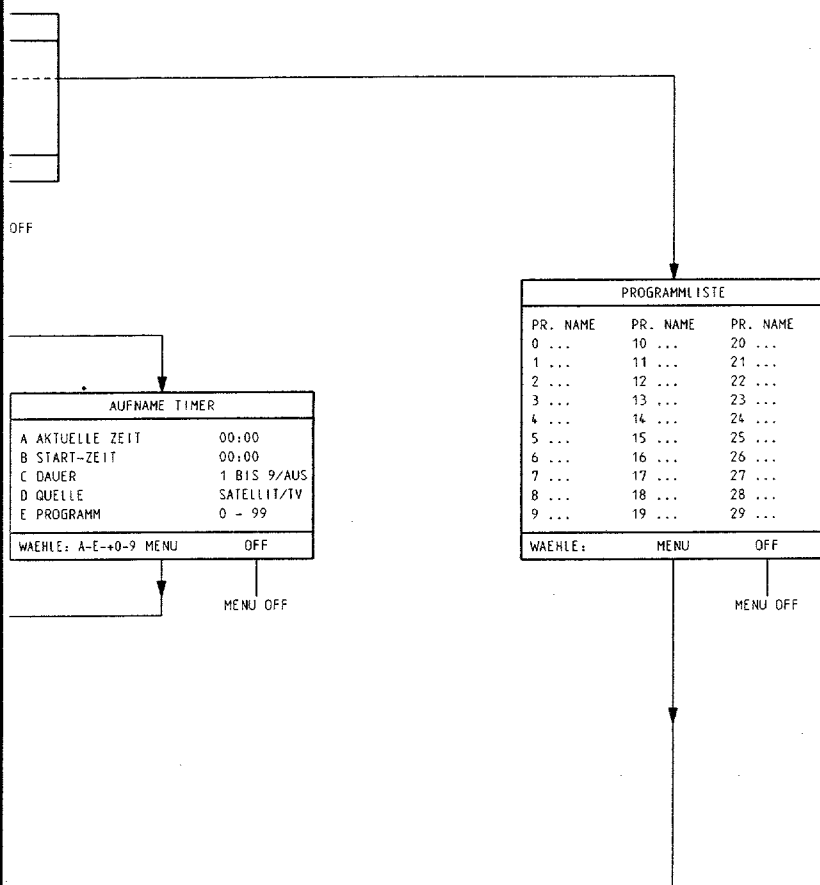


SERVICE MENU 1 (SETS WITH AG CODE < AG20)

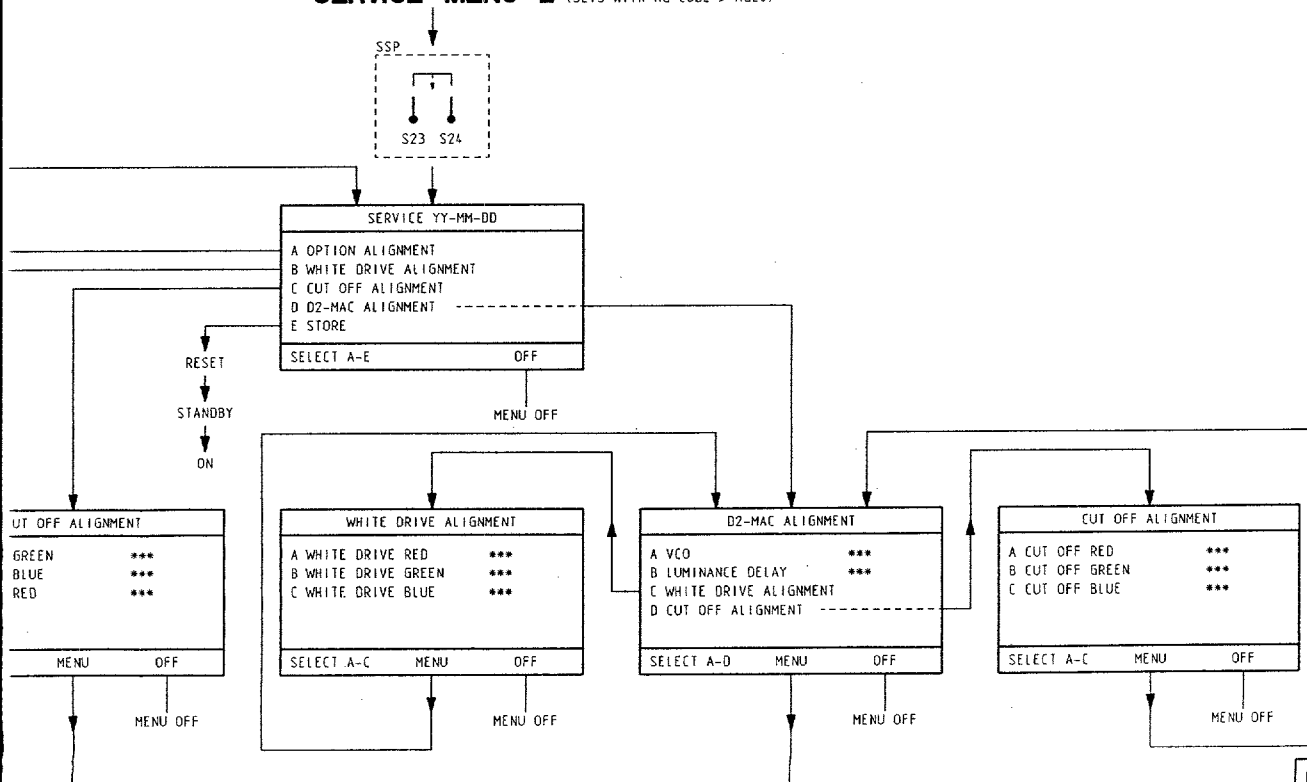


"MENU" AN DER
FERNBEDIENUNG
DRUECKEN





SERVICE MENU 2 (SETS WITH AG CODE ≥ AG20)

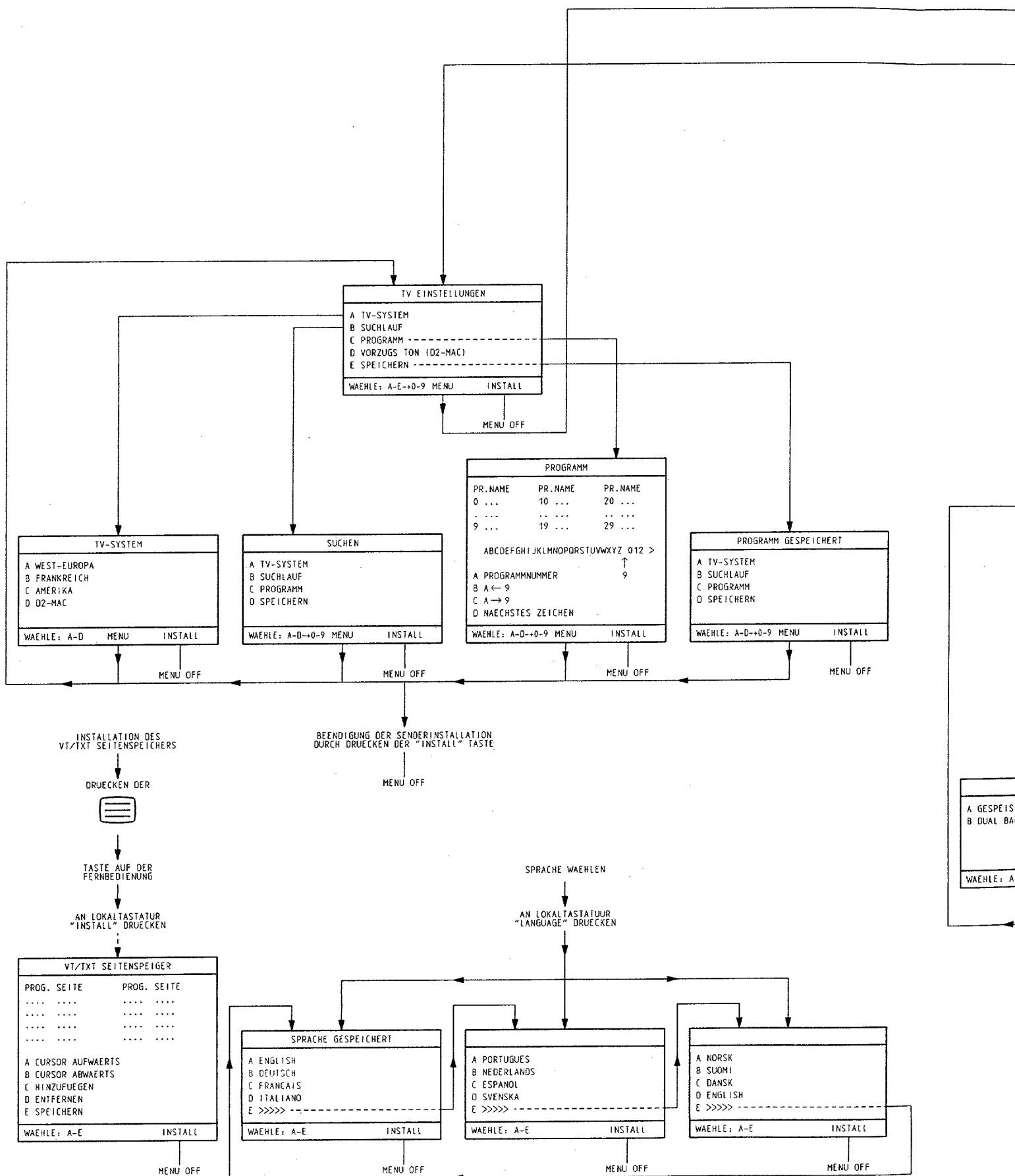


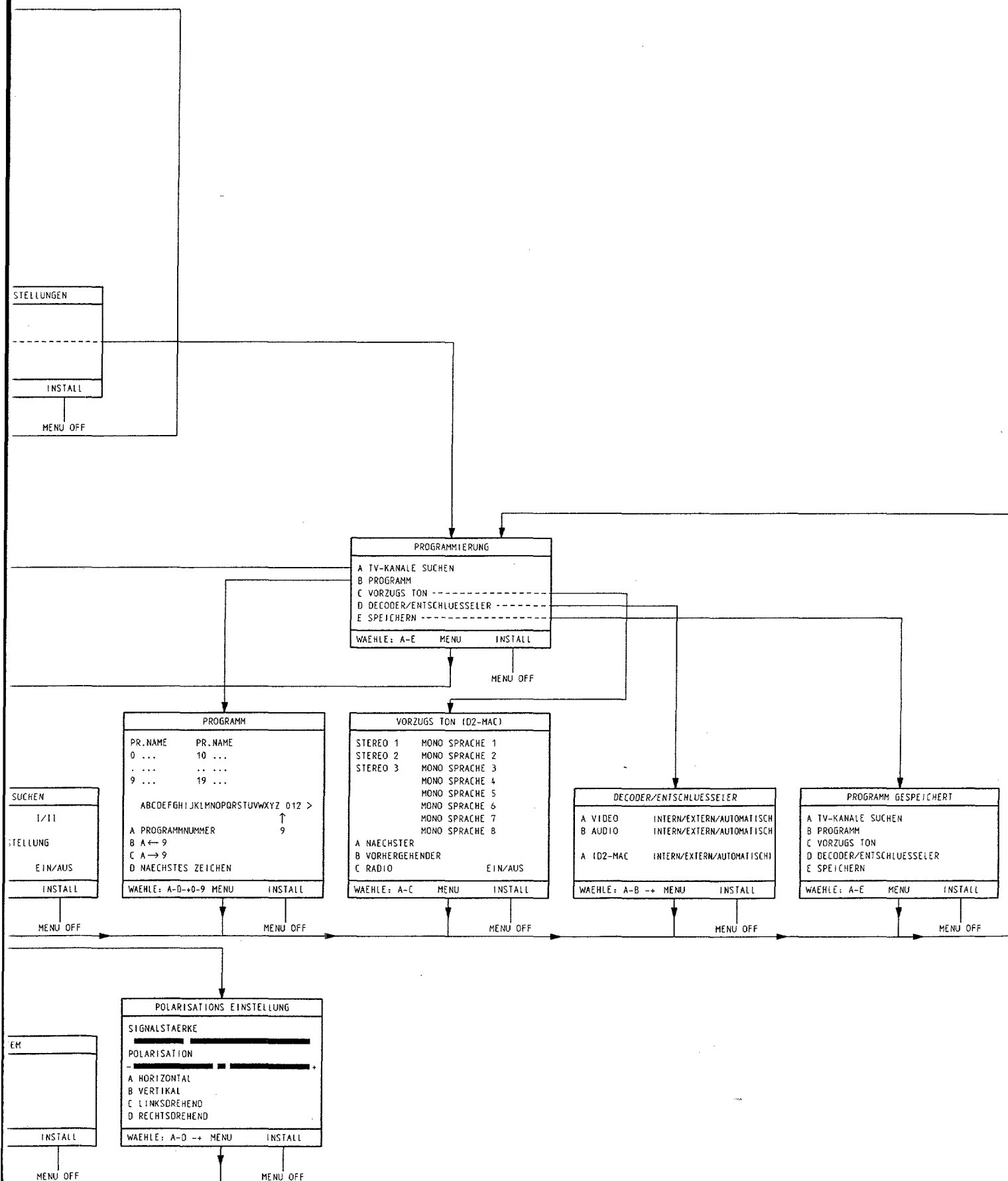
CHASSIS FL1.2

CL26532020/100.N001
120592

PCS 61 707 D

Übersicht über die bedienungsmenüs





ABGLEICH - ALLGEMEIN

Bevor mit dem Abgleich begonnen werden kann, benötigt das Gerät 10 Minuten zum Aufwärmen. Zum Messen von Sekundärspannungen die Tuner-Erdung als Massepunkt verwenden, außer bei abweichender Angabe. Für die Messungen der Oszillogramme und Frequenzen wird eine Meßsonde $\geq 10\text{M}\Omega$, $\leq 3\text{pF}$ benötigt.

1 Einstellungen auf der SAT-Box**1.1 Speisung-Schaltkarte**

+5V-Versorgungsspannung. Die Gleichspannung über den Kondensator C2607 messen. Diesen Wert mit Hilfe des Widerstands R3624 auf $5,15\text{V} \pm 50\text{mV}$ einstellen.

1.2 Tuner/control Speisung

AFC. Einen PAL-Sender wählen. Die Parabolantenne so drehen, daß der Störabstand abnimmt, bis das Bild Schnee aufweist. Den Widerstand R3180 so einstellen, daß die Spannung an Pin 7 von IC7190 zwischen 5V und 0V wechselt. Die Spannung darf nicht kontinuierlich 5V oder 0V betragen. Die Antenne für optimale Empfangsqualität wieder in die Ausgangsstellung zurückdrehen.

1.3 FSS Speisung

FSS-PAL Einstellungen. Für die unten beschriebenen Einstellungen werden folgende Meßgeräte benötigt: Oszilloskop Wechselstrom-Millivoltmeter Funktionsgenerator, z.B. PM5138 Frequenzzähler

1.3.1 FSS-PAL mono Audio

Außer bei abweichender Angabe lauten die Einstellung wie folgt:

Frequenz FM-Träger 6,575MHz
NF-Modulation 1KHz (DEV 0,70%)
Signalamplitude 50mV_{rms}

Kein Antennensignal einspeisen.

2Das Eingangssignal ist an die Verbindung zwischen den Widerständen R3808 und R3101 zu legen.

Es empfiehlt sich, die unten beschriebenen Einstellungen in der genannten Reihenfolge vorzunehmen.

1.3.2 Bandfilter-Eingang

NF-Modulation ausschalten.
Pin 13 von IC7800 an Masse kurzschließen.
Pin 4 von Spule L5813 an Masse kurzschließen.
Im Bedienungs Menü für Mehrkanalton "Mono-Kanal Nr. 1" wählen. An Pin 5 von Spule L5811 messen. L5811 auf maximale Signalamplitude bei 6,575MHz einstellen. Die Kurzschlußverbindung zwischen Pin 6 von Spule L5813 und Masse entfernen.

An Pin 3 von Spule L5813 messen. L5813 auf eine symmetrische Kurve um 6,575MHz (0dB-Punkt) und die -6dB Punkte einstellen:

- Die Frequenz auf 6,075MHz einstellen und die Amplitude messen;
- Die Frequenz auf 7,075MHz einstellen und die Amplitude messen.

Die beiden Amplituden müssen ungefähr gleich sein. Die Frequenz wieder auf 6,575MHz einstellen.

1.3.3 Diskriminator (L)

NF-Modulation einschalten.

Der FSS-Mono-Audio-Schaltkreis sollte einen Reset erhalten: auf eine andere Programmnummer umschalten und wieder zurückschalten.

Die Gleichspannung an der Verbindung zwischen C2863 und R3863 muß $2,5\text{V} \pm 0,2\text{V}$ betragen.

Die Spannung an der Verbindung zwischen C2858 und R3858 messen. Spule L5836 auf maximale Signalamplitude einstellen.

1.3.4 Amplitudendetektor (L)

An der Verbindung zwischen C2853 und R3853 messen.

Den Widerstand R3858 auf eine Spannung von 175mV Wechselstrom einstellen.

1.3.5 AFC

An der Verbindung zwischen C2858 und R3858 messen. Den Widerstand R3862 auf minimale nicht-lineare Verzerrung einstellen.

Die Kurzschlußverbindung zwischen Pin 13 von IC7800 und Masse entfernen.

1.3.6 Diskriminator (R)

Pin 3 von IC7800 an Masse kurzschließen.

Den Funktionsgenerator wie folgt einstellen:

Frequenz 7,20MHz
NF-Modulation eingeschaltet
Frequenzhub der Modulation 27kHz (DEV = 0,37%)
Signalamplitude 50mV_{rms}

Im Bedienungs Menü "Stereokanal Nr. 1" wählen.

An der Verbindung zwischen C2853 und R3853 messen. Mit Hilfe der Spule L5832 die Signalamplitude auf den Höchstwert einstellen.

1.3.7 Amplitude (R)

An der Verbindung zwischen C2853 und R3853 messen.

Mit Hilfe des Widerstands R3853 die Signalamplitude auf 115mV Wechselstrom einstellen.

Die Kurzschlußverbindung zwischen Pin 3 von IC7800 und Masse entfernen.

1.3.8 FSS Video

Pin 11 von IC7750 an Masse kurzschließen. Einen Frequenzzähler an Pin 4 von IC7750 anschließen. Mit Hilfe des Widerstands R3761 die gemessene Frequenz auf 15,625kHz einstellen.

Die Kurzschlußverbindung zwischen Pin 11 von IC7750 und Masse entfernen.

1.4 Interface Speisung

Einstellung des PAL-Coders. Einen Frequenzzähler an Pin 18 von IC7443 anschließen. Den Kondensator C2430 so einstellen, daß die gemessene Frequenz $4,433619\text{MHz} \pm 25\text{Hz}$ beträgt.

1.5 Abgleich

Für die unter folgende Me Oszilloskop D2-MAC-Sig

Einen Sender Empfohlen v jeden Fall au

Durch kurzes Kleinsignal-L (siehe Kapite nachstehend

Geh zu Servi

1 D2-MAC V

In der Service Das Bild ist j einstellen, da Diesen Wert

2 Leuchtdich

In der Service Einstellung v Schwarzweiß Diesen Wert

Geh zu Servi

3 Weißabglei

Vor dem Abs das D2-MAC D2-MAC Plat Testschema:

Einen Meßfüß auf der Tuner (Rot) anschlie In der Service Einstellung w Den Weißpeg Differenz zw Graupegel 52 $520\text{mV}_{\text{pp}} \pm$ Diesen Wert

Geh zu Servi

4 Cut-off

In der Service wählen. Den Sperrpuz die Differenz Austastpegel Abb. 1. Diesen Wert

Auf die gleich (pin 16 T104 vornehmen. I Service-Menü

1.5 Abgleich auf der D2-MAC-Decoderplatine

Für die unten beschriebenen Einstellungen werden folgende Meßgeräte benötigt:

Oszilloskop

D2-MAC-Signal

Einen Sender wählen, der ein D2-MAC-Signal ausstrahlt. Empfohlen wird ein Testbildsignal. Das Signal sollte auf jeden Fall ausreichend Weiß und Schwarz enthalten.

Durch kurzes Verbinden der Pins S23 und S24 auf der Kleinsignal-Leiterplatte das Service-Menü einschalten (siehe Kapitel 9). Im Service-Betrieb wird das nachstehende Menü angezeigt.

Geh zu Service-Mode "Service 3"

1 D2-MAC VCO

In der Service-Betriebsart die "VCO"-Einstellung wählen. Das Bild ist jetzt nicht mehr synchronisiert. Den Wert so einstellen, daß das Bild fast stillsteht. Diesen Wert speichern.

2 Leuchtdichtesignal-Verzögerung

In der Service-Betriebsart die "Luminance delay"-Einstellung wählen. Den Wert so einstellen, daß das Schwarzweiß-Signal mit dem Farbsignal übereinstimmt. Diesen Wert speichern.

Geh zu Service-Mode "Service 4"

3 Weißabgleich

Vor dem Abstimmen von White Drive und Cutoff, muß das D2-MAC System gewählt sein (Anlage). Das D2-MAC Platine generiert automatisch das folgende Testschema:



Einen Meßfühler zwischen Pin 19 des Anschlusses T104 auf der Tuner/control (Masse) und Pin 18 von T104 (Rot) anschließen.

In der Service-Betriebsart die "white-drive red"-Einstellung wählen.

Den Weißpegel des roten Signals so einstellen, daß die Differenz zwischen dem Schwarzpegel und dem

Grauegel 520mV_{pp} beträgt ($U_{G_r} - U_{B_r} =$

$520\text{mV}_{pp} \pm 30\text{mV}$), siehe Abb. 1.

Diesen Wert speichern.

Geh zu Service-Mode "Service 5"

4 Cut-off

In der Service-Betriebsart die "Cut-off red"-Einstellung wählen.

Den Sperrpunktpegel des roten Signals so einstellen, daß die Differenz zwischen dem Schwarzpegel und dem Austastpegel 40mV_{pp} beträgt ($U_{B_r} - U_{Bl_r} = 40\text{mV}_{pp}$), siehe Abb. 1.

Diesen Wert speichern.

Auf die gleiche Weise die Einstellungen für das grüne (pin 16 T104) und blaue (pin 16 T104) Signal vornehmen. Die entsprechenden Einstellungen im Service-Menü wählen.

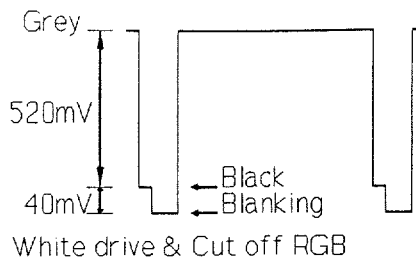


Abb. 1

2 Abgleich des PAL/SECAM-Transcoders

C2120 auf der - Seite entfernen. Einen Generator wie in den untenstehenden Anweisungen beschrieben an der - Seite von C2120 anschließen.

2.1 PAL-Decoder

Ein Signal von 4,436 MHz, 600 mV_{pp} (z.B. von einem Generator vom Typ PM5138) einspeisen.

Pin 11 von IC7310 an Masse kurzschließen. Mit Hilfe eines Frequenzzählers an Pin 2 von IC7310 messen. Mit C2360 die Frequenz auf 3 kHz $\pm$ 50 Hz einstellen (das NF-Signal ist zu messen). Die Kurzschlußverbindung entfernen.

2.2 PAL-Chrominanzsperrfilter

Das gleiche Generatorsignal wie beim Abgleich 2.1 benutzen.

Einen Kondensator von mindestens 470 nF zwischen Pin 23 von IC7500 und Masse schalten. Mit einem Frequenzzähler an TP1 messen (Emitter von TS7802). L5800 (nur den grauen Kern, **nicht den roten**) auf einen Mindestwert des 4,43-MHz-Signals einstellen.

2.3 Amplitudendifferenz (R-Y) und (B-Y)

Ein NF-PAL-Farbbalkensignal einspeisen (z.B. Generator PM5518).

Mit einem Oszilloskop an Pin 6 von IC 7500 messen. Mit R3410 die Amplituden von (R-Y) und (B-Y) auf den gleichen Spitze-Spitze-Wert $\pm$ 5% einstellen, siehe Abb. 2.1

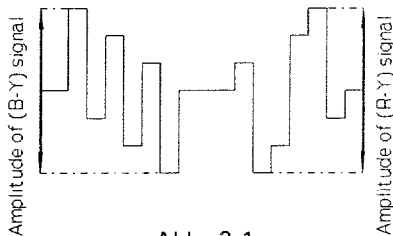


Abb. 2.1

2.4 Relative Amplitude (R-Y) und (B-Y)

Das gleiche Generatorsignal wie beim Abgleich 2.3 benutzen.

Mit einem Oszilloskop an Pin 5 von IC 7500 messen. Mit R3510 die Amplitude auf 0V5_{pp} $\pm$ 25 mV einstellen.

Hinweis: die Amplitude für die NF-Signale ist zu messen, siehe Abb. 2.2.

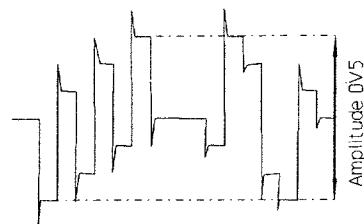


Abb. 2.2

2.5 Gegentaktfilter

Ein Signal von 5,38 MHz, 350 mV_{pp} einspeisen (z.B. Generator PM5138). Mit einem Oszilloskop an Pin 3 von IC7500 messen. Die Amplitude mit L5540 auf einen **Höchstwert** einstellen. Die Generatorfrequenz auf 3,35 MHz einstellen. Am gleichen Punkt messen und die Amplitude mit L5550 auf einen **Höchstwert** einstellen. Die Generatorfrequenz auf 4,286 MHz einstellen. Am gleichen Punkt messen und die Amplitude mit L5535 auf einen **Mindestwert** einstellen.

2.6 Referenzsignal für FM-Modulator

Ein NF-PAL-Farbbalkensignal einspeisen (z.B. Generator PM5518).

Mit einem Gleichspannungsvoltmeßgerät an Pin 15 von IC7500 messen. Den gemessenen Wert mit L5705 auf 2V75 $\pm$ 50 mV einstellen.

Die Oszillogramme wurden unter folgenden Bedingungen erstellt:

D2MAC-Norm wählen;

Service-Betriebsart aufrufen und Sperrpunktgleich ROT (Cut-off RED) wählen.

Auf dem Bildschirm erscheint folgendes Bild: 

Dies ist ein definierter Zustand.